

UNIVERZITA PARDUBICE

Fakulta elektrotechniky a informatiky

Generátor definovaných signálů

Petr Kopecký

Bakalářská práce

2021

Univerzita Pardubice
Fakulta elektrotechniky a informatiky
Akademický rok: 2020/2021

ZADÁNÍ BAKALÁŘSKÉ PRÁCE (projektu, uměleckého díla, uměleckého výkonu)

Jméno a příjmení: **Petr Kopecký**
Osobní číslo: **I18044**
Studijní program: **B2612 Elektrotechnika a informatika**
Studijní obor: **Komunikační a mikroprocesorová technika**
Téma práce: **Generátor definovaných signálů**
Zadávající katedra: **Katedra elektrotechniky**

Zásady pro vypracování

Cílem bakalářské práce je navrhnout a vyrobit funkční generátor, který bude generovat periodické nebo neperiodické signály nastavené uživatelem. Periodické signály bude možno použít předdefinované (sinusový, pilový nebo pravoúhlý signál). Tyto předdefinované signály bude možno nastavit jako frekvenčně rozmitané, kde si uživatel zvolí nastavení rozmitání z definovaného pásma frekvencí. Generátor bude nastavován pomocí grafického uživatelského rozhraní.

Rozsah pracovní zprávy: **40**
Rozsah grafických prací:
Forma zpracování bakalářské práce: **tištěná/elektronická**

Seznam doporučené literatury:

- [1] MATOUŠEK, David. Práce s mikrokontroléry ATMEL AT89C2051: [měření, řízení a regulace pomocí několika jednoduchých přípravků]. Praha: BEN – technická literatura, 2006. μ C & praxe. ISBN 80-7300-174-8.
[2] PIRKL, Josef. Řešené příklady v C#, aneb, C# skutečně prakticky. České Budějovice: Kopp, 2005. ISBN 80-7232-265-6.
[3] DOLEČEK, Jaroslav. Moderní učebnice elektroniky. Praha: BEN – technická literatura, 2005. ISBN 80-7300-184-5.

Vedoucí bakalářské práce: **Ing. Luboš Rejfk, Ph.D.**
Katedra elektrotechniky

Datum zadání bakalářské práce: **15. listopadu 2020**

Termín odevzdání bakalářské práce:

Ing. Zdeněk Němec, Ph.D. v.r.
děkan

LS.

Ing. Jan Pidanič, Ph.D. v.r.
vedoucí katedry

Prohlášení autora

Prohlašuji:

Tuto práci jsem vypracoval samostatně. Veškeré literární prameny a informace, které jsem v práci využil, jsou uvedeny v seznamu použité literatury.

Byl jsem seznámen s tím, že se na moji práci vztahují práva a povinnosti vyplývající ze zákona č. 121/2000 Sb., autorský zákon, zejména se skutečností, že Univerzita Pardubice má právo na uzavření licenční smlouvy o užití této práce jako školního díla podle § 60 odst. 1 autorského zákona, a s tím, že pokud dojde k užití této práce mnou nebo bude poskytnuta licence o užití jinému subjektu, je Univerzita Pardubice oprávněna ode mne požadovat přiměřený příspěvek na úhradu nákladů, které na vytvoření díla vynaložila, a to podle okolností až do jejich skutečné výše.

Beru na vědomí, že v souladu s § 47b zákona č. 111/1998 Sb., o vysokých školách a o změně a doplnění dalších zákonů (zákon o vysokých školách), ve znění pozdějších předpisů, a směrnicí Univerzity Pardubice č. 9/2012, bude práce zveřejněna v Univerzitní knihovně a prostřednictvím Digitální knihovny Univerzity Pardubice.

V Pardubicích dne 14. 05. 2021

Petr Kopecký

Poděkování

Rád bych tuto bakalářskou práci věnoval památce mého otce Václava Kopeckého, nadšeného amatérského elektrotechnika.

Rád bych tímto poděkoval vedoucímu bakalářské práce Ing. Luboši Rejfkovi Ph.D. za vzorné vedení bakalářské práce a odborné konzultace.

Dále bych rád poděkoval kolegovi Ing. Ladislavu Beranovi za odborné konzultace v oblasti mikroprocesorové techniky, Kolegům Ing. Luboši Kašparovi, Ing. Ondřeji Jarošovi a Aleši Samkovi za odborné konzultace a cenné rady v oblasti mikrovlnné techniky. Kolegovi Ing. Miroslavovi Dvořákovi za odborné konzultace v oblasti programování v jazyce Python pro operační systém Linux – Ubuntu a učiteli Ing. Pavlu Rozsivalovi za konzultace v oblasti výroby DPS.

Také bych rád poděkoval své přítelkyni Anně Dvořáčkové, že to se mnou po dobu studia i při tvorbě bakalářské práce vydržela a za kontrolu grafických úprav práce. Rovněž bych dále poděkoval slečně Monice Kopřivové za jazykovou korekturu bakalářské práce.

V neposlední řadě bych rád poděkoval své matce Iloně Kopecké a celé rodině a přátelům za podporu při tvorbě bakalářské práce a po dobu celého studia a všem ostatním, kteří mě po dobu studia podporovali.

Anotace

Tato bakalářská práce se zabývá návrhem a konstrukcí generátoru testovacích signálů. Teoretická část se věnuje teorii signálů a oscilátorů. V praktické části je popsán návrh a postup konstrukce generátoru signálů. Akčními členy jsou DDS a DAC, mezi nimiž vybírá uživatel. Funkčnost zařízení je ověřena sadou měření, které jsou součástí této práce.

Klíčová slova

generátor, GUI, definované signály, DDS, DAC, STM32, Raspberry Pi, Python

Title

Generator of defined signals.

Annotation

This bachelor thesis is to design and construction of a test signal generator. The theoretical part is the theory of signals and oscillators. The practical part describes the design and construction of the signal generator. The action members are DDS and DAC, between which the user selects. The functionality of the device is verified by a set of measurements, which are part of this work.

Keywords

generator, GUI, defined signals, DDS, DAC, STM32, Raspberry Pi, Python

Obsah

Seznam zkratk	8
Seznam obrázků	9
Seznam tabulek	12
Seznam rovnic	12
Úvod	13
1 Teorie signálu	15
1.1 Vlastnosti signálu	15
1.2 Spojitý signál	17
1.3 Diskrétní signál.....	17
1.4 Základní aritmetické operace se signály.....	17
1.5 Přičtení konstanty k signálu.....	18
1.6 Násobení signálu konstantou	19
1.7 Interpolace disktrétního signálu.....	20
1.8 Decimace disktrétního signálu.....	20
1.9 Kvantování amplitudy disktrétního signálu.....	21
1.10 Frekvenční spektrum signálu.....	22
1.11 Vlastnosti periodických signálu	23
1.12 Střední hodnota signálu	25
1.13 Efektivní hodnota signálu	25
1.14 Poměrová jednotka decibel.....	26
1.15 S-parametry	27
2 Teorie generátorů signálu	29
2.1 Jiskřišťový generátor	29
2.2 Elektronkový generátor	29
2.3 Tranzistorový generátor.....	30
2.4 RC oscilátor	30
2.4.1 RC oscilátor s klopným obvodem	30
2.4.2 RC oscilátor s bipolárním tranzistorem	31
2.4.3 RC oscilátor s NE555	31
2.4.4 RC oscilátor s operačním zesilovačem	32
2.5 LC oscilátor	33

2.6	Krystalový oscilátor.....	33
2.7	Generátor s DAC	34
2.8	Generátor s DDS.....	35
2.9	Výběr oscilátoru pro navrhovaný generátor	35
3	Výběr vlastního řešení.....	36
3.1	Koncept bakalářské práce	36
3.2	Koncept desky generování signálu	37
3.3	Výběr obvodu DDS	38
3.4	Výběr obvodu DAC.....	39
3.5	Koncept desky zesilovače signálů	39
3.6	Koncept řídicí části.....	40
3.7	Koncept ovládání generátoru.....	41
4	Návrh a výroba jednotlivých modulů	43
4.1	Ověření parametrů propojovacích kabelů a zakončovacích impedancí	43
4.2	Vývoj přepínače signálů	44
4.3	Vývoj DPS pro generování signálů	46
4.3.1	Testovací DPS pro ověření funkčnosti navrženého zapojení	46
4.3.2	Finální DPS generátoru signálů.....	47
4.4	Vývoj desek pro úpravu a zesílení signálů	52
4.4.1	Testovací moduly pro úpravu a zesílení signálů	52
4.4.2	Finální modul pro úpravu a zesílení signálů.....	55
4.5	Vývoj napájecího zdroje zařízení	60
4.6	Vývoj spínacího obvodu napájení v zařízení.....	61
4.7	Výběr montážní krabice pro zařízení.....	63
4.8	Montáž DPS do krabice zařízení.	64
5	Vývoj Firmware.....	68
5.1	Firmware na desce generování signálů.....	68
5.2	Firmware na desce zesilovače a posuvu signálu	70
5.3	Firmware v modulu spínacího obvodu	71
6	Vývoj Software.....	73
6.1	Software pro vypínání Raspberry Pi.....	73
6.2	Grafická podoba ovládacího programu	74
6.3	Software ke grafické části.....	75

7	Měření parametrů zařízení a jeho částí.....	78
7.1	Ověření funkce zařízení po sestavení	78
7.2	Ověření statistické stability v porovnání s oscilátorem osciloskopu.....	79
7.3	Měření správnosti signálů.....	80
7.4	Věrnost zobrazení signálů	81
7.5	Ověření rozmítání signálů	83
	Závěr	84
	Literatura	85
	Seznam Tištěných příloh.....	89
	Seznam Elektronických příloh	90

Seznam zkratek

AD	Analogovy signál na Digitalní signál
ADC	Analog to Digital Converter
ARM	Advanced RISC Machine
ASCII	American Standard Code for Information Interchange
CLC	Clear
CMOS	Complementary Metal Oxide Semiconductor
CRC	Cyclic Redundancy Check
DA	Digitální signál na Analogový signál
DAC	Digital to Analog Converter
DDS	Direct Digital Synthesis
DPS	Deska plošného spoje
EMC	Elektromagnetická kompatibilita
FFT	Fast Fourier Transformation
FW	Firmware
GUI	Graphical User Interface
HAL	High Abstraction Layer
HW	Hardware
LED	Light Emitting Diode
MCU	Micro Controller Unit
RISC	Reduced Instruction Set Computer
RTOS	Real Time Operating System
SPI	Serial Peripheral Interface
SW	Software
TTL	Transistor Transistor Logic
UART	Universal Asynchronous Receiver Transmitter
UI	User Interface
USB	Universal Serial Bus
USART	Universal Synchronous Asynchronous Receiver Transmitter

Seznam obrázků

Obrázek 1.1 – Přehled možných reprezentací signálu, převzato ze [(Pidanič,2019)].	15
Obrázek 1.2 – Převod analogového signálu na číslicový, převzato ze [(Brtník, 2011)] a upraveno	16
Obrázek 1.3 – Přehled možných reprezentací signálu, převzato z [(Hrubínský, 2019)] a upraveno.	16
Obrázek 1.4 – Příklad neperiodického signálu: Diracův impuls, převzato ze [(352LAB, 2009)].	17
Obrázek 1.5 – Příklad neperiodického signálu: Jednotkový skok, převzato ze [(352LAB, 2009)].	17
Obrázek 1.6 – Princip posuvu signálu v závislosti na konstantě u spojitého signálu.	18
Obrázek 1.7 – Princip posuvu signálu v závislosti na konstantě u disktrétního signálu.	18
Obrázek 1.8 – Princip zesílení nebo útlumu signálu v závislosti na konstantě u spojitého signálu.	19
Obrázek 1.9 – Princip zesílení nebo útlumu signálu v závislosti na konstantě u disktrétního signálu.	19
Obrázek 1.10 – Příklad interpolace disktrétního signálu, převzato ze [(Pidanič,2019)].	20
Obrázek 1.11 – Příklad decimace disktrétního signálu, převzato ze [(Pidanič,2019)].	21
Obrázek 1.12 – Kvantování amplitudy, převzato ze [(Davídek, 1996)] a upraveno.	21
Obrázek 1.13 – Převod signálu na jeho spektrum, převzato ze [(FFT - obrázek, 2021)] a upraveno.	22
Obrázek 1.14 – Ukázka části periody obdélníkového signálu, převzato ze [(Pidanič,2019)].	22
Obrázek 1.15 – Ukázka spektra obdélníkového signálu z obrázku 1.14, převzato ze [(Pidanič,2019)].	23
Obrázek 1.16 – Ukázka základních periodických signálů a) sinusový, b) obdélníkový, c) trojúhelníkový, d) specifický pilový, převzato ze [(Průběh signálu-Obrázek, 2020)].	23
Obrázek 1.17 – Ukázka základních mezních hodnot signálu, převzato ze [(Hrubínský, 2019)].	24
Obrázek 1.18 – Ukázka fázového posuvu a periody signálu, převzato ze [(Střídavý proud, 2020)].	24
Obrázek 1.19 – Vlastnosti obdélníkového signálu, převzato ze [(Reichl, 2011)].	24
Obrázek 1.20 – Ukázka části periody sinusového signálu, na kterém je počítána střední hodnota, převzato ze [(Máša, 2011)].	25
Obrázek 1.21 – Ukázka části periody sinusového signálu na kterém je vyznačen výpočet efektivní hodnoty signálu, převzato ze [(Máša, 2011)].	25
Obrázek 1.22 – Grafická ukázka výpočtu pro další periodické funkce,	26
Obrázek 1.23 – Příklad Nbranu pro odvození S-parametrů, převzato ze [(Rejfk, 2020)].	27
Obrázek 1.24 – Odvození S-parametru pro Nbran, převzato ze [(Rejfk, 2020)].	27
Obrázek 1.25 – Ukázka měření S-parametru pomocí Síťového analyzátoru, převzato ze [(Šídlo, 2019)].	28
Obrázek 1.26 – Nbran pro odvození S-parametrů,	28

Obrázek 1.27 – Vzorce S-Parametrů odvozené z Nbranu,	28
Obrázek 2.1 – Příklad elektronkového generátoru signálu, převzato ze [(Janiček, 2009)].	29
Obrázek 2.2 – Příklad tranzistorového generátoru signálu, převzato ze [(Janiček, 2009)].	30
Obrázek 2.3 – Příklad generátoru signálu tvořeného astabilním klopným obvodem, převzato ze [(Klopný obvod - Obrázek, 2021)].	31
Obrázek 2.4 – Příklad generátoru signálu tvořeného RC článkem, převzato ze [(Žirafoviny, 2008)].	31
Obrázek 2.5 – Příklad generátoru s obvodem NE555,	32
Obrázek 2.6 – Příklad zapojení generátoru s operačními zesilovači,	32
Obrázek 2.7 – Příklad generátoru signálu tvořeného LC článkem,	33
Obrázek 2.8 - Příklad generátoru signálu tvořeného krystalovým oscilátorem,	33
Obrázek 2.9 – Příklad výstupních signálů z krystalových oscilátorů,	34
Obrázek 2.10 – Příklad podoby DAC převodníku,	34
Obrázek 2.11 – Ukázka vnitřní blokové struktury a principu DDS,	35
Obrázek 3.1 – Náhled na blokové schéma kompletní bakalářské práce.	36
Obrázek 3.2 – Náhled na blokové schéma desky generování signálů.	37
Obrázek 3.3 – Náhled na podobu DDS modulu,	38
Obrázek 3.4 – Náhled na blokové schéma vnitřního zapojení obvodu,	38
Obrázek 3.5 – Náhled na blokové schéma desky zesílení a posuvu signálů.	40
Obrázek 3.6 – Náhled na blokové schéma řídicí části HW.	40
Obrázek 3.7 – Náhled na blokové schéma řídicí části SW.	42
Obrázek 4.1 – Náhled na naměřená data z vektorového analyzátoru při měření kabelů. ...	43
Obrázek 4.2 – Náhled na naměřená data z vektorového analyzátoru při měření zakončovacích impedancí.	44
Obrázek 4.3 – Náhled na osazenou destičku přepínače s ADG918.	45
Obrázek 4.4 – Náhled na měření přizpůsobení DPS s obvodem ADG918, obvod.	45
Obrázek 4.5 – Náhled na měření přizpůsobení DPS s obvodem ADG918, analyzátor.	45
Obrázek 4.6 – Náhled na osazenou desku první verze generátoru signálu.	46
Obrázek 4.7 – Ukázka z testování DDS na desce první generace.	46
Obrázek 4.8 – Ukázka využití pinů a periférii na procesoru.	47
Obrázek 4.9 – Ukázka zapojení procesoru na reální finální desce.	48
Obrázek 4.10 – Ukázka zapojení lišty pro modul DDS na reální finální desce.	48
Obrázek 4.11 – Ukázka signálové cesty od zdroje signálu na výstup z DPS.	49
Obrázek 4.12 – Ukázka signálové cesty na finální DPS.	50
Obrázek 4.13 – Ukázka filtrační napájecí části pro 3.3 V.	50
Obrázek 4.14 – Ukázka charakteristiky pro použitý filtr PI článek.	51
Obrázek 4.15 – Ukázka filtrační části napájení na DPS pro jednotlivé napětí.	51
Obrázek 4.16 – Ukázka finální verze DPS před montáží do krabice, horní strana.	51
Obrázek 4.17 – Ukázka finální verze DPS před montáží do krabice, spodní strana.	52
Obrázek 4.18 – Ukázka osazené DPS první testovací desky zesilovače signálu.	52
Obrázek 4.19 – Ukázka obvodu pro offset signálu, převzato z [(Obvod pro offset signálu, 2019)]	53
Obrázek 4.20 – Ukázka obvodu pro offset signálu.	54

Obrázek 4.21 – Ukázka DPS pro zesílení a offset signálu.	54
Obrázek 4.22 – Ukázka obsazenosti pinu a periférii u procesoru.	55
Obrázek 4.23 – Ukázka přepínací obvod pro zesílení operačního zesilovače.....	56
Obrázek 4.24 – Ukázka přepínací obvod pro zesílení operačního zesilovače.....	57
Obrázek 4.25 – Ukázka přepínací obvod pro zesílení operačního zesilovače.....	58
Obrázek 4.26 – Ukázka filtrační části na DPS.	58
Obrázek 4.27 – Ukázka charakteristiky filtračního obvodu ze simulačního obvodu.	59
Obrázek 4.28 – Ukázka osazené DPS zesilovače a posuvu signálu, vrchní strana.	59
Obrázek 4.29 – Ukázka osazené DPS zesilovače a posuvu signálu, spodní strana.....	60
Obrázek 4.30 – Blokového schéma napájecího zdroje.....	61
Obrázek 4.31 – Ukázka osazeného napájecího zdroje, po montáži v krabici.	61
Obrázek 4.32 – Blokového schéma spínacího obvodu napájecího zdroje.	62
Obrázek 4.33 – Ukázka osazeného modulu spínacího obvodu, po montáži na DPS.	62
Obrázek 4.34 – Vybraná montážní krabice pro zařízení, rozměry zvolené krabice,.....	63
Obrázek 4.35 – Vybraná montážní krabice pro zařízení, stav při zakoupení,.....	63
Obrázek 4.36 – Ukázka upravené montážní krabice před montáží.	64
Obrázek 4.37 – Ukázka zadního panelu namontovaného do krabice.....	64
Obrázek 4.38 – Ukázka osazeného zdroje a počítače Raspberry Pi, do montážní krabice.	65
Obrázek 4.39 – Ukázka osazeného předního panelu.....	65
Obrázek 4.40 – – Ukázka osazeného zesilovače v montážní krabici.....	66
Obrázek 4.41 – Ukázka kompletního osazení všech desek v zařízení.	66
Obrázek 4.42 – Ukázka dokončeného generátoru definovaných signálu, bez krytu.....	67
Obrázek 5.1 – Stručný diagram FW na desce generování.....	68
Obrázek 5.2 – Podrobný diagram FW, část příjmu dat z komunikace a jejich zpracování na desce generování.....	69
Obrázek 5.3 – Stručný diagram FW k deskám Zesilovačů.	70
Obrázek 5.4 – Podrobný diagram FW, část příjmu dat z komunikace a jejich zpracování na desce zesílení a posuvu signálu.	71
Obrázek 5.5 – Stručný vývojový diagram k FW, modul spínání zařízení.....	72
Obrázek 6.1 – Stručný vývojový diagram k SW, zapínání a vypínání zařízení.....	73
Obrázek 6.2 – Ukázka z grafického vývojového prostředí.	74
Obrázek 6.3 – Náhled na finální program, nastavení DAC.....	75
Obrázek 6.4 – Náhled na finální program, nastavení sinus.	75
Obrázek 6.5 – Náhled na diagram finálního programu.	76
Obrázek 6.6 – Ukázka nastavení USB portu systému Ubuntu a následné odeslání zprávy.....	77
Obrázek 7.1 – Ukázka vykreslené funkce sinus na osciloskopu v rámci testu zařízení.....	78
Obrázek 7.2 – Ukázka vykreslené DAC funkce.....	78
Obrázek 7.3 – Ukázka schéma zapojení.....	79
Obrázek 7.4 – Náhled na osciloskop při měření této metody, v záběru statistické měření obdélníkového signálu o frekvenci 100 kHz.	79
Obrázek 7.5 – Ukázka schéma zapojení k měření.....	80
Obrázek 7.6 – Ukázka z měření, překrytí signálu o stejné frekvenci, pro frekvenci 100 Hz.	80

Obrázek 7.7 – Ukázka Lissajouseva obrazce na osciloskopu pro obdélníkové signály při shodě signálu o frekvenci 1 kHz.....	81
Obrázek 7.8 – Ukázka schéma zapojení k měření.....	82
Obrázek 7.9 – Ukázka spektrální oblasti pro obdélníkový signál.	82
Obrázek 7.10 – Ukázka schéma zapojení k měření.....	83
Obrázek 7.11 – Ukázka spektrální oblasti pro rozmítaný obdélníkový signál.....	83

Seznam tabulek

Tabulka 1 - Komunikační protokol a přehled zpráv odesílaných z Rapsberry Pi.....	77
Tabulka 2 - Komunikační protokol a přehled zpráv odesílaných na desku zesílení a posuvu.	77
Tabulka 3 – Naměřené hodnoty nastavených frekvencí a odchylek v porovnání generátorů.	81

Seznam rovnic

Rovnice 1.1: Fourierova řada, převzato z [(Čermák a spol,2016)]	15
Rovnice 1.2: Střední hodnota signálu, převzato z [(Máša, 2011)]	25
Rovnice 1.3: Střední hodnota signálu, převzato z [(Máša, 2011)]	25
Rovnice 1.4: Odvození výkonu na impedanci, převzato z [(Home.mlab.cz, 2015)]	26
Rovnice 1.5: Vztažený výkon, převzato z [(Home.mlab.cz, 2015)]	26
Rovnice 1.6: Výpočet výkonu vztaženého k decibelu nad miliwattem, převzato z [(Home.mlab.cz, 2015)].....	26

Úvod

Elektrické signály jsou důležité pro elektronická zařízení a jejich využití je velmi rozšířené v běžném životě. Signály lze rozdělit na analogové a číslicové a se používají ve všech možných oblastech, od měřicí techniky přes komunikaci, regulaci a mnoho dalších oblastí. Analogové signály se zpracovávají v analogových obvodech (zesilovače, filtry, usměrňovače, analogové počítače, ...). Digitální signály se zpracovávají v číslicových systémech (mikroprocesory, hradlová pole, počítače, ...). Signály se z analogových na číslicové a obráceně převádí pomocí AD převodníků a DA převodníků. (Šimáček, 2015). Signály lze také dělit na pomaloběžné na nízkých kmitočtech a rychloběžné na vyšších kmitočtech. Nutno také zmínit vysokofrekvenční signály, ať už pro radiovou, televizní či radarovou techniku. V takovém případě se jedná o signály na mikrovlnných frekvencích. (Šimáček, 2015) Pro samotnou realizaci definovaného signálu je nutné zařízení nebo zdroj pro generování signálu, tzv. generátor signálu. Generátory jsou nedílnou součástí laboratorního vybavení pro provádění testovacích měření. Funkční generátory jsou založeny na různých principech, například RC, LC, Digitální syntéza nebo s krystalovým oscilátorem. Také generované signály mají různé vlastnosti, ať už je to tvar signálu, frekvence, amplituda a jiné. (Doleček, 2009)

Hlavní motivací pro tvorbu této práce byla potřeba vybavení domácí laboratoře vhodným generátorem, který bude umožňovat realizaci nízkofrekvenčního měření na elektronických přístrojích, které se v této laboratoři vyrábí a případně opravují.

Cílem této práce bylo navrhnout generátor definovaných signálů, sestavit navržený generátor a provést testování měření, zda generátor vyhovuje požadavkům zadání. Navržený generátor tvoří periodické i neperiodické signály v závislosti na použitém nastavení. Navržený generátor nabízí i možnost frekvenčního rozmítání signálu u vybraných předdefinovaných tvarů signálu. Výsledný generátor je ovládán pomocí grafického rozhraní. U navrženého generátoru byl kladen důraz na modulárnost, aby bylo možné jednodušeji opravit generátor v případě poruchy, vyměnit část systému za novou v případě modernizace a v neposlední řadě kvůli jednoduššímu odladění zařízení při návrhu a konstrukci. Všechny tyto skutečnosti byly utvořeny na základě analýzy projektu v podobě rešerše možných řešení, neboť je nutné zjistit, jak se daným problémem zabývali předchozí tvůrci podobných projektů.

Koncept byl diskutován se školitelem a odborníky z praxe (z firem T-CZ a Eldis a URC Systems). Poznatky z diskusí a studia odborné literatury jsou sepsány v úvodní části práce. Na základě konzultací a studia odborné literatury bylo navrženo řešení na základě následujícího postupu. Nejdříve byl kladen důraz na výběr způsobu, jak se bude definovaný signál generovat. Dále bylo třeba rozhodnout, jakým způsobem bude upravován vygenerovaný signál (filtrace, zesílení, ...). Na základě požadavků na funkční generátor bylo navrženo řízení daného generátoru a ovládání jednotlivých částí pomocí Raspberry Pi. Pro navržený systém byly vytvořeny programy zajišťující komunikaci s uživatelem (v Raspberry Pi) a pro generování signálů (ARM STM32 ...). Návrh a oživení generátoru je popsán

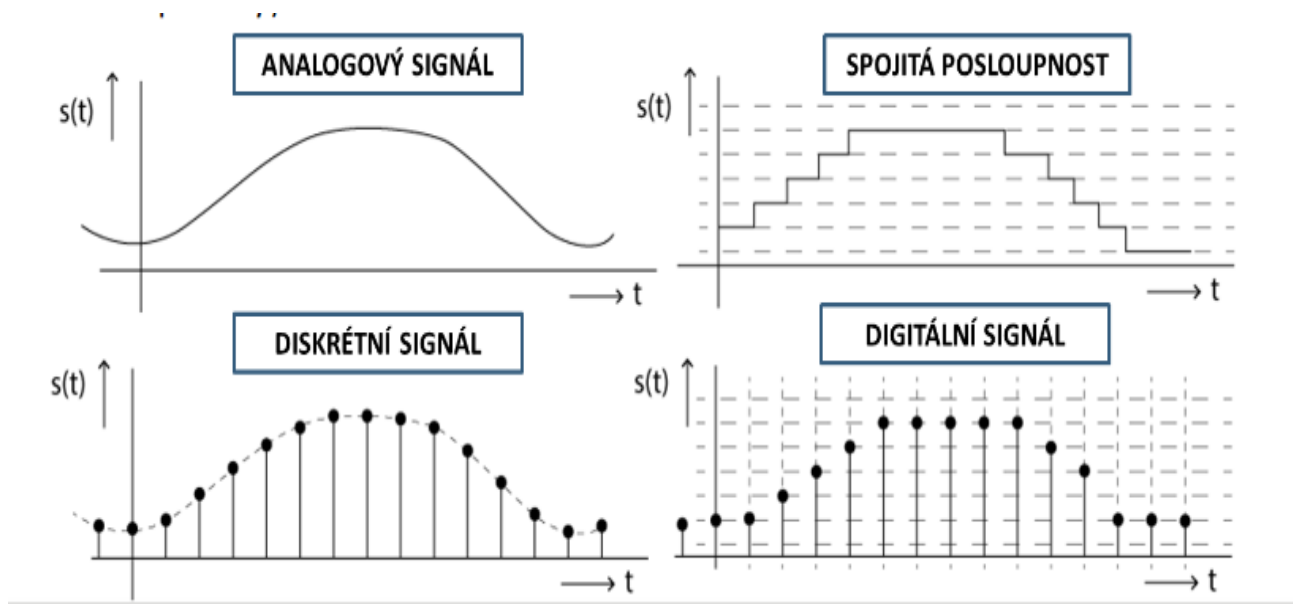
v prostřední části práce. V závěrečné části jsou popsány výsledky z měření provedených na navrženém generátoru, kde se ověřily jeho vlastnosti (zkreslení signálu v závislosti na frekvenci, amplitudový přenos a jiné) a vyhodnoceno, zda splňují plánované požadavky na generátor.

1 Teorie signálu

V této kapitole je zaznamenán krátký přehled vlastností signálu i detaily známých průběhů. Na základě rešerše popsané v této kapitole je popsán princip základních operací se signály, který je užíván jako opora při vývoji práce. Dále jsou zde popsány základní poměrové jednotky a S-parametry užívané pro měření obvodu závislých na frekvenci.

1.1 Vlastnosti signálu

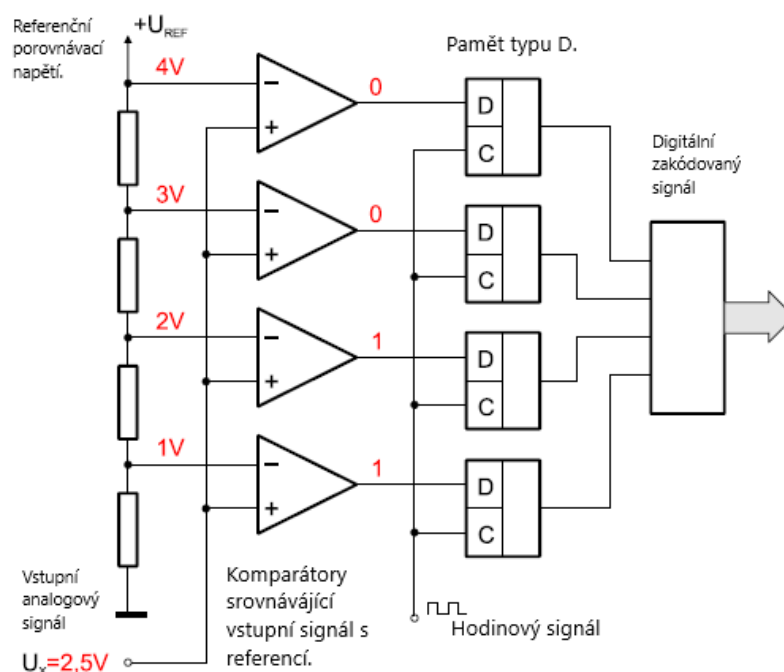
Jak se lze dočíst například v (Zaplátilek, 2006), signál je fyzikální jev, který udává informace o nějaké události a nese nějaké informace. Signál jako takový nabývá určitých vlastností. Základním rozdělením signálů je rozdělení na diskrétní a spojité, přičemž jejich reprezentace je vyobrazena na obrázku 1.1. Následně je vyobrazen převod mezi diskrétním a spojitým signálem pomocí AD/DA převodníku je naznačen na obrázku 1.2. (Brtník, 2011) Oba typy signálů lze rozdělit na periodické a neperiodické. Periodický signál je pak definován pomocí opakovací periody, fáze, amplitudy a stejnosměrného offsetu. (Uhlíř, 2003) Nejběžnějším periodickým signálem je sinusový signál, u neharmonických signálů je možné je popsat pomocí rovnice 1.1, sumy harmonických signálů (Fourierova Řada). Kde $s(t)$ je signál v závislosti na čase, n udává číslo harmonické složky. Koeficient A_n je amplituda n -té sudé složky signálu a koeficient B_n je amplituda n -té liché složky signálu. T je čas a ω_0 je úhlová frekvence. (Pidanič, 2019)



Obrázek 1.1 – Přehled možných reprezentací signálu, převzato ze [(Pidanič,2019)].

$$s(t) = \sum_{n=0}^N [a_n \cdot \cos(n \cdot \omega_0 \cdot t) + b_n \cdot \sin(n \cdot \omega_0 \cdot t)]$$

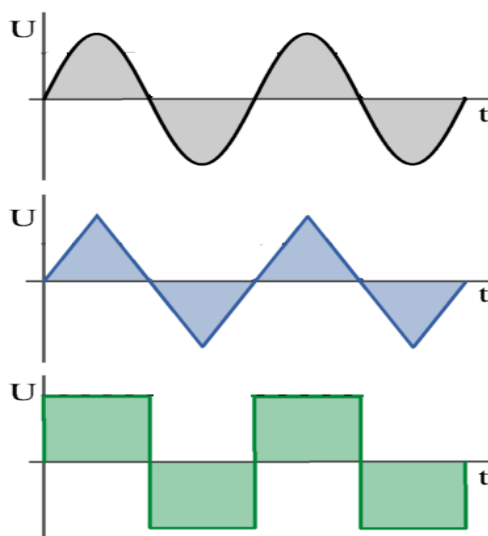
Rovnice 1.1: Fourierova řada, převzato z [(Čermák a spol,2016)]



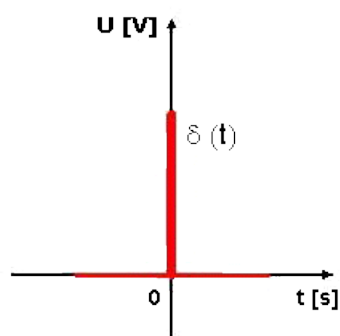
Obrázek 1.2 – Převod analogového signálu na číslicový, převzato ze [(Brtník, 2011)] a upraveno

Vstupní analogový signál je zde porovnán s referenčním signálem, nejčastěji se jedná o signály reprezentovány napětím. Komparátory porovnají vstupní hodnotu s nastavenými úrovněmi a vytvoří diskrétní kombinaci nul a jedniček, analogový signál se zakóduje do digitální podoby. Výsledná hodnota je poté uložena do paměťových bloků typu D, ze kterých je vyčítán digitální signál pro další číslicové zpracování. (Brtník, 2011)

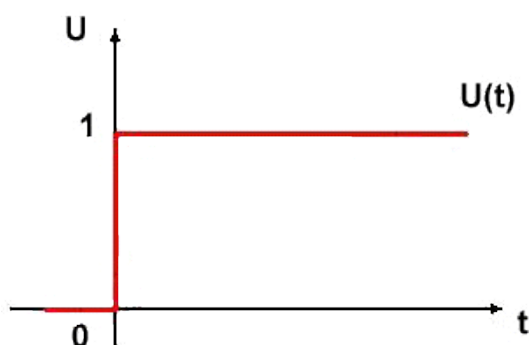
Příklady periodických signálů jsou ukázány na obrázku 1.3, vybranými příklady jsou pravoúhlý, pilový a sinusový signál. Na obrázcích 1.4 a 1.5 jsou ukázány příklady neperiodických signálů. Dále se práce bude zabývat základními operacemi se signálem.



Obrázek 1.3 – Přehled možných reprezentací signálu, převzato z [(Hrubínský, 2019)] a upraveno.



Obrázek 1.4 – Příklad neperiodického signálu: Diracův impuls, převzato ze [(352LAB, 2009)].



Obrázek 1.5 – Příklad neperiodického signálu: Jednotkový skok, převzato ze [(352LAB, 2009)].

1.2 Spojitý signál

Spojitý signál je signál, který je definován pro všechny časové okamžiky, je spojitý v čase i v amplitudě. Amplituda může nabývat všech hodnot uvnitř intervalu, kde je signál definován. (352LAB, 2009)

1.3 Diskrétní signál

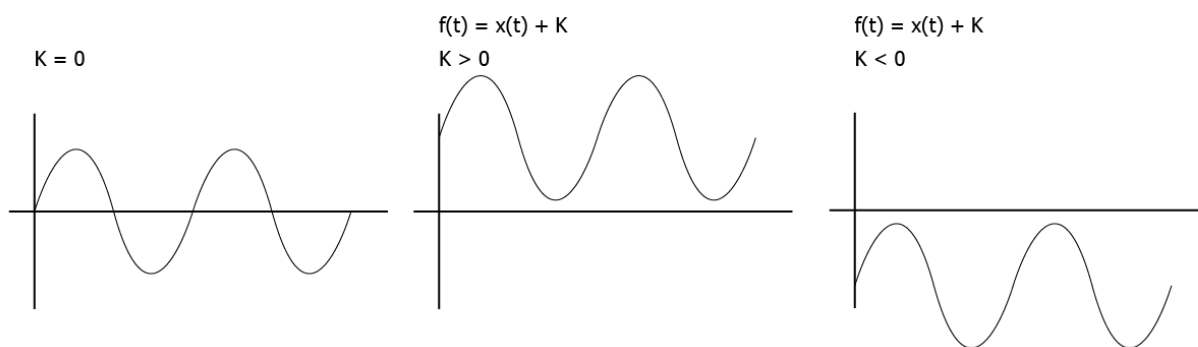
Diskrétní signál je signál, který je definován pouze pro určité časové okamžiky. V Amplitudách je diskrétní signál spojitý, v časových okamžicích nikoliv. (Zaplatílek, 2006) Časové okamžiky jsou od sebe rovnoměrně vzdáleny v celočíselných indexech. Rozsah časových indexů diskrétního signálu je nekonečný. (Pidanic,2019)

1.4 Základní aritmetické operace se signály

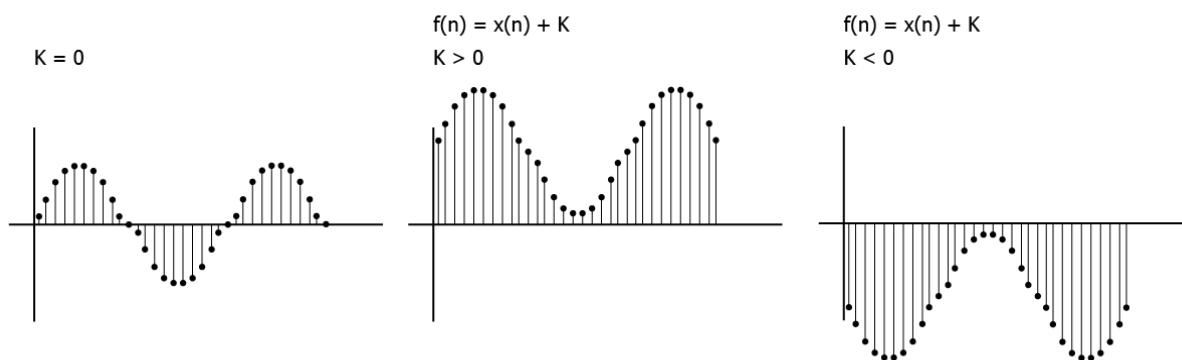
Pro popis základních principů při vývoji této práce, je nutné popsat základní aritmetické operace se signály. Následně jsou tyto operace používány ve funkčních blocích zařízení. Pro vývoj tohoto zařízení je důležité zmínit princip Přičtení konstanty k signálu a vynásobení konstanty s daným signálem. Tohoto principu je využíváno zejména v bloku zabývajícím se zesílením a posuvem signálu. Dalším důležitým principem užívaným zejména pro definované signály, je interpolace a decimace diskrétního signálu. Kde je signál definován za pomoci diskrétních vlastností.

1.5 Přičtení konstanty k signálu

Přičtení konstanty k signálu způsobí, že se signál posune v závislosti na polaritě konstanty do kladné či záporné části dle osy x . Tato operace je označována jako Offset, lze použít pro spojitý i disktrétní signál. (Uhlíř, 2003) Na následujícím obrázku 1.6. je vyobrazen posuv spojitého signálu o stejnosměrnou složku. Spojitý signál je definován jako $x(t)$, průběh tohoto signálu je funkce závislá na čase. Signál je posunut o konstantu K . Výstupní signál je poté znázorněn jako $f(t)$, tento signál je dán součtem konstanty K se signálem $x(t)$, kde t je čas v sekundách. Na obrázku 1.7. je vyobrazen posuv disktrétního signálu o stejnosměrnou složku. Disktrétní signál je definován jako $x[n]$, funkce závislá na vzorku (indexu) a konstanta je dána jako K . Výstupní signál je poté znázorněn jako $f[n]$ a je dán součtem konstanty K se signálem $x[n]$. Kde n jsou jednotlivé prvky posloupnosti. (Pidanič, 2019)



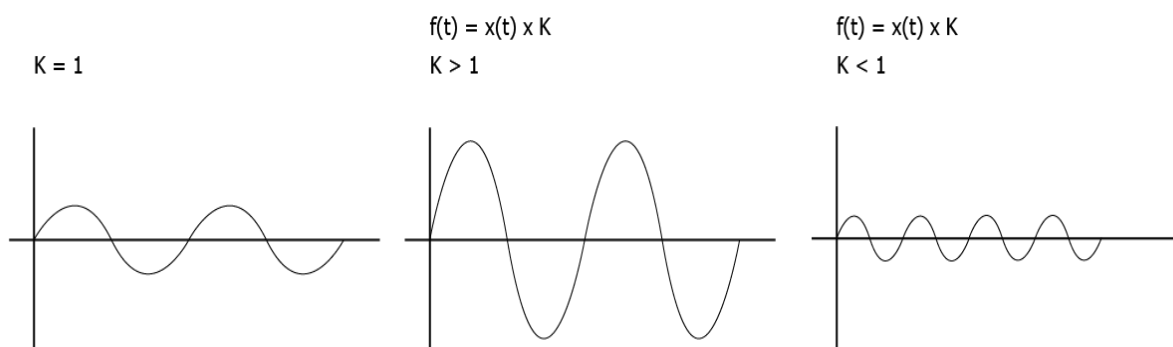
Obrázek 1.6 – Princip posuvu signálu v závislosti na konstantě u spojitého signálu.



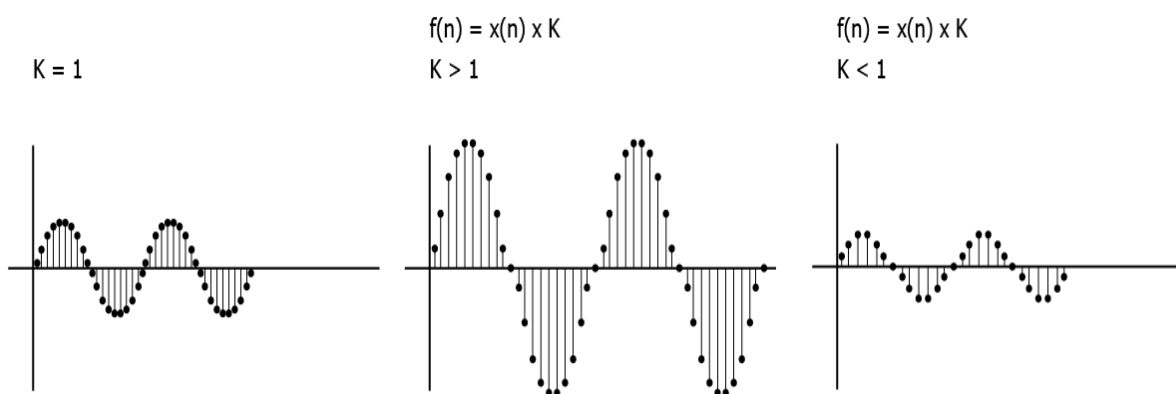
Obrázek 1.7 – Princip posuvu signálu v závislosti na konstantě u disktrétního signálu.

1.6 Násobení signálu konstantou

Vynásobení signálu konstantou způsobuje zesílení (pokud je konstanta větší než 1) nebo zeslabení (pokud je konstanta v intervalu od 0 do 1) signálu. V případě použití záporné konstanty je signál otočen kolem osy x. Násobení konstantou lze použít pro spojitý i disktrétní signál. (Uhlíř, 2003) Na obrázku 1.8. je vyobrazeno násobení spojitého signálu konstantou K. Výstupní signál po vynásobení konstantou je znázorněn jako $f(t)$. Na obrázku 1.9 je zobrazeno vynásobení disktrétního signálu konstantou K. Signál vynásobený konstantou K je označen jako $f[n]$. (Pidanič, 2019)



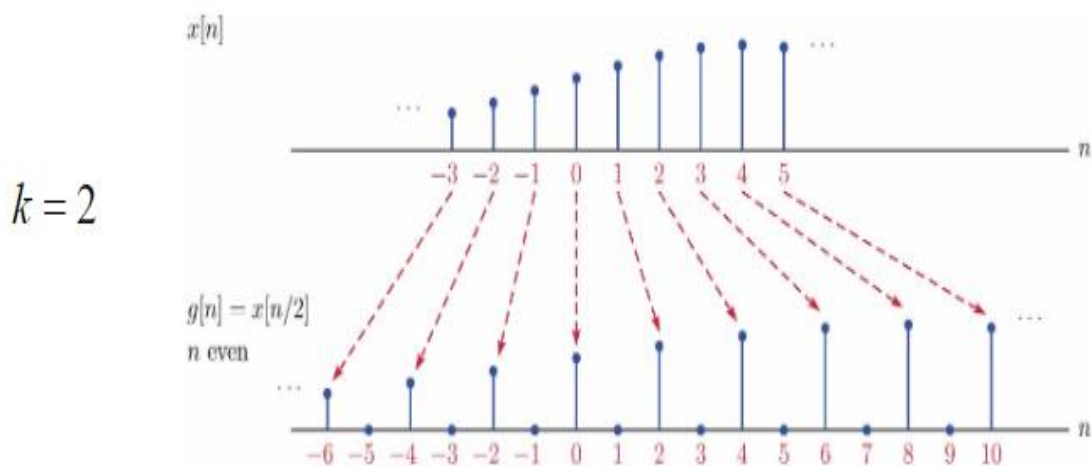
Obrázek 1.8 – Princip zesílení nebo útlumu signálu v závislosti na konstantě u spojitého signálu.



Obrázek 1.9 – Princip zesílení nebo útlumu signálu v závislosti na konstantě u disktrétního signálu.

1.7 Interpolace disktrétního signálu

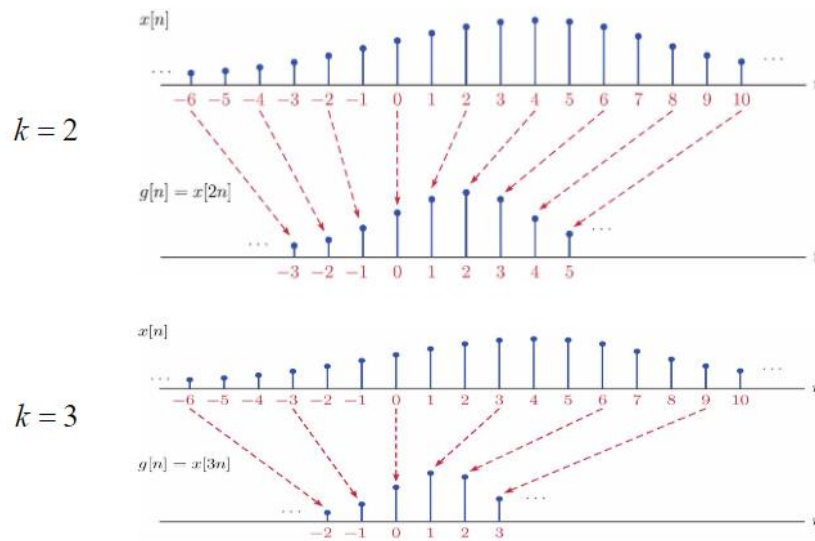
Interpolace je operace s disktrétním signálem. Operace, která umožňuje daný disktrétní signál rozšířit, do počtu vzorků, ve kterých je definován, prakticky se pokouší o obnovení analogového signálu. (Uhlíř, 2003) Do signálu jsou touto operací periodicky přidány vzorky mezi již stávající vzorky, které signál tvořily. Signál ovšem nezískává větší výpovědní hodnotu. Interpolace signálu je dělena do řádů, kdy nultý řád opakuje hodnotu vzorku, první řád provádí průměr mezi 2. vzorky jako je tomu na obrázku 1.10., následující řády provádí složitější operace. (Pidanič, 2019) Dále je možné použít interpolace se vzorkovačem s pamětí a použitím číslicového filtru, výpovědní hodnota je zachována, ale signál je lépe zrekonstruován. (Uhlíř, 2003) Výpovědní hodnota nového signálu se proto nemůže zvětšit. Signál zůstává nezměněn pouze s větším počtem vzorků. Na obrázku 1.10 je znázorněn příklad interpolace prvního řádu disktrétního signálu při sudém interpolačním koeficientu k , kde $k = 2$. (Pidanič, 2019)



Obrázek 1.10 – Příklad interpolace disktrétního signálu, převzato ze [(Pidanič,2019)].

1.8 Decimace disktrétního signálu

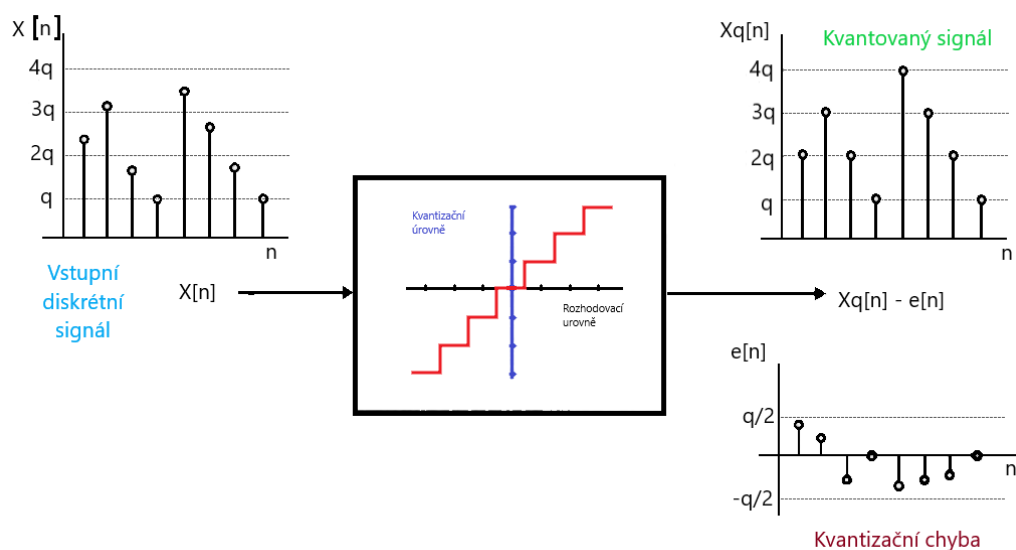
Decimace je operace s disktrétním signálem. Operace, která umožňuje daný disktrétní signál zúžit, do počtu vzorků, ve kterých je definován. Ze signálu jsou touto operací periodicky odebírané vzorky, které tvořily původní signál a vzniká tak ořezaná verze z původního signálu. (Zaplatílek, 2006) Výpovědní hodnota nového signálu se proto nemůže zmenšit, za předpokladu že signál nebyl decimován natolik aby zanikl. Signál by měl zůstat nezměněn pouze s menším počtem vzorků. Na následujícím obrázku je znázorněn příklad decimace disktrétního signálu. (Pidanič, 2019) Tohoto principu je hojně používáno u výpočtu FFT. (Zaplatílek, 2006) Na obrázku 1.11 je vyobrazen princip decimace signálu, také je zde uveden příklad pro různé koeficienty k , podle kterých je signál decimován.



Obrázek 1.11 – Příklad decimace diskrétního signálu, převzato ze [(Pidanič,2019)].

1.9 Kvantování amplitudy diskrétního signálu

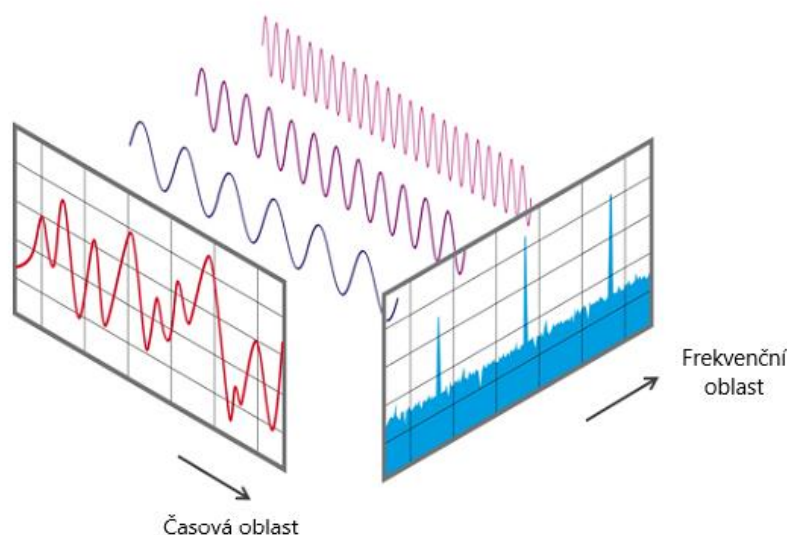
Pro vysvětlení principu vzniku digitálního signálu je zde objasněn celý princip převodu. Za předpokladu, že analogový signál je navzorkován, vzniká časovou diskretizací signál diskrétní. Následně musí být časovým vzorkům přiřazena napěťová úroveň, neboť nelze kvantifikovat pro nekonečný počet úrovní, to by nebylo udržitelné v paměti. (Davídek, 1996) Existující dostupná přiřazení jsou možná k nižší úrovni, k vyšší úrovni a k nejbližší úrovni. (Mautner, 2015) Tím vzniká kvantovaný signál a kvantizační chyba, která spolu s užitečným signálem zhoršuje poměr signál/šum na výstupu z A/D převodníku. Dle stanovených úrovní poté vzniká signál digitální. Nejznámějšími digitálními signály jsou signály v TTL logice a CMOS logice. Na obrázku 1.12 je naznačen postup kvantování amplitudy.



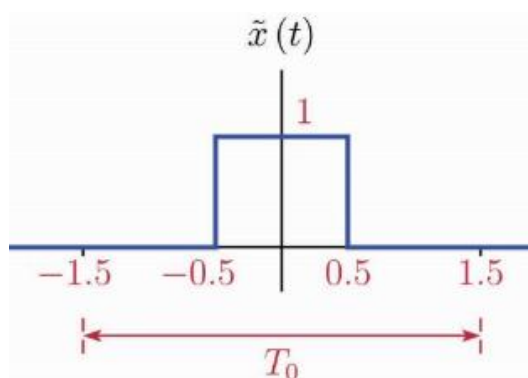
Obrázek 1.12 – Kvantování amplitudy, převzato ze [(Davídek, 1996)] a upraveno.

1.10 Frekvenční spektrum signálu

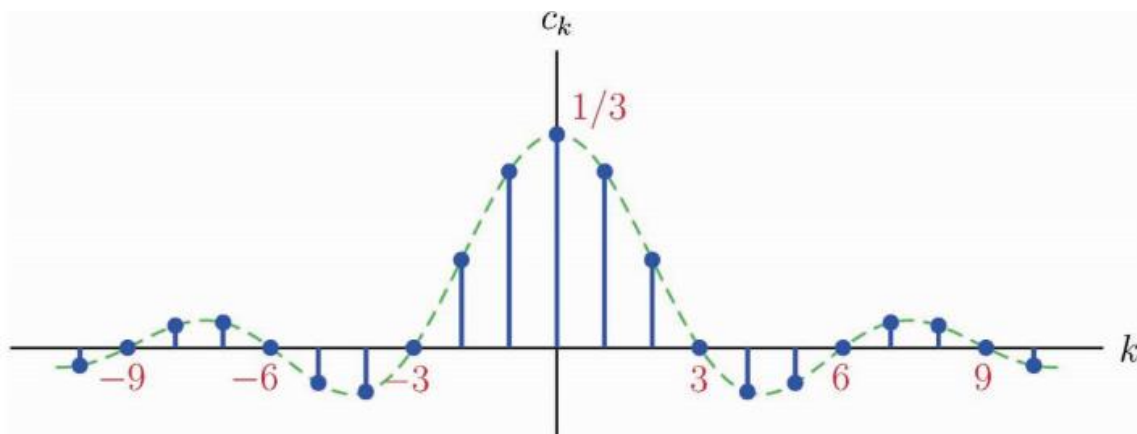
Frekvenční spektrum signálu definuje bázové funkce (sinusové signály), z nichž je signál složen, tyto bázové funkce mají různé frekvence, fáze a amplitudy. (Brtník, 2014) Rozklad periodických signálů pomocí základních harmonických funkcí objevil Jean Baptiste Joseph Fourier, který se dále zabýval spektrální oblastí. (Brtník, 2011) Absence nebo přítomnost některých bázových funkcí v signálu vede k jeho zkreslení. (Brtník, 2014) Použití spektrální oblasti je velice výhodné a v praxi velice užívané. Pro zkoumání spektrální oblasti se využívá spektrální analyzátor, popřípadě osciloskop umožňující výpočet rychlé Fourierovy Transformace (FFT). (Brtník, 2011) Na následujících obrázcích je vysvětlen principiální pohled na spektrum v závislosti na čase a na frekvenci. Princip transformace mezi časovou a frekvenční oblastí je ukázán na obrázku 1.13. Následně je zde zaznačen příklad vzhledu spektra na obrázku 1.14 u obdélníkového periodického signálu na obrázku 1.15, charakteristického pro digitální techniku.



Obrázek 1.13 – Převod signálu na jeho spektrum, převzato ze [(FFT - obrázek, 2021)] a upraveno.



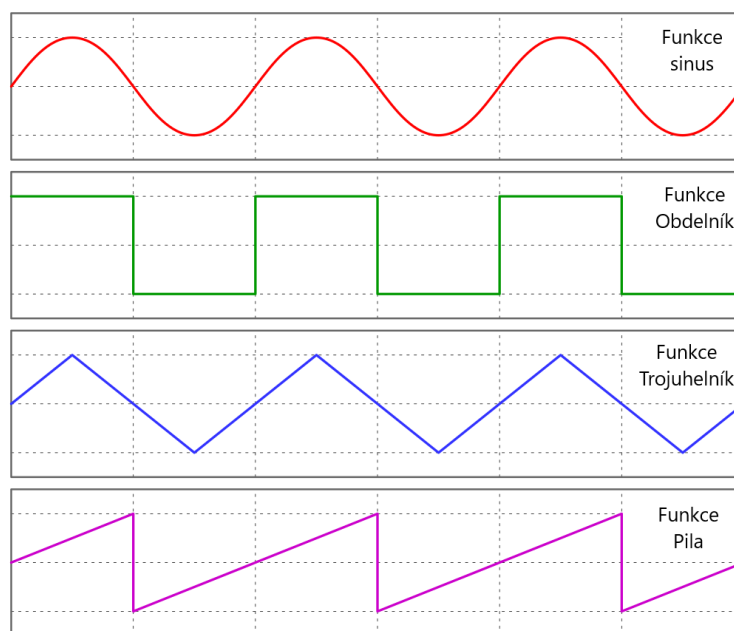
Obrázek 1.14 – Ukázka části periody obdélníkového signálu, převzato ze [(Pidanič,2019)].



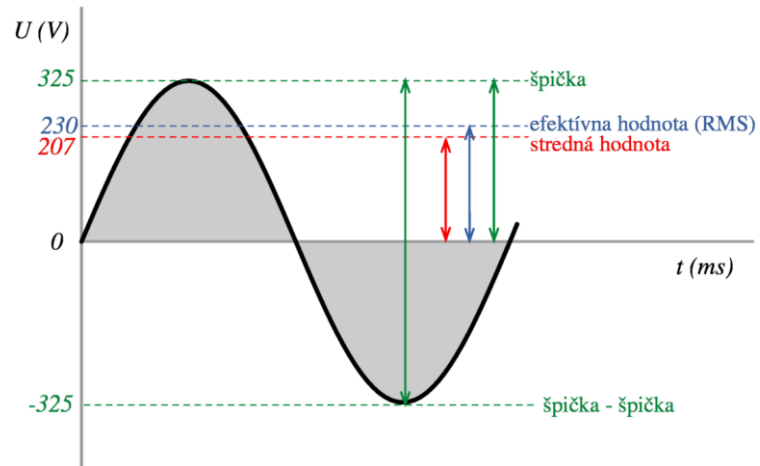
Obrázek 1.15 – Ukázka spektra obdélníkového signálu z obrázku 1.14, převzato ze [(Pidanič,2019)].

1.11 Vlastnosti periodických signálů

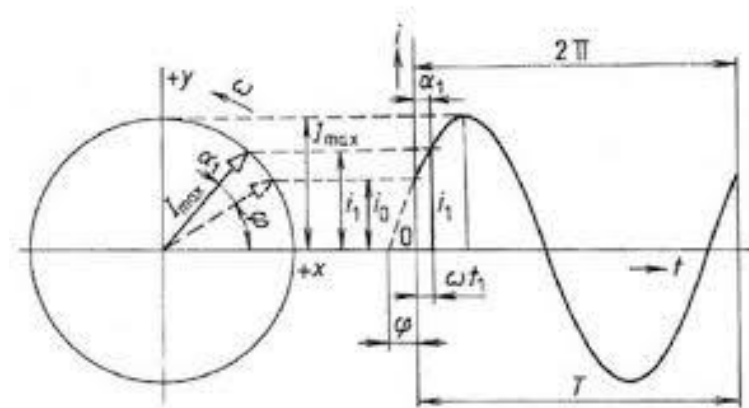
V této kapitole jsou popsány hlavní charakteristiky nejčastěji používaných periodických signálů. Nejčastěji se používá sinusový signál, na kterém budou vlastnosti periodického signálu demonstrovány. Dále zde bude popsán signál obdélníkový, který se využívá v číslicové technice a pak signál trojúhelníkový. Tyto tři základní tvary signálů jsou důležité pro laboratorní měření, a proto budou implementovány do navrhovaného zařízení. Ukázky zmíněných průběhů jsou na obrázku 1.16, zahrnut je i specifický příklad pilového průběhu (pilový signál). Na obrázku 1.17 jsou ukázána základní napětí odečítaná z časově proměnných periodických signálů. Na obrázku 1.18 je také vyznačena perioda signálu, která je převrácenou hodnotou opakovací frekvence a fázový posuv signálu. Obrázek 1.19 ukazuje charakteristiky obdélníkového signálu, které se u sinusového průběhu neuvádějí, jsou jimi překmit, temeno, týl, střída pulsu, náběžná hrana a sestupná hrana.



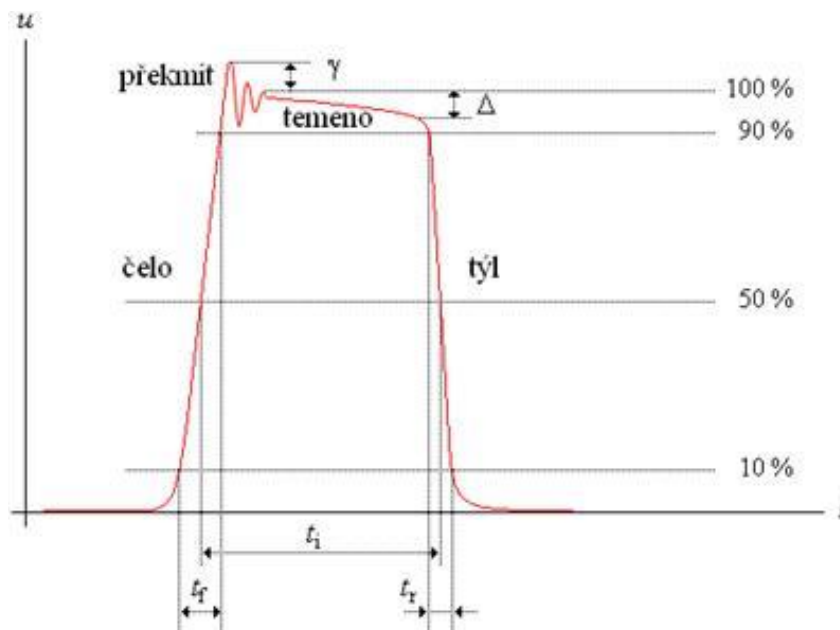
Obrázek 1.16 – Ukázka základních periodických signálů a) sinusový, b) obdélníkový, c) trojúhelníkový, d) specifický pilový, převzato ze [(Průběh signálu-Obrazek, 2020)].



Obrázek 1.17 – Ukázka základních mezních hodnot signálu, převzato ze [(Hrubínský, 2019)].



Obrázek 1.18 – Ukázka fázového posuvu a periody signálu, převzato ze [(Střídavý proud, 2020)].



Obrázek 1.19 – Vlastnosti obdélníkového signálu, převzato ze [(Reichl, 2011)].

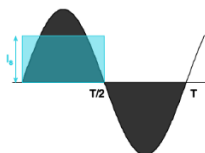
1.12 Střední hodnota signálu

Střední hodnota signálu je definována jako velikost stejnosměrného proudu, který přenesl stejně velký elektrický náboj jako proud střídavý. Velikost odpovídá výšce obdélníku na obrázku 1.20, který je dán časovým průběhem střídavého proudu $i(t)$ za jednu periodu. (Máša, 2011) V případě sinusového signálu je počítáno pouze s první půlperiodou, při celé periodě se plochy odečtou a výsledná střední hodnota by byla nulová. (Máša, 2011) Výpočet střední hodnoty je definován pomocí rovnice (1.2). Kde I_s je proud střední hodnoty, T je perioda signálu, t_0 je počáteční čas a $i(t)$ je proud v závislosti na čase.

Vzorec pro výpočet střední hodnoty:

$$I_s = \frac{1}{T} \int_{t_0}^{t_0+T} i(t) dt$$

Rovnice 1.2: Střední hodnota signálu, převzato z [(Máša, 2011)]



Obrázek 1.20 – Ukázka části periody sinusového signálu, na kterém je počítána střední hodnota, převzato ze [(Máša, 2011)].

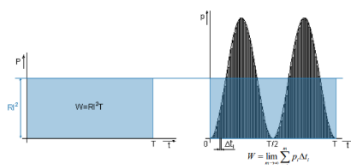
1.13 Efektivní hodnota signálu

Efektivní hodnota signálu je definována jako hodnota stejnosměrného proudu, který za dobu jedné periody vyvine stejné množství tepla, jako by vyvinul průchod proudu střídavého. (Máša, 2011) Efektivní výkon je odvozen od součtu okamžitých výkonů. (Máša, 2011) Na obrázku 1.21 je dáno znázornění výpočtu efektivní hodnoty dle daného integrálu (1.3) Dále je na obrázku 1.22 znázorněn výpočet pro další periodické funkce. Kde I je proud efektivní, T je perioda signálu a $i^2(t)$ je kvadrát proudu závislého na čase.

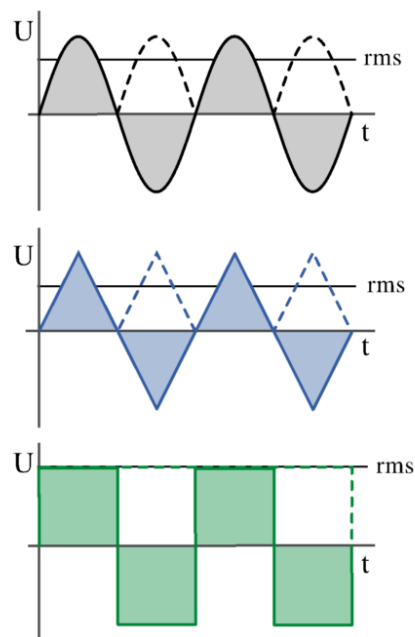
Vzorec pro výpočet efektivní hodnoty:

$$I = \sqrt{\frac{1}{T} \int_0^T i^2(t) dt}$$

Rovnice 1.3: Střední hodnota signálu, převzato z [(Máša, 2011)]



Obrázek 1.21 – Ukázka části periody sinusového signálu na kterém je vyznačen výpočet efektivní hodnoty signálu, převzato ze [(Máša, 2011)].



Obrázek 1.22 – Grafická ukázka výpočtu pro další periodické funkce,
převzato ze [(Hrubinský, 2019)].

1.14 Poměrová jednotka decibel

Decibel je logaritmická poměrová jednotka, pojmenována po Alexandru Grahamu Bellovi. Poměrovou jednotkou je nazýván proto, neboť je používán pro vyznačení míry dvou výkonů, napětí, proudu a dalších veličin. (Matuszczyk, 2005) Vychází se z rovnice 1.4 odvození výkonu na impedanci. Poté je vyjádření výkonu vztaženo k $P_0 = 1 \text{ mW}$ (1.5) na dohodnuté impedanci. Následně je vyobrazena rovnice (1.6) pro výpočet výkonu vztaženého k decibelu nad miliwattem. Kde P je okamžitý výkon, U je okamžitá hodnota napětí, I je okamžitá hodnota proudu a Z je okamžitá hodnota impedance signálu. G_{db} je zesílení v decibelech. (Home.mlab.cz, 2015)

$$P = U \cdot I = U \cdot \frac{U}{Z} = \left(\frac{U^2}{Z} \right)$$

Rovnice 1.4: Odvození výkonu na impedanci, převzato z [(Home.mlab.cz, 2015)]

$$P_0 = 0,001 \text{ W}$$

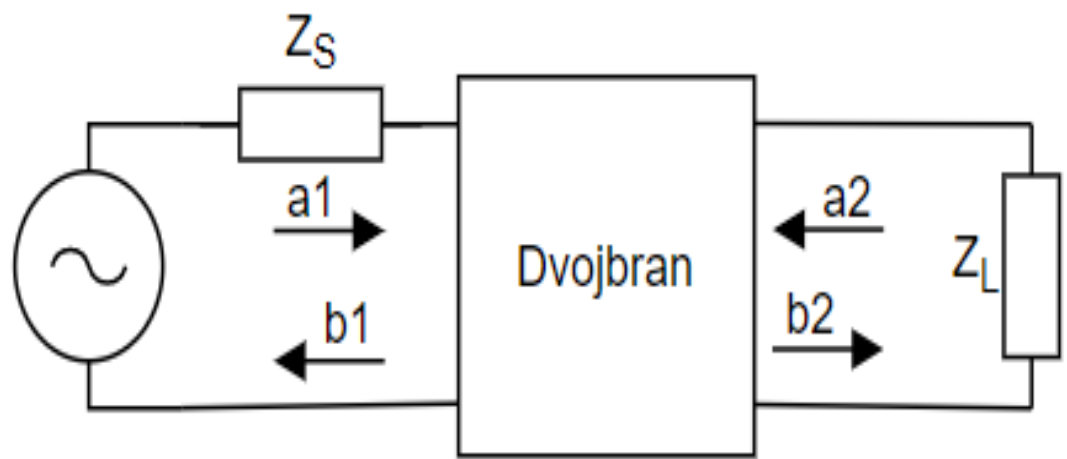
Rovnice 1.5: Vztažný výkon, převzato z [(Home.mlab.cz, 2015)]

$$G_{db} = 10 \cdot \log \left(\frac{P}{P_0} \right)$$

Rovnice 1.6: Výpočet výkonu vztaženého k decibelu nad miliwattem, převzato z [(Home.mlab.cz, 2015)]

1.15 S-parametry

S-parametry jsou parametry, které se používají pro rozbor mikrovlnných obvodů. Parametry jsou odvozeny od průchodu signálu Nbranem, vyobrazeno na obrázku 1.23. Na obrázku 1.24 jsou v závislosti na počtu portu Nbranu odvozeny jednotlivé parametry. Při zkoumání mikrovlnného obvodu se sledují vstupní, průchozí a doražená vlna. (Elektrorevue.cz, 2002) Souvislosti mezi těmito vlnami jsou popsány právě pomocí S-parametru. K měření S-parametrů je nutné mít zdroj vln, zátěž či zkoumaný prvek a ztrátové vedení na určené impedanci. Nejčastěji volená impedance je 50 Ω. Měření těchto parametrů je vyobrazeno na obrázku 1.25, je zde také vyobrazen měřicí přístroj Vektorový analyzátor. S předpokladem pro praktické použití v této práci je nutné zmínit jednotlivé parametry vyobrazené na obrázku 1.26, za předpokladu použití pouze dvou portového Nbranu, tedy dvojbranu. Kde S_{11} vstupní koeficient odrazu, S_{12} zpětně přenosový koeficient, S_{21} přenosový koeficient a S_{22} výstupní koeficient odrazu, jejich vzorce jsou vyobrazeny na obrázku 1.27. (Rejfeek, 2020)



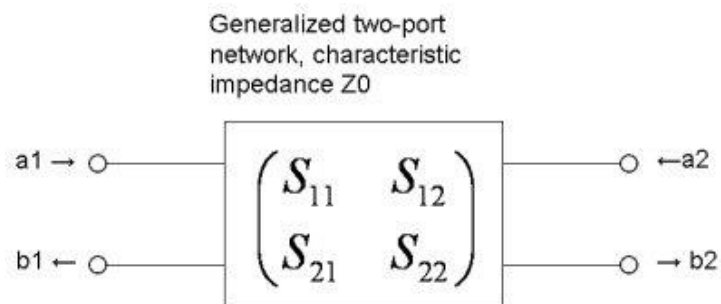
Obrázek 1.23 – Příklad Nbranu pro odvození S-parametrů, převzato ze [(Rejfeek, 2020)].

$$\begin{pmatrix} b_1 \\ \vdots \\ b_n \end{pmatrix} = \begin{pmatrix} S_{11} & \dots & S_{1n} \\ \vdots & \ddots & \vdots \\ S_{n1} & \dots & S_{nn} \end{pmatrix} \begin{pmatrix} a_1 \\ \vdots \\ a_n \end{pmatrix}$$

Obrázek 1.24 – Odvození S-parametru pro Nbran, převzato ze [(Rejfeek, 2020)].



Obrázek 1.25 – Ukázka měření S-parametru pomocí Síťového analyzátoru, převzato ze [(Šídlo, 2019)].



Obrázek 1.26 – Nbran pro odvození S-parametrů, převzato ze [(Elektrorevue.cz, 2002)].

$$S_{11} = b1/a1$$

$$S_{12} = b1/a2$$

$$S_{21} = b2/a1$$

$$S_{22} = b2/a2$$

Obrázek 1.27 – Vzorce S-Parametrů odvozené z Nbranu, převzato ze [(Elektrorevue.cz, 2002)]

2 Teorie generátorů signálu

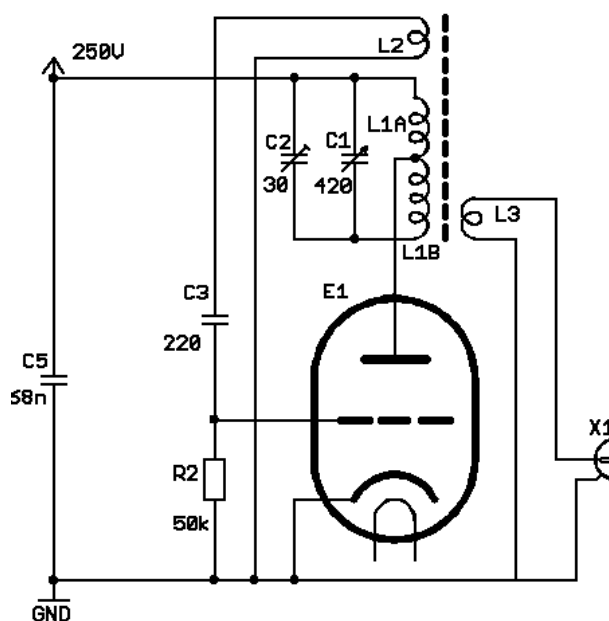
V této části práce je rozebrán stručný historický vývoj generátoru signálu. Jdou zde zhodnoceny jednotlivé druhy generování a jejich kladné i záporné stránky. Dále je zde rozebrán zjednodušený princip jednotlivých generátorů. S ohledem na požadavky je poté provedeno krátké zhodnocení vhodnosti použití pro danou práci a vybrán vhodný druh pro návrh generátoru. Následně se bude práce zabírat již jen vybraným způsobem generování.

2.1 Jiskřiškový generátor

Jeden z prvních generátorů signálu, sestrojil jej Heinrich Hertz. Generoval pulsy na rádiových frekvencích. Užíván dříve v telegrafní technice. Generoval velké vysokofrekvenční rušení. Od roku 1934 je jejich použití zakázáno. Tedy tento způsob je již z hlediska práce nepoužitelný. (Cs.qaz.wiki, 2020)

2.2 Elektronkový generátor

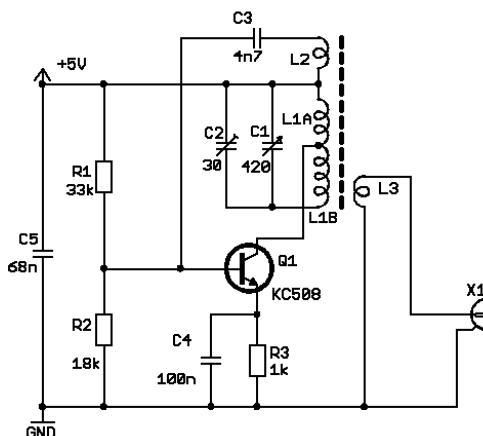
Generátor tvořený jednou elektronkou typu trioda. Byl navržen v zapojení Meissnerova oscilátoru. Vlastností Meissnerova oscilátoru je, že změna amplitudy kmitu při změně kapacity stoupá s frekvencí. Změny kapacity jsou definovány pomocí proměnných kondenzátorů. Tím se získá regulace nad velikostí průchozího pulsu při maximálním otevření elektronky. (Janíček, 2009) K principu funkce generátoru je zde přiloženo schéma zapojení generátoru. Výhodou tohoto generátoru je vysoké výstupní napětí pro některé aplikace. Vhodné převážně pro radioamatéry. Nevýhodou může být, že pro velké změny frekvence je nutno kompletně změnit součástky v zapojení. Také může být problém v současné době sehnat elektronky. Na následujícím obrázku 2.1, je popisovaný obvod vyobrazen.



Obrázek 2.1 – Příklad elektronkového generátoru signálu, převzato ze [(Janíček, 2009)].

2.3 Tranzistorový generátor

Tranzistorový generátor vychází z principiálně podobného schématu jako bylo s Elektronkou, po vynálezu tranzistoru. Je zde využito můstkového zapojení tranzistoru, čímž ztrácí schopnost změn frekvence ve velkém rozsahu, při vyšších frekvencích, než je obvod sestaven by se tranzistor rozkmital. Můstková stabilizace v napočítaných mezích dává tranzistoru stabilitu emitorového proudu, bez ohledu na střídavé děje. Při nabití kondenzátoru C3 se tranzistor začíná chovat jako spínač, čímž dochází ke generování vln na výstupu. Pro změnu amplitudy v daném omezeném rozsahu slouží kondenzátory C1 a C2. (Janiček, 2009) Výhodou může být rychlost generování pulsu ovlivněná časovou konstantou kondenzátoru C3. Dále pak že se jedná již o zapojení s tranzistorem, který může být již novodobý. Nevýhodou je poté malý omezený rozsah generovaného signálu, pro jehož razantní změnu je nutné celý obvod přepočítat a navrhnout znovu. Na následujícím obrázku 2.2, je popisovaný obvod vyobrazen.



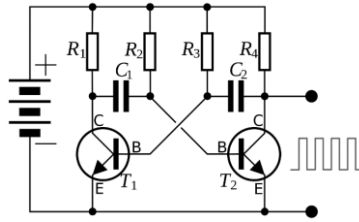
Obrázek 2.2 – Příklad tranzistorového generátoru signálu, převzato ze [(Janiček, 2009)].

2.4 RC oscilátor

Zapojení s RC oscilátorem pro generování signálu vychází z použití RC článku a aktivního prvku. Kondenzátor může být nabíjen přes rezistor a vybíjen přes aktivní prvek při dosažení spínací úrovně napětí. Další možností je zapojení se zpětnou vazbou.

2.4.1 RC oscilátor s klopným obvodem

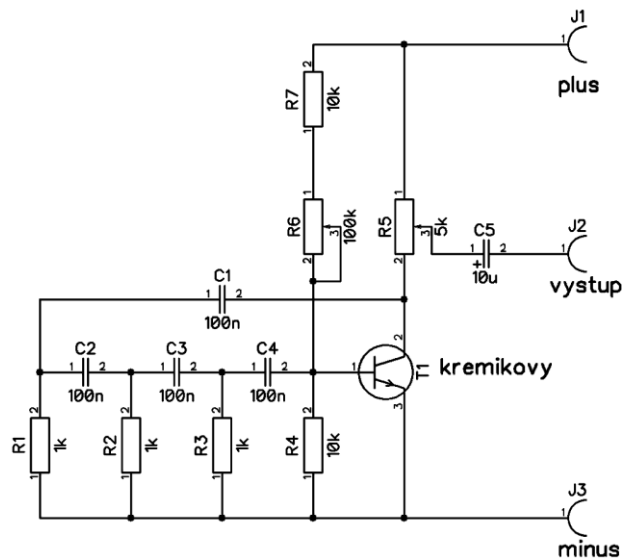
Nejčastější realizací generátoru s klopným obvodem je Astabilní klopný obvod. Tento obvod nedrží stabilní stav, neustále kmitá ze stavu do stavu. Používá se jako oscilátor, generátor časových pulsů. Jeho nespornou výhodou je jeho jednoduchost, je složen z malého množství součástek. Nevýhodou je malý napěťový rozsah, generuje pouze obdélníkové pulsy, ty se dají ale převést pomocí filtrů na sinusový signál. (Elektronika, 2001) Na následujícím obrázku 2.3, je vyobrazeno schéma astabilního klopného obvodu jako generátoru.



Obrázek 2.3 – Příklad generátoru signálu tvořeného astabilním klopným obvodem, převzato ze [(Klopný obvod - Obrázek, 2021)].

2.4.2 RC oscilátor s bipolárním tranzistorem

Pro ukázkou bylo vybráno typické zapojení se sériovým spojením 3 RC článků a aktivním prvkem bipolárním tranzistorem v zapojení se společným emitorem. (Malina, 2013) Zapojení se společným emitorem otáčí fází o 180° , s použitím 3 RC článku které otáčí fází také o 180° je dosaženo otočení signálu o 360° , čímž vzniká oscilace signálu. Následně je nutné nastavení pracovního bodu tranzistoru Trimerem či potenciometrem, aby bylo dosaženo optimálního zesílení tranzistoru. Tímto vzniknou optimální kmity na požadované frekvenci, pro kterou je obvod napočítán. (Žirafoviny, 2008) Výhodou tohoto zapojení je nastavení stabilní frekvence kmitání se stabilní amplitudou. Nevýhodou je omezený rozsah frekvence, neboť oscilátor musí být pro každou frekvenci napočítán, potom změna frekvence je u tohoto zapojení problematická. Nelze se vyhnout přepočítání obvodu při změně na novou frekvenci. Na následujícím obrázku 2.4, je vyobrazeno schéma zapojení RC oscilátoru s bipolárním tranzistorem.

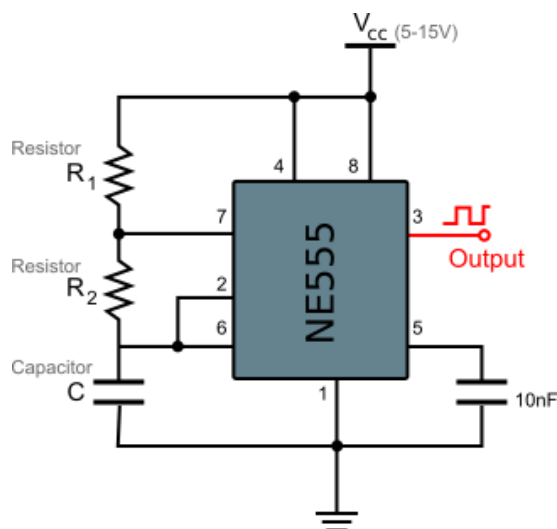


Obrázek 2.4 – Příklad generátoru signálu tvořeného RC článkem, převzato ze [(Žirafoviny, 2008)].

2.4.3 RC oscilátor s NE555

Zapojení s klopným obvodem NE555 funguje na principu astabilního klopného obvodu, kde obvod kmitá mezi napájecím napětím obvodu a zemí. Generovaná frekvence je ovlivněná přidavnými součástkami. Velikost frekvence je ovlivněná velikostí kapacity kondenzátoru C. Střída pulzu je dána rezistory R1 a R2. (Mylms, 2006) Výhodou tohoto obvodu je schopnost generovat velký rozsah frekvencí, za předpokladu použití proměnných součástek

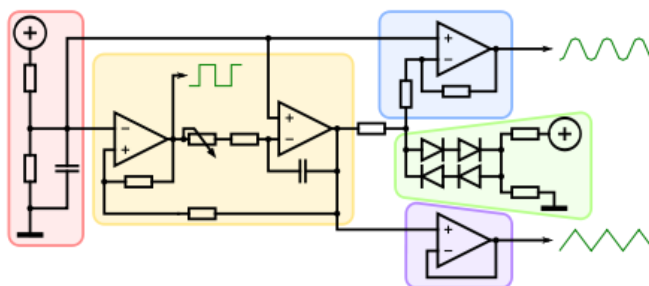
C, R₁, R₂. Nevýhodou je malý výstupní proud u generovaného signálu, také pouze schopnost generovat jen obdélníkový signál. Na následujícím obrázku 2.5, je vyobrazeno zapojení generátoru s NE555.



Obrázek 2.5 – Příklad generátoru s obvodem NE555,
převzato ze [(Eisele, 2008)].

2.4.4 RC oscilátor s operačním zesilovačem

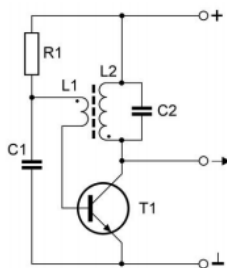
Zapojení RC s operačním zesilovačem je multifunkční generátor základních periodických signálů. Do této práce bylo vybráno zapojení s několika operačními zesilovači. Díky použití tohoto zapojení je možné generovat současně trojúhelníkový, sinusový a obdélníkový signál. Obvod je rozložen do několika částí, v červené části dochází k získání napájecího napětí pro operační zesilovače a základní vstupní signál, který je upravený ve žluté části obvodu. Ve žluté části obvodu se nachází oscilátor, který tvoří obdélníkový a trojúhelníkový signál. Trojúhelníkový signál je ve fialové části proudově zesílen. V zelené části dochází k úpravě trojúhelníkového signálu na přibližný sinusový, který je po zesílení výstupním signálem z modré části. (Praktická elektronika, 2018) Výhodou tohoto zapojení je schopnost generovat všechny základní funkce najednou. Nevýhodou může být omezenost výstupního napětí dle maximálního napájecího napětí. Další nevýhodou může být lehká hranatost sinusového signálu. Na následujícím obrázku 2.6, je vyobrazeno zapojení generátoru.



Obrázek 2.6 – Příklad zapojení generátoru s operačními zesilovači,
převzato ze [(Praktická elektronika, 2018)].

2.5 LC oscilátor

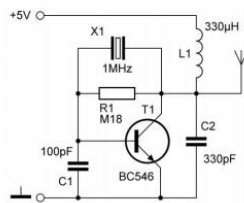
LC oscilátorů existuje velká řada, pro jednoduchost a alespoň částečnou možnost změny frekvence oscilace byl pro demonstraci vybrán Meissnerův zjednodušený oscilátor. Jedná se o oscilátor s indukční vazbou, s opětovným použitím bipolárního tranzistoru v zapojení se společným emitorem, který nám obrací fázi o 180° . Dále je zde využito principu, že cívka L1 rovněž obrací fázi o 180° , čímž je zaručen vznik oscilací. Výsledný kmitočet je dán nastavením hodnot cívky L1 a kondenzátoru C1. (Oscilátory,sse-najizdarne.cz, 2006) Výhodou může být alespoň částečná změna frekvence při použití proměnného kondenzátoru. Rovněž stabilní frekvence generovaná oscilátorem. Výstupní signál je sinusový. Nevýhodou může být malý frekvenční rozsah. Pracovní bod tranzistoru může být ovlivněn nestálou teplotou, kvůli chybějícímu Re rezistoru. Na následujícím obrázku 2.7, je vyobrazen obvod s LC oscilátorem.



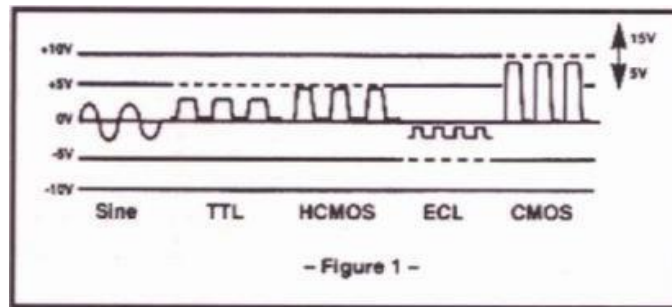
Obrázek 2.7 – Příklad generátoru signálu tvořeného LC článkem,
převzato ze [(Oscilátory,sse-najizdarne.cz, 2006)].

2.6 Krystalový oscilátor

Jedná se o piezoelektrický rezonátor. Je tvořen krystalovým výbrusem. Je užíván kvůli vysoké přesnosti kmitu a hlavně stabilitě. Když je přivedeno napětí ke krystalovému výbrusu, dochází k jeho deformaci a vzniká kmitání. Nejčastěji je užíván pro mikroprocesorové aplikace, kde udává kmitočet procesoru. Také je užíván pro hodinový signál. Dále je užíván místo ladícího prvku jako krystalový oscilátor v zapojení s aktivním prvkem. (Oscilátory,sse-najizdarne.cz, 2006) Výhodou je vysoká stabilita kmitu, nevýhodou může být velmi vysoká cena. Na následujícím obrázku 2.8, je vidět možné zapojení krystalového oscilátoru, dále na 2.9 je přehled druhu krystalových oscilátoru v závislosti na výstupní funkci z krystalů.



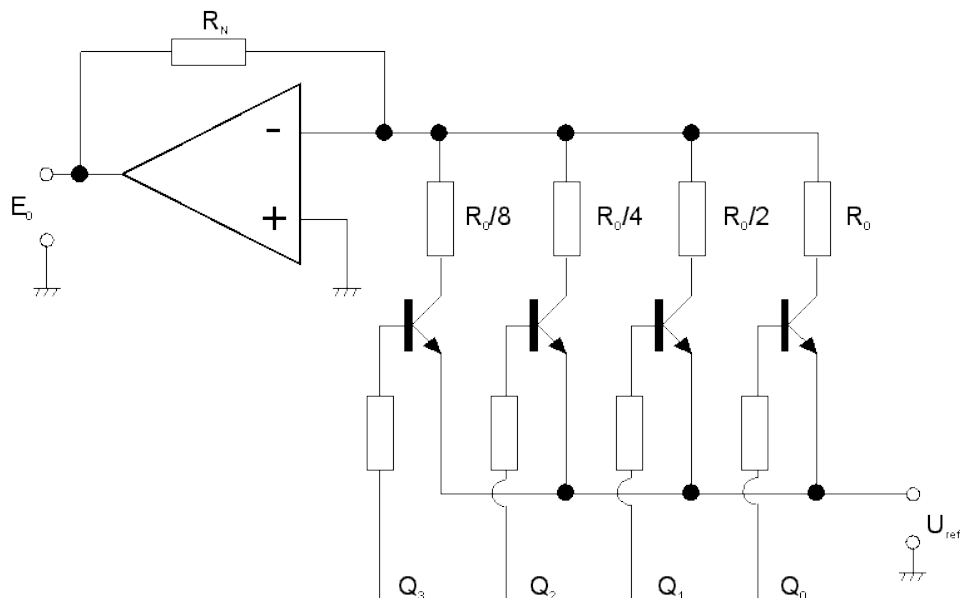
Obrázek 2.8 - Příklad generátoru signálu tvořeného krystalovým oscilátorem,
převzato ze [(Oscilátory,sse-najizdarne.cz, 2006)].



Obrázek 2.9 – Příklad výstupních signálů z krystalových oscilátorů,
převzato ze [(Crystal-oscillator, 2020)].

2.7 Generátor s DAC

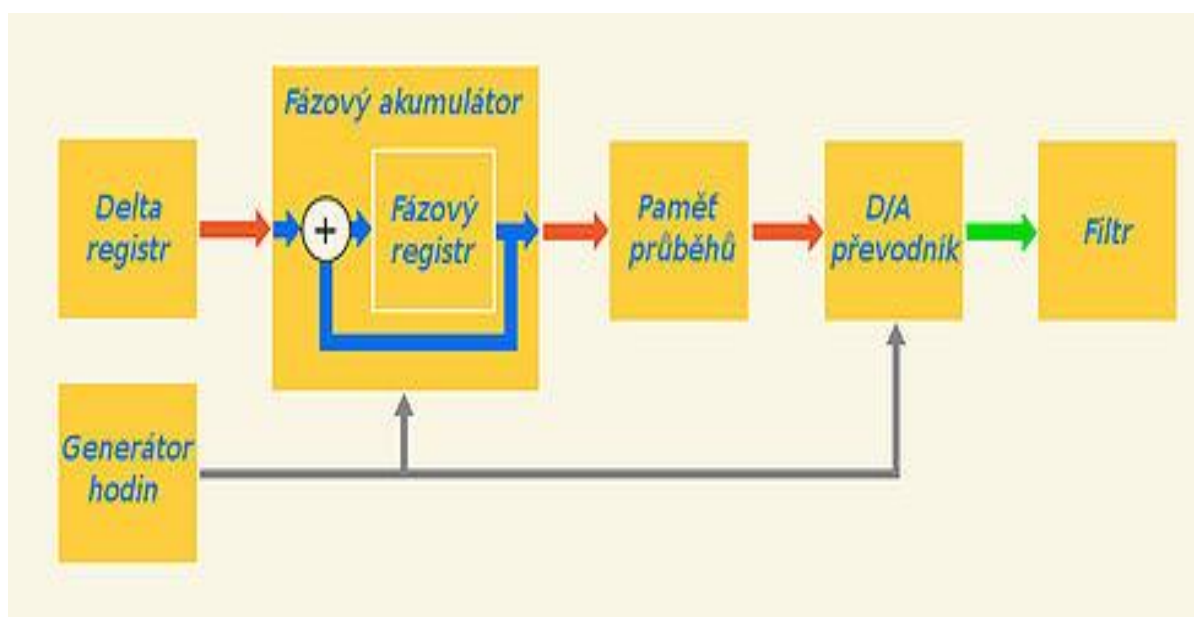
Generátor s DAC je sestaven ze dvou částí. První část je řídicí, tu představuje nějaký procesor, který udává, jaké hodnoty budou z generátoru generovány. Druhou částí je samotná komponenta pro generování, digitálně analogový převodník. DAC funguje na principu převodu digitálních hodnot do analogových. (Losenický, 2012) Zde pro jednoduchost byl vybrán obvod s váhovými odpory, kde jsou jednotlivé digitální úrovně zakódovány pomocí rezistorů. Spínání tranzistoru procesorem vede k zisku výstupní hodnoty z DAC v závislosti na sepnutých úrovních. (Elektronické zpracování signálů, 1998) Výhodou tohoto generátoru je schopnost generovat pomocí výstupních úrovní jakýkoliv signál. Rychlost generování jsme schopni ovlivnit rychlostí přepínání úrovní. Nevýhodou může být složitost, nutnost užití řídicí části pro generování. Na následujícím obrázku 2.10, je ukázán princip D/A převodníku použitého pro generování.



Obrázek 2.10 – Příklad podoby DAC převodníku,
převzato ze [(Elektronické zpracování signálů, 1998)].

2.8 Generátor s DDS

Generátor s DDS je založen na principu přímé digitální syntézy. Signál je zde generován v digitální formě s nastavitelnou frekvencí. Frekvence z generátoru se odvíjí od frekvence přesného krystalu, čímž je zajištěna velká stabilita výstupního signálu. Požadovaný průběh, který bude DDS generovat je uložen v paměti průběhů. (Využití přímé kmitočtové syntézy v radiotechnice, 2003) Zde na obrázku 2.11 je jednoduché blokové schéma, principiální funkce generátoru s DDS. Delta registr ovlivňuje výstupní frekvenci generovaného průběhu, fázový akumulátor generuje adresy, na kterých jsou uloženy dané vzorky definovaných funkcí v paměti průběhů. Díky D/A převodníku je schopen převést digitální signál do analogové verze v závislosti na předchozích blocích. Následně je výstupní signál přiveden do filtru, kde dochází k odfiltrování vyšších složek a předejití aliasingu. (Sigenol, 2004) Výhodou tohoto generátoru je téměř dokonale vykreslený požadovaný signál a vysoká frekvenční stabilita. DDS také umí mnoho digitálních funkcí, jako rozmítání signálu, fázové posuvy. Nevýhodou je omezenost výstupních signálů, neboť DDS generuje jen některé signály, signály, které jsou naprogramované v paměti průběhů.



Obrázek 2.11 – Ukázka vnitřní blokové struktury a principu DDS,
převzato ze [(Funkční generátor - obrázek, 2021)].

2.9 Výběr oscilátoru pro navrhovaný generátor

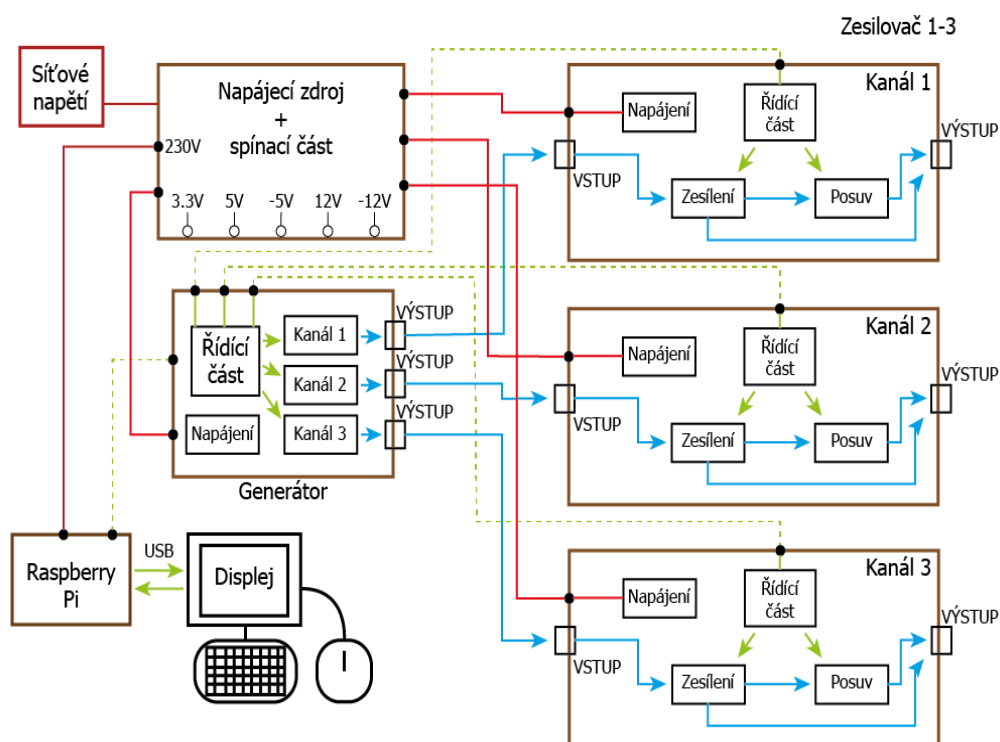
Z důvodu nutnosti generovat jakýkoliv signál, je neoptimálnějším řešením užití DAC s řídicím procesorem. Problematické však bude vykreslení stabilní a vzhledově kvalitní funkce sinus. Proto se nabízí použití DDS, která je uživatelsky nastavitelná pro generování známých signálů. Z důvodu praktičnosti řešení a možnosti řízení mikroprocesorem, bylo rozhodnuto implementovat do generátoru oscilátory na principu DDS a DAC.

3 Výběr vlastního řešení

V této kapitole je rozebrán návrh vlastního řešení bakalářské práce. V následujících odstavcích budou rozebrány jednotlivé základní části a principy, které posloužily jako koncept pro tvorbu bakalářské práce. V předchozí kapitole bylo zmíněno, že se práce důvodu praktičnosti a možnosti řízení mikroprocesorem, bude nadále zabývat řešením práce pomocí implementace DDS a DAC.

3.1 Koncept bakalářské práce

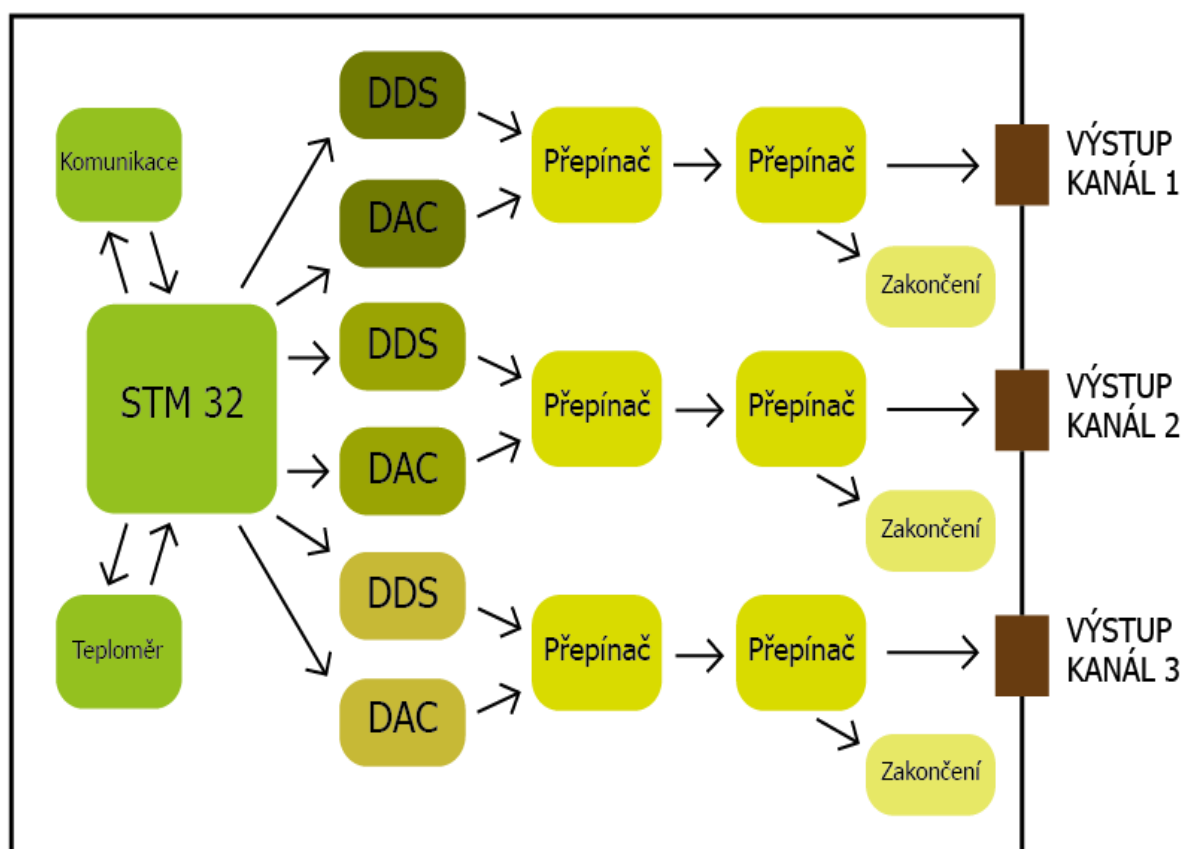
Vlastní řešení bakalářské práce bylo pečlivě probráno s odborníky z praxe. Na základě jejich doporučení bylo zvoleno modulární řešení práce. Jednotlivé funkční celky jsou rozděleny do samostatných funkčních bloků. Tím je zajištěna jednoduchá úprava zařízení, případná oprava formou výměny bloku. Koncept jednotlivých bloků byl stanoven s ohledem na univerzální použití pro další aplikaci podobného druhu. Tento postup je běžný u řešení v praxi. Na následujícím obrázku 3.1 je vyobrazena představa o tom, jak by měla celková práce vypadat ve finální podobě. Jsou zde zavedeny předpoklady pro další rozvoj práce. Napájecí zdroj napájí veškeré moduly v zařízení, spínací část spouští a vypíná počítač Raspberry Pi. Modul generátoru generuje signály, které jdou kabelovým vedením do zesilovačů, kde je signál napětově zesílen a je k němu přičtena stejnosměrná složka. Moduly zesilovačů jsou řízeny z modulu generátoru. Následně je generátor řízen ze SW v Raspberry Pi uživatelem. Jednotlivé bloky zde budou principiálně rozebrány v následujících kapitolách.



Obrázek 3.1 – Náhled na blokové schéma kompletní bakalářské práce.

3.2 Koncept desky generování signálu

Deska generátoru je principiálním blokem pro generování signálu. Z důvodu nutnosti generovat signál definovaný je vhodné použití dvou nástrojů. Prvním nástrojem je DDS, díky které je periodický a známý signál generován stabilně s velkou přesností. Funkce DDS jsou ale omezeny jen na základní typy signálu. Její nespornou výhodou je také možnost rozmítat stabilní signál ve frekvenci. Druhým nástrojem je DAC, který je schopen generovat libovolný signál v závislosti na řízení procesorem, který DAC definuje tvar signálu. Ovládání obou těchto prvků vyžaduje řízení v podobě mikroprocesoru. Aby bylo možné blok používat samostatně, je nutné, aby mikroprocesor byl schopen komunikovat s okolím. Práce byla koncepčně navržena jako 4. kanálový generátor, tím že čtvrtý kanál by byl doplněn o syntetizátor v následujícím rozšíření mimo bakalářskou práci. Na následujícím obrázku 3.2, je vyobrazeno principiální blokové schéma. Řídicím prvkem modulu je zvolen procesor STM32, jeho funkcí je ovládání DDS a DAC, které generují signál. Dle vybraného zdroje signálu je nastaven přepínač, zda bude vybrán signál z DDS nebo DAC. Následně je určeno dalším přepínačem, zda půjde signál na výstupní konektor z modulu nebo bude zakončen v zakončovacím odporu jakožto vypnutí kanálu. V následujících podkapitolách je hlouběji rozebrán výběr DDS a DAC.



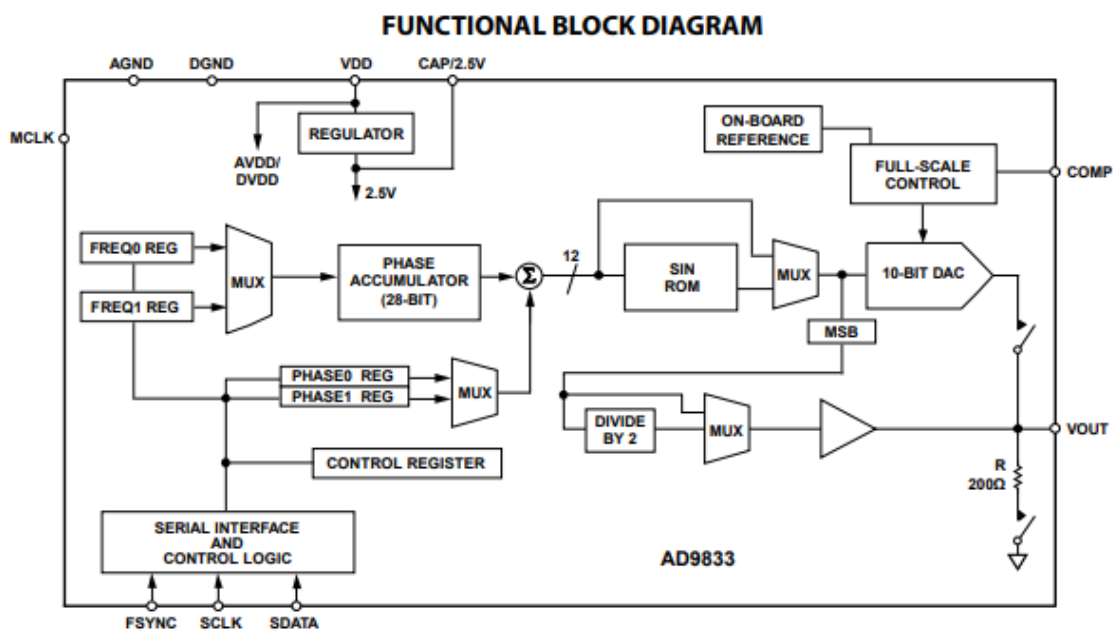
Obrázek 3.2 – Náhled na blokové schéma desky generování signálů.

3.3 Výběr obvodu DDS

Výběr obvodu DDS pro generování periodických známých signálů byl definován s ohledem na modulárnost zařízení. Díky této myšlence je možné, aby byl obvod kdykoliv vyměněn. Toto rozhodnutí umožňuje, aby byly parametry zařízení změněny dle potřeb. Z toho důvodu bylo definováno provedení modulu s DDS na samostatné zásuvné desce. Výběr modulu byl poté ovlivněn také cenou. Dalším parametrem pro výběr obvodu DDS bylo také stanovení funkcí, které jsou generovány z daného obvodu. Obvody jsou odlišné, mnoho jich je schopno generovat samostatné funkce Sinus, Obdélník či Trojúhelník, případně Pilový průběh a další. Generování všech průběhů za pomoci jednoho obvodu už je mnohem obtížnější. Z tohoto důvodu byl zvolen univerzální obvod AD9833 (na obrázku 3.3), který je schopen generovat všechny požadované průběhy dle zadání bakalářské práce, je tedy schopen generovat funkce Sinus, Obdélník či Trojúhelník za pomoci jediného obvodu. Vnitřní blokové schéma je vyobrazeno na obrázku 3.4. Úryvek z Datasheetu k obvodu je přiložen v přílohách bakalářské práce, příloha A.



Obrázek 3.3 – Náhled na podobu DDS modulu,
převzato ze [(Programovatelný generátor signálu - obrázek, 2021)].



Obrázek 3.4 – Náhled na blokové schéma vnitřního zapojení obvodu,
převzato ze [(Datasheet AD9833, 2003-2021)].

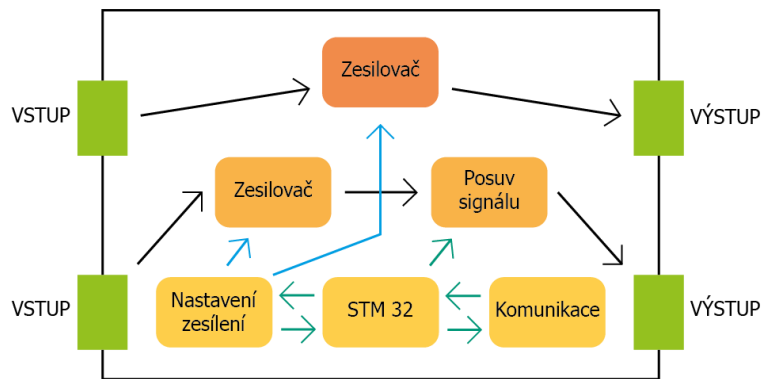
Na předcházejícím obrázku je vyobrazeno blokové zapojení obvodu AD9833. Princip obvodu je popsán následovně. Do bloku sériového interface jsou doručována data, jaký průběh má být vykreslen, s jakou fází a na jaké frekvenci. Dále zde musí být přiveden hodinový signál a signál povolující komunikaci, neboť obvod komunikuje se zařízeními pomocí SPI. Dle přijatých dat dojde ke kontrole Kontrol registru, zda jsou data validní. Následně se nastaví frekvence, na které bude obvod generovat a ta je předána ve formě dat do Fázového akumulátoru. Následně jsou data vystupující z fázového akumulátoru ovlivněna daty o fázi výstupního signálu a dochází poté k jejich vykreslení pomocí vnitřního rychlého DAC obvodu, který již pracuje s definovanými hodnotami, které získal z vnitřní logiky DDS. Důvodem, proč není možné použít DDS pro generování všech signálů je omezený počet signálů, které jsou definovány v paměti fázového akumulátoru.

3.4 Výběr obvodu DAC

Pro vykreslování dalších definovaných signálů, které nelze vykreslit pomocí DDS je nutno použít jinou metodu. V rámci bakalářské práce bylo, jak již bylo dříve avizováno, vybráno použití DAC obvodu. V rámci pokusu spojení příjemného s užitečným, a po konzultaci s odborníky, se došlo k nápadu použít vestavěné DAC obvody uvnitř procesoru. Touto metodou by bylo možné jednoduše ovládat daný DAC obvod a využívat tak rychlost generování za použití velice rychlého přístupu mezi procesorem a DAC obvodem. S ohledem na tyto vlastnosti se také musel vybrat výkonný procesor, který disponoval třemi nezávislými obvody DAC. Dalším požadavkem byla možnost programování procesoru v jazyce C a možnost použití RTOS pro případné vylepšení funkce a zvýšení výkonu generátoru. Dle vyjmenovaných požadavků byl zvolen za vhodný procesor ARM STM32G474VET. Odpovídá daným požadavkům a dále jsou s procesory STM32 skvělé zkušenosti v oblasti jejich použití a rozšířené v komunitě. Jeho přesné parametry jsou vloženy jako příloha elektronické bakalářské práce a tištěná příloha B. Dále bude procesor rozebrán podrobněji v kapitole o řídicí části zařízení.

3.5 Koncept desky zesilovače signálů

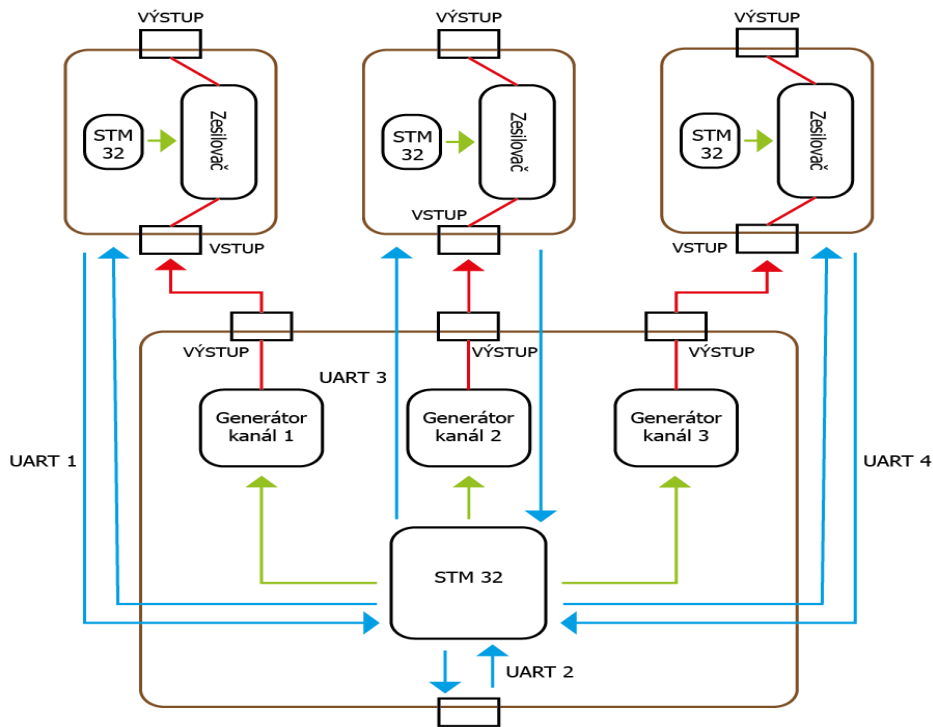
Deska zesilovače je samostatným funkčním blokem zařízení. Princip tohoto bloku je následující. Deska zesilovače přijme analogový signál od Desky generování signálu. Přijatý signál je následně zesílen a odeslán do bloku posuvu signálu, kde je signál posunut s definovaným offsetem. Následně z desky odchází finální analogový signál, který jde na výstupní konektor ze zařízení. O velikosti zesílení bude rozhodnuto na základě nastavení procesoru, který bude na této desce osazen. Offset pro daný signál bude rovněž ovlivněn povelům z procesoru. Procesor bude komunikovat s okolím a bude řízen z řídicí části zařízení. Na následujícím obrázku 3.5, je vyobrazeno blokové schéma desky zesilovače signálu.



Obrázek 3.5 – Náhled na blokové schéma desky zesílení a posuvu signálů.

3.6 Koncept řídicí části

Řídicí část bude postavena na centrálním prvku hardwarové části, se kterým budou ostatní prvky komunikovat. Blokové schéma je na obrázku 3.6, centrálním prvkem byl stanoven procesor na desce generování signálů. Tento procesor ovlivňuje generování všech signálů v zařízení, proto bylo vhodné jej stanovit za centrální prvek v rámci funkční části zařízení. Následně tento prvek odesílá zprávy o tom, jaký signál generuje, jaké má být zesílení a jakou stejnosměrnou složku má zesilovací část přičíst. Centrální prvek také slouží pro komunikaci s ovládacím prvkem. Jako jediný je spojen s ovládací částí generátoru definovaných signálů, která udává úkoly této centrální části. Ostatní řídicí prvky jsou sice samostatné a nahraditelné, jejich náplní je ale očekávat příkazy od centrální části, dle kterých vykonávají své úkoly a ovládají tam svou část bloku.

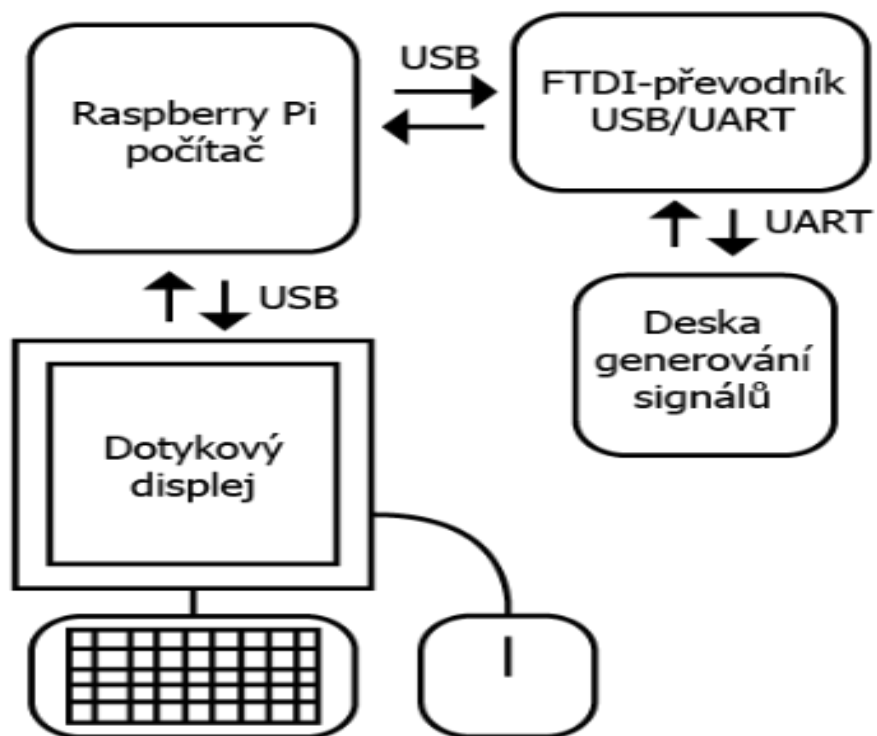


Obrázek 3.6 – Náhled na blokové schéma řídicí části HW.

Jako řídicí procesor byl užit v celé hardwarové práci procesor STM32G474. Z důvodu výhodné ceny, možnosti využití prakticky stejného kódu pro několik bloků zařízení a vývoje pod uživatelsky přívětivým prostředím. Jeho nespornou výhodou je ARM jádro, možnosti využití RTOS a vysoká rychlost vykonávání zadaných úkolů. Vývoj na tomto procesoru probíhá ve vývojovém prostředí STM32CubeIDE s využitím jazyka C, případně assembleru. Za předpokladu využití tohoto prostředí je programátor schopen využít již definované knihovny od firmy STMicroelectronics, zejména knihovny HAL, pod kterými je vývoj FW značně usnadněn. Programátor je tak díky grafickému rozhraní schopen nastavit funkcionality procesoru a do vygenerovaného kódu dle nastavení pouze dopíše kód, který bude vykonávat požadované procesy. Díky tomu je vývoj zařízení značně usnadněn a není nutné procházet datasheet kvůli jakékoliv změně v komunikaci, jak tomu bylo u procesoru AVR. Podrobnější popis programování procesoru STM bude popsán v kapitole programování FW.

3.7 Koncept ovládání generátoru

Pro ovládání celého zařízení bylo zvoleno užití grafického uživatelského rozhraní. (GUI) Možností, jak splnit zadaný úkol, je mnoho. Jedna z možností je zařízení připojit k PC a pomocí sériové komunikace, popřípadě ethernetové, Bluetooth či wifi komunikovat s daným zařízením. Toto řešení však není mobilní, neboť nutnost připojení k počítači je značně limitující. Vhodnějším řešením je ovládání na samotném generátoru definovaných signálů. Pro ovládání byl zvolen moderní způsob pomocí dotykového displeje. Motivací pro tento způsob je ovládání osciloskopu od Rhode & Schwarz, kde je tento princip již uplatněn. Pro ovládání dotykového displeje je nutné použít řídicí prvek či procesor či mikroprocesor, který bude vykreslování a dotykovou vrstvu spravovat. Z důvodu praktičnosti, s ohledem na programování ovládacího SW a možnosti dalšího rozšíření funkcionality zařízení, bylo vybráno následující řešení. Řešením bylo zvoleno použití Raspberry Pi 4B jakožto centrálního ovladače zařízení. Dále také bude komunikovat s modulem pro generování signálu a bude fungovat jako její nadřazený řídicí prvek, blokové schéma hierarchie je na obrázku 3.7. Nespornou výhodou tohoto řešení je instalace libovolného operačního systému do Raspberry Pi, ze kterého se tak stává plnohodnotný počítač. Díky tomu je možné do něj nainstalovat například Matlab, který jsme schopni na tomto generátoru poté používat. Tou nejdůležitější vlastností je však možnost programování grafického uživatelského rozhraní, které může být napsáno v jakémkoliv programovacím jazyce, v závislosti na operačním systému. Tímto je zajištěno plné využití dotykové obrazovky jako nástroje pro ovládání a grafického rozhraní jakožto komponenty které generátor ovládá. Na následující obrázku je vyobrazena podoba počítače Raspberry Pi 4B. Technické parametry jsou přiloženy v elektronických přílohách bakalářské práce. V následujících kapitolách se práce zabývá fyzickou tvorbou bakalářské práce.



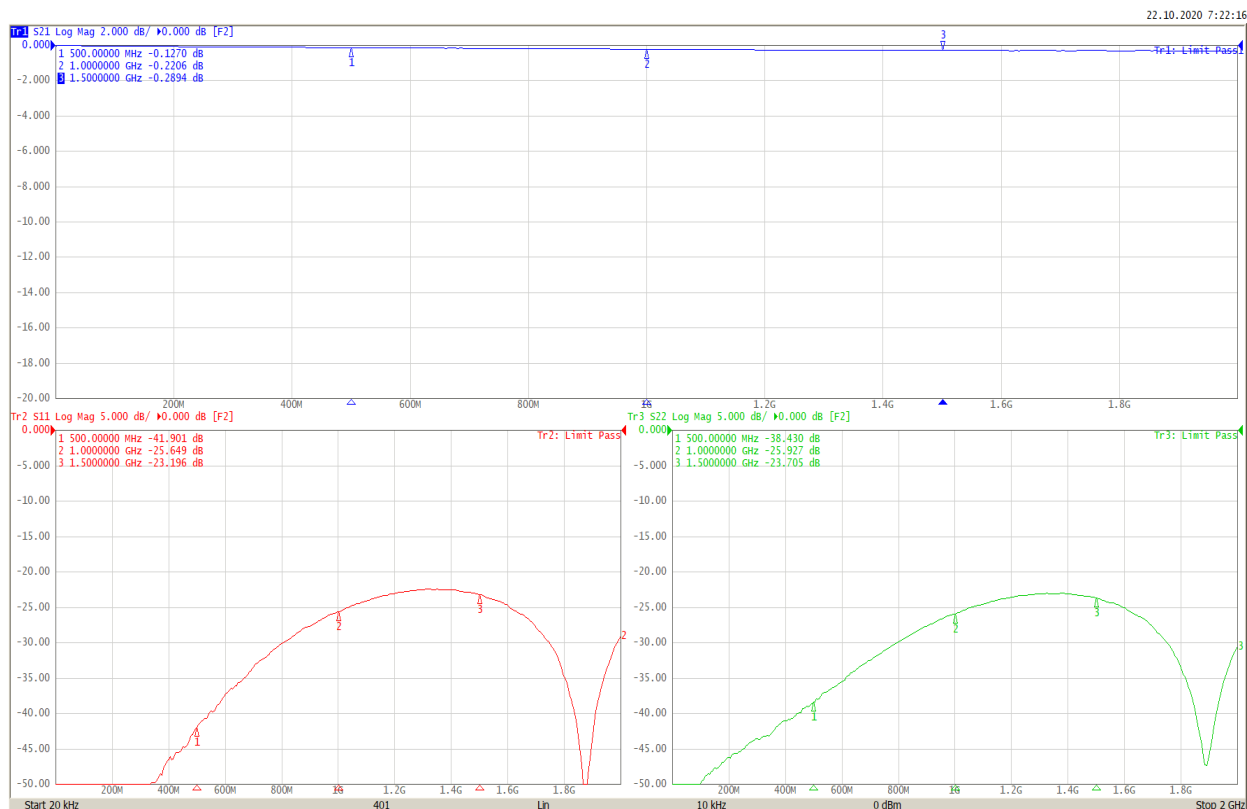
Obrázek 3.7 – Náhled na blokové schéma řídicí části SW

4 Návrh a výroba jednotlivých modulů

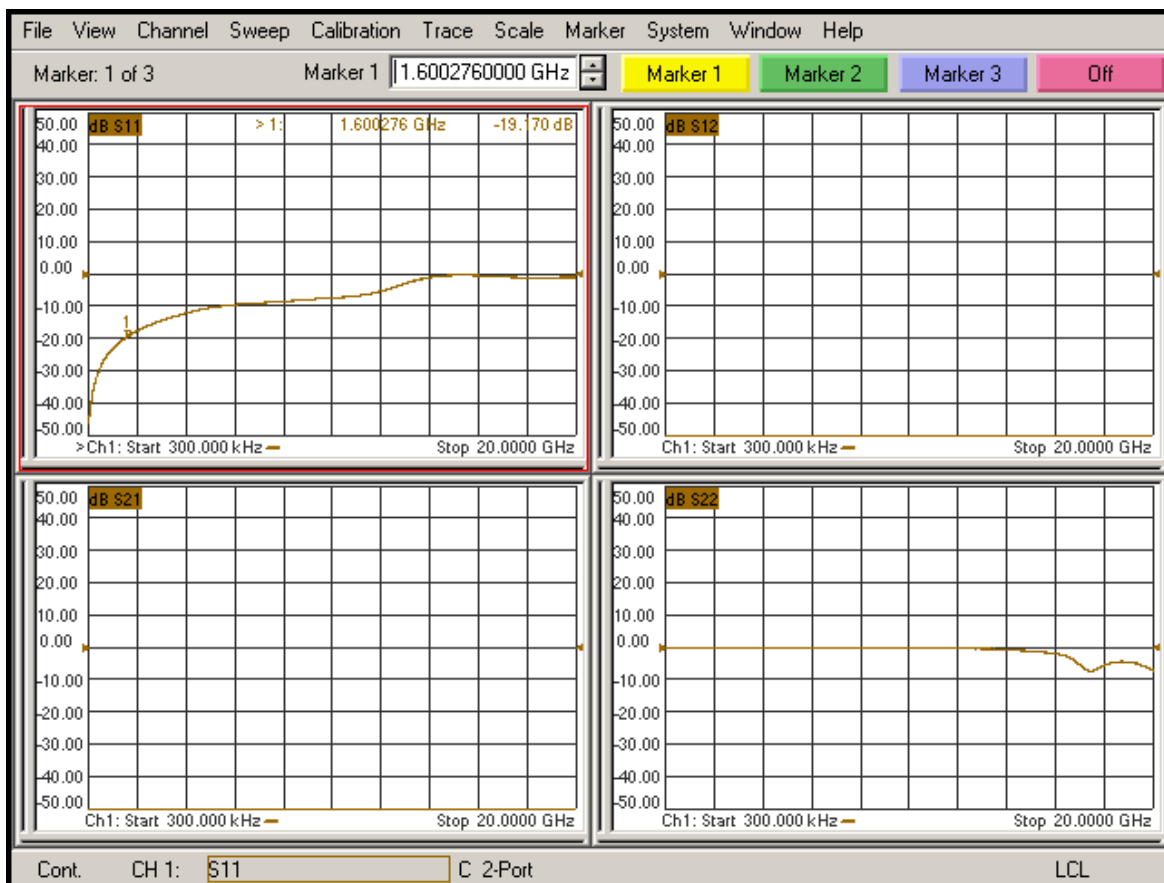
V této kapitole je rozebrán návrh vlastního řešení bakalářské práce. V následujících odstavcích budou rozebrány jednotlivé základní části a principy, které posloužily jako koncept pro tvorbu bakalářské práce. V předchozí kapitole bylo zmíněno, že se práce z důvodu praktičnosti řešení a možnosti řízení mikroprocesorem, se bude nadále zabývat řešením této práce pomocí implementace vybraného DDS a DAC. V Následujících odstavcích se dočtete popis kompletního vývoje částí tohoto zařízení.

4.1 Ověření parametrů propojovacích kabelů a zakončovacích impedancí

V rámci řešení signálové cesty bylo nutné zvolit propojovací kabely v rámci signálové cesty mezi deskami a na výstup ze zařízení. Z důvodu finanční výhodnosti byl vybrán signálový kabel SMA-SMA RG316. Jejich parametry byly změřeny pomocí vektorového analyzátoru Agilent Technologies N5230A. Na obrázku 4.1 je vybraný záznam z měření vlastností propojovacích kabelů. Z obrázku je patrné že je kabel při útlumu do -20 dB použitelný do 2GHz. Pro zakončení byly pořízeny také zakončovací impedance 50 Ω /2W, výrobcem udávané do 2GHz. Ze záznamu měření na obrázku 4.2. je patrný útlum zakončení -20 dB do frekvence 1.6 GHz, je tedy naprosto vhodný pro použití jako zakončovací impedance v tomto zařízení. Celkový záznam je umístěn v plné velikosti do příloh bakalářské práce, příloha C, D.



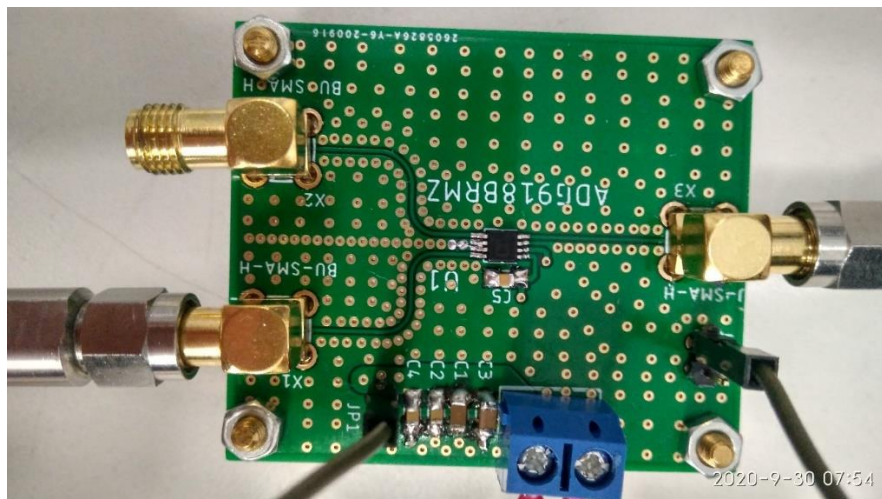
Obrázek 4.1 – Náhled na naměřená data z vektorového analyzátoru při měření kabelů.



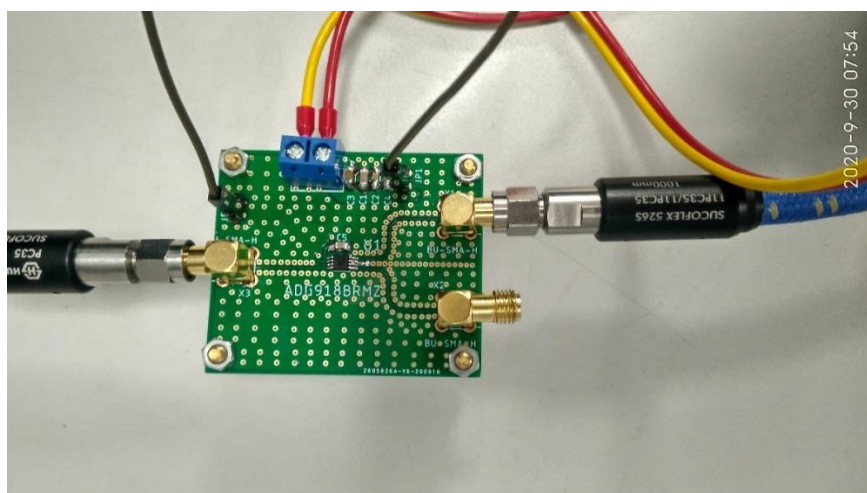
Obrázek 4.2 – Náhled na naměřená data z vektorového analyzátoru při měření zakončovacích impedancí.

4.2 Vývoj prepínače signálů

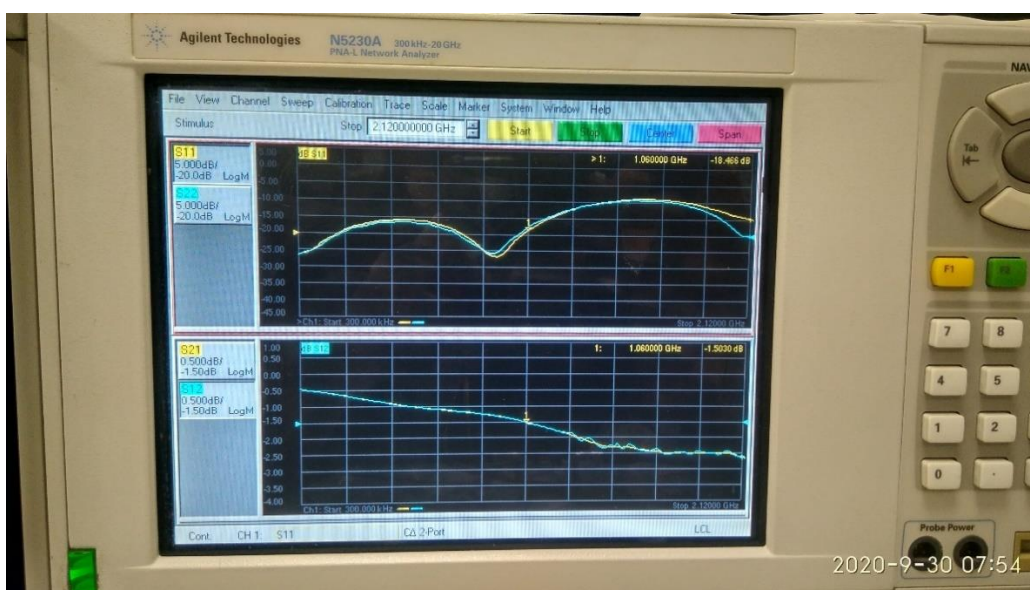
V rámci řešení signálové cesty bylo nutné vymyslet přepínání kanálu mezi DAC a DDS obvodem. Pro tento účel byla vyvinuta testovací deska, která byla navržena pro přizpůsobení na 50 ohmech. Byl zde použit jako prepínací obvod ADG918, vhodný pro signály od stejnosměrných až po střídavé do 4. GHz. Návrh čtyř vrstvé testovací desky byl opět proveden v SW EAGLE a byl vyroben u čínské společnosti JLCPCB. Po osazení na obrázku 4.3, byl obvod změřen na vektorovém analyzátoru Agilent Technologies N5230A, měření vyobrazeno na obrázku 4.4, a 4.5, kde bylo dosaženo přizpůsobení na 50 ohmech do 2. GHz. Naměřená data v plné velikosti jsou vložena do příloh bakalářské práce, příloha G. Obvod byl zvolen pro cenovou dostupnost a velice jednoduché ovládání přepínání signálu pomocí binární logiky. Datasheet k tomuto obvodu je přiložen v tištěných přílohách k bakalářské, dále je zde přiloženo schéma s DPS, layout desky je poté přiložen v elektronických přílohách a v tištěných přílohách E,F.



Obrázek 4.3 – Náhled na osazenou destičku přepínače s ADG918.



Obrázek 4.4 – Náhled na měření přizpůsobení DPS s obvodem ADG918, obvod.



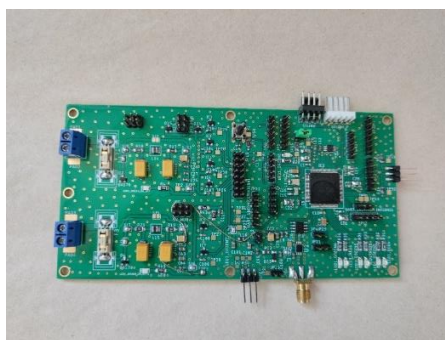
Obrázek 4.5 – Náhled na měření přizpůsobení DPS s obvodem ADG918, analyzátor.

4.3 Vývoj DPS pro generování signálů

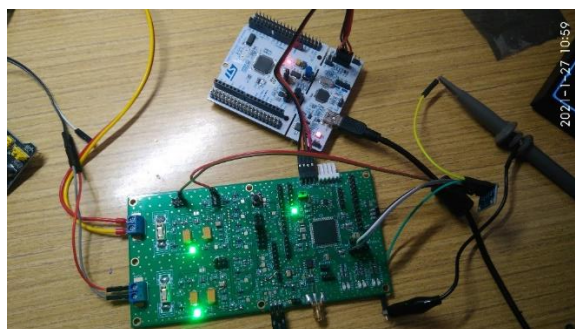
Pro generování definovaných signálů bylo nutné vytvořit desku generování signálů. V prvním návrhu bylo nutné otestovat zapojení procesoru STM32, dále funkci DAC jako periférii STM32 pro generování definovaných signálů. Dále zde bylo nutné otestovat zakoupený modul DDS AD9833, který slouží pro generování signálů sinusových, pravoúhlých a trojúhelníkových. Ve finální generaci je na DPS integrovaná i signálová cesta s přepínači ADG918. DPS slouží k samotnému generování definovaných signálů.

4.3.1 Testovací DPS pro ověření funkčnosti navrženého zapojení

První generace desky pro generování signálů je čtyř vrstvá deska, která je na obrázku 4.6, je postavena na procesoru STM32G474VET, který je vhodný díky integrované periférii DAC s možností 3 výstupů z procesoru. Rovněž disponuje velkým počtem USART, UART a SPI sběrnic, nutných pro realizaci. Jeho předností je také vysoký výkon, díky kterému je zařízení rychlé a schopné generovat rychle výstupní DAC signál do maximální teoreticky možné rychlosti 250 kHz. S ohledem na další řídicí povinnosti procesoru byl zvolen maximální kmitočet výstupního signálu z DAC na 100 kHz. V rámci tohoto modulu bylo také ověřeno testovací generování pomocí DDS s úspěšným výsledkem. Modul testovací účely naplňoval, neobsahoval však signálovou cestu a byl vhodný pouze pro 1. kanálové zařízení, proto v práci nadále nebyl použit. Její další náplní je připravované rozšíření po bakalářském studiu, generátoru o Syntetizátor signálu, kde bude plnit účel řídicího prvku. Na obrázku 4.7 je vyobrazena testovací deska v provozu před otestováním DDS. Schéma zapojení a vzhled DPS je přiložen v elektronických přílohách k bakalářské práci.

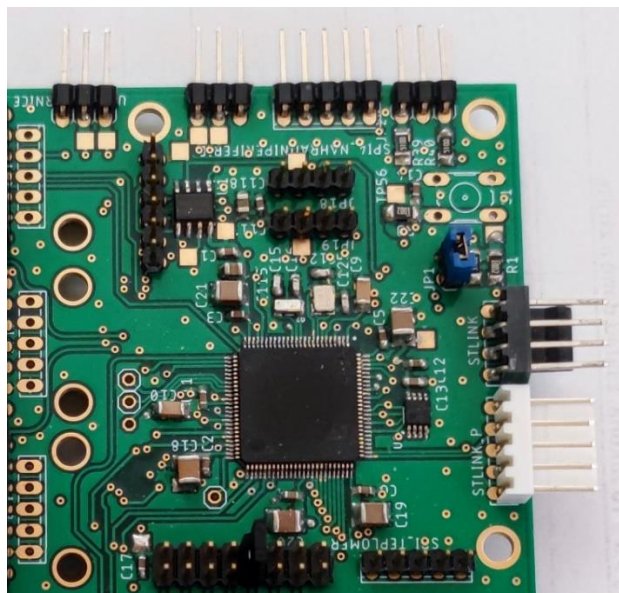


Obrázek 4.6 – Náhled na osazenou desku první verze generátoru signálu.



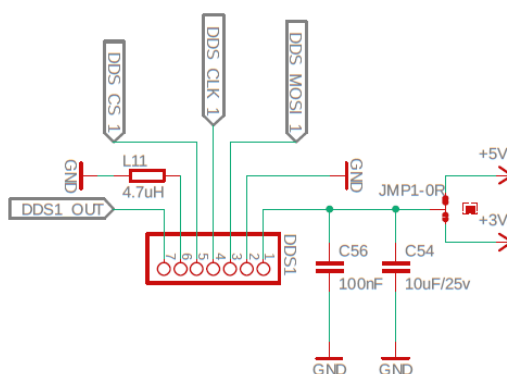
Obrázek 4.7 – Ukázka z testování DDS na desce první generace.

Ukázka zapojení pro procesor STM32G474VET je na obrázku 4.9, vychází z doporučeného zapojení od výrobce STMicroelectronic. Jako externí oscilátory byly zvoleny 48MHz a 32.768 kHz. Jako referenční napětí bylo DAC bylo zvoleno 2,048V. Jako programovací konektor byla zvolená čtyř pinová lišta, kde je pro programování procesoru použito SWD protokolu, který tvoří napájecí napětí 3.3V, hodinový signál, datový signál a zem. Podrobné schéma desky a její podrobné podklady jsou vloženy v příloze H.



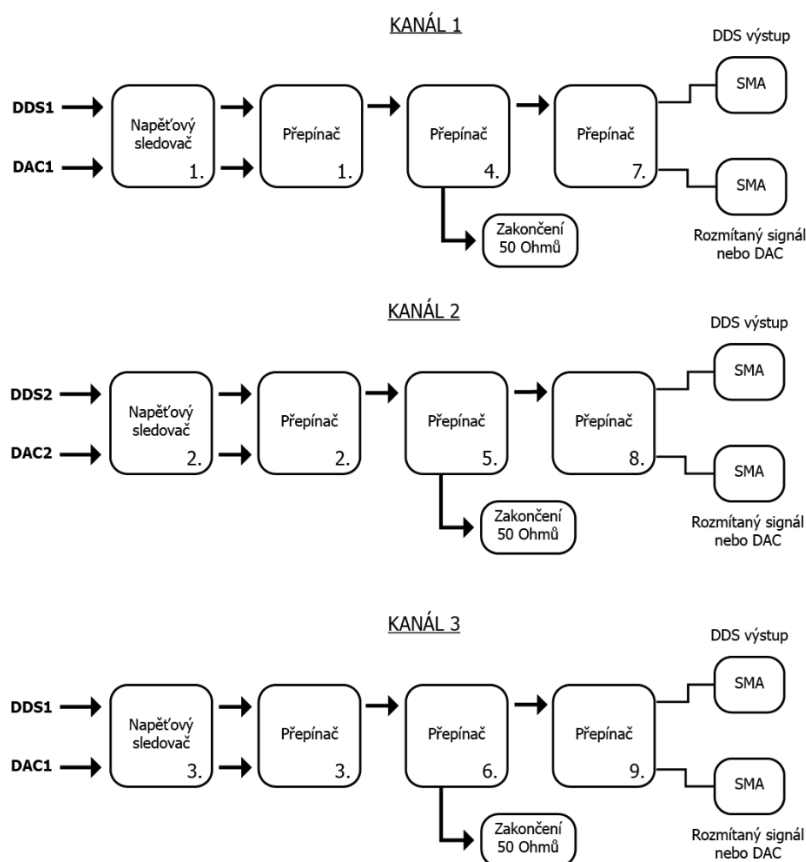
Obrázek 4.9 – Ukázka zapojení procesoru na reálné finální desce.

Na obrázku 4.10 je vyobrazeno schéma připojení konektoru na navrženém modulu k zásuvnému modulu DDS. DDS je možné zapájet z 3.3 V nebo 5 V. Z důvodu užití přepínačů s omezením vstupního napětí bylo nutné zvolit na napájení 3.3 V. Dalším důvodem byla kvalita signálu, která vycházela z testovacích měření na předchozí generaci lépe při použití 3.3 V. Analogová a digitální zem u DDS byla oddělena cívkou 20 μH . Výstup z DDS je poté veden k operačnímu zesilovači v signálové cestě. Připojení k DAC je provedeno rovnou od vývodu procesoru k operačnímu zesilovači v signálové cestě. Následně se tedy práce dále zabývá signálovou cestou na DPS.

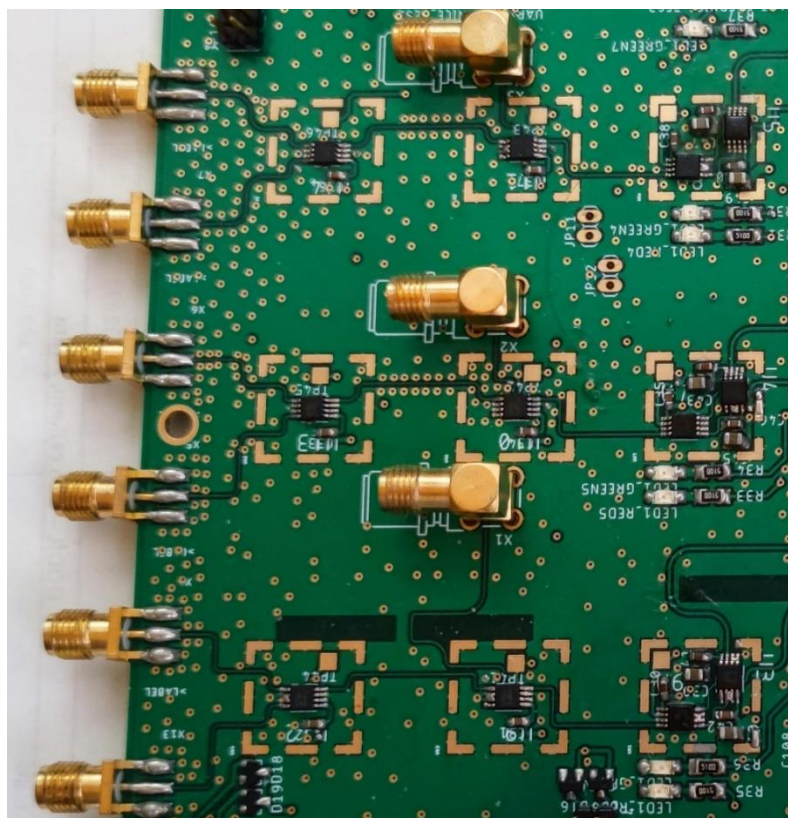


Obrázek 4.10 – Ukázka zapojení lišty pro modul DDS na reálné finální desce.

Nastavení kanálu je ovlivněno nastavením přepínačů 1 až 9 v signálové cestě. Tyto přepínače jsou ovládaný procesorem na základě povelu příchozích po UART2 a podmínek. Na obrázku 4.11 je vyobrazeno blokové zapojení signálové cesty. Signálová cesta od DDS nebo DAC na výstup z DPS pro každý kanál vede přes operační zesilovač ADA4851-2YRMZ, který je v zapojení napěťového sledovače. Jeho funkcí je impedanční oddělení od procesoru a DDS, čímž je zajištěno, že procesor ani DDS nebude proudově zatěžován. Následně jsou v cestě signálu 3 přepínače ADG918. První přepínač má funkci elektronicky řízené volby mezi DDS a DAC. Následně je poté zvolený signál přiveden do druhého přepínače, kde je procesorem rozhodnuto, zda půjde signál do zakončení 50 Ω , nebo bude pokračovat na výstup. V případě, že je signál odeslán na výstup, přichází do 3. přepínače, zde dochází dle logiky v procesoru k rozhodnutí, zda bude signál přiveden na zesilovač se stejnosměrnou složkou, což je případ signálu z DDS (sinus, obdélník, trojúhelník). Nebo bude signál přiveden na zesilovač bez stejnosměrné složky, což je případ pro DAC a rozmítaný signál z DDS (sinus, obdélník, trojúhelník). Dle obrázku 4.10. je první kanál tedy tvořen sledovačem 1 a přepínači 1,4,7. Druhý kanál tvoří sledovač 2 a přepínače 2,5,8 a třetí přepínač tvoří sledovač 3 a přepínač 3, 6, 9. Jako výstupní konektory byly zvoleny SMA z důvodu velikosti, jednoduchosti připojení zakončení na 50 Ω a jednoduchého připojení mezi ostatní části zařízení. Zakončovací odpory na 50 Ω byli proměřeny a jejich data jsou dostupné v kapitole s naměřenými parametry. Na obrázku 4.12. je ukázka z reálné podoby signálové cesty na DPS.

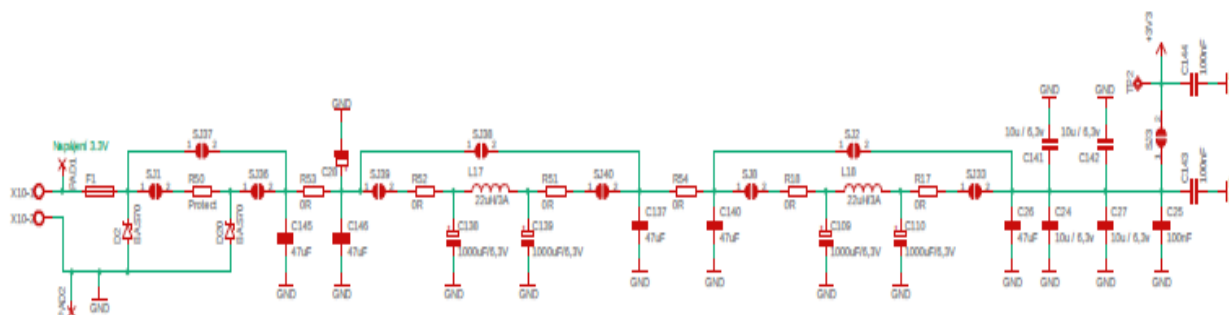


Obrázek 4.11 – Ukázka signálové cesty od zdroje signálu na vystup z DPS.

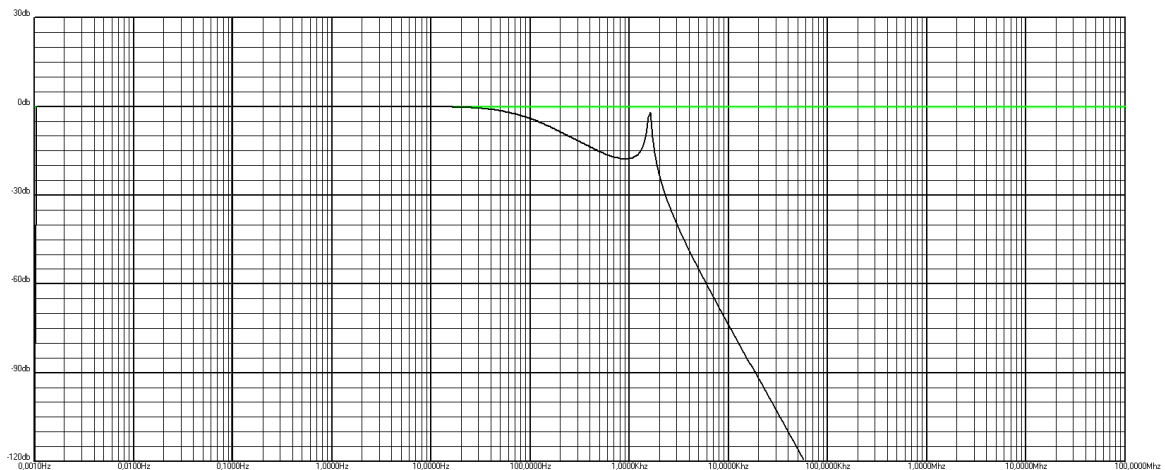


Obrázek 4.12 – Ukázka signálové cesty na finální DPS.

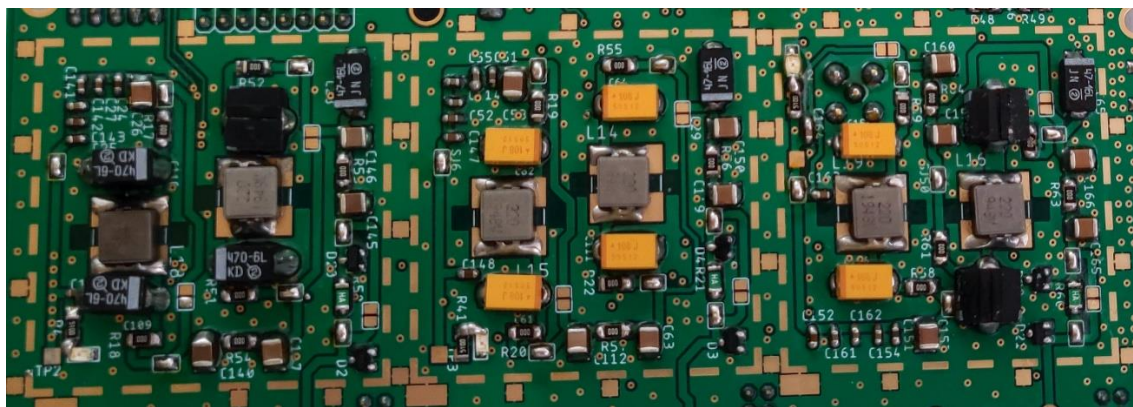
Napájecí část této desky byla zajištěna ze zdrojové části zařízení a napájení je přivedeno do vstupních Wago svorek. Na modul je přivedeno napětí 3.3 V, 5 V a -5 V. Rovněž je zde taky ochranný obvod proti přepólování zdroje v podobě SMD pojistky a SMD polovodičového ochranného spínače. Na desce je pouze filtrační část, která odfiltruje vysokofrekvenční šum ze spínaných zdrojů a zajistí tak čisté a stabilní napětí. Na obrázku 4.13 je zapojení filtrů ve zdrojové části této DPS. Byl zde jako filtr použit PI článek v zapojení jedné feritové cívky a dvou tantalových kondenzátorů. Návrh filtru byl realizován v programu AADE Filter Design a výsledná charakteristika filtrů ze simulačního programu je na obrázku 4.14. Dle získaných simulací filtr nepropouští vyšší kmitočty než 1,5 kHz, tím je zajištěno plné odfiltrování šumu ze spínaného napájecího zdroje. Podrobná charakteristika i vývojová data jsou přiložena v elektronických přílohách. Na obrázku 4.15 je poté vyobrazena finální podoba na DPS.



Obrázek 4.13 – Ukázka filtrační napájecí části pro 3.3 V.

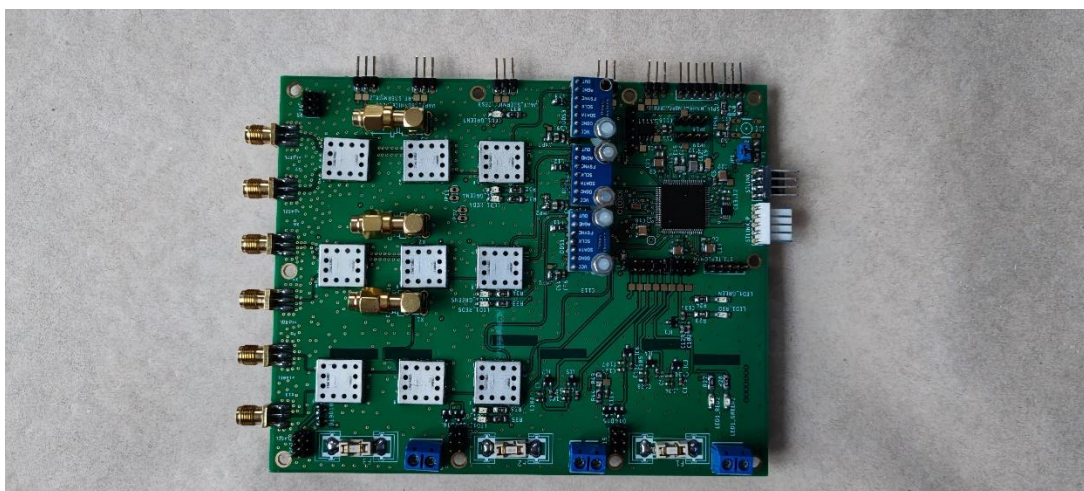


Obrázek 4.14 – Ukázka charakteristiky pro použitý filtr PI článek.

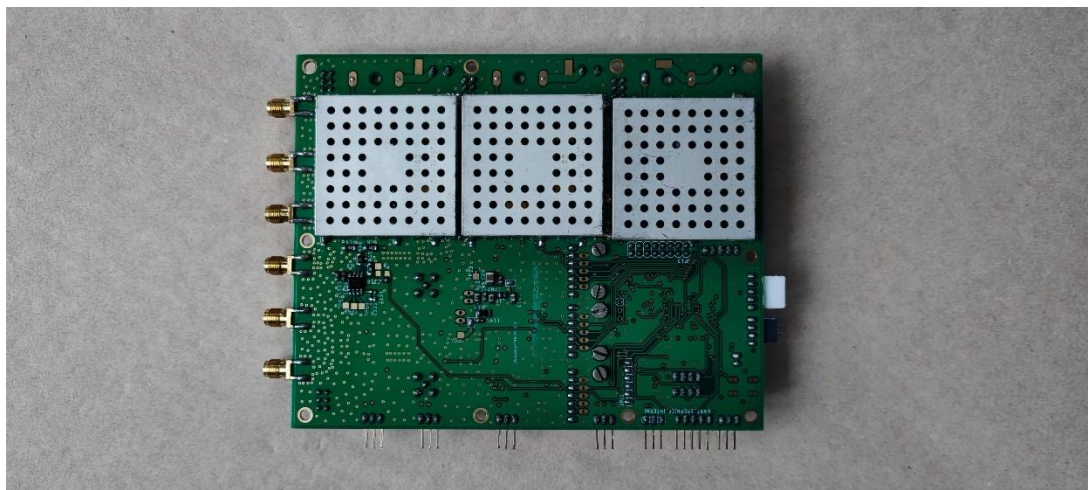


Obrázek 4.15 – Ukázka filtrační části napájení na DPS pro jednotlivé napětí.

Po oživení a ověření funkce byla DPS osazena Faradayovými klecemi pro zajištění EMC kompatibility a zlepšení funkce zařízení. Výsledná podoba DPS je vyobrazena na obrázcích 4.16 a 4.17. Detailní obrázky jsou přiloženy v elektronických přílohách bakalářské práce.



Obrázek 4.16 – Ukázka finální verze DPS před montáží do krabice, horní strana.



Obrázek 4.17 – Ukázka finální verze DPS před montáží do krabice, spodní strana.

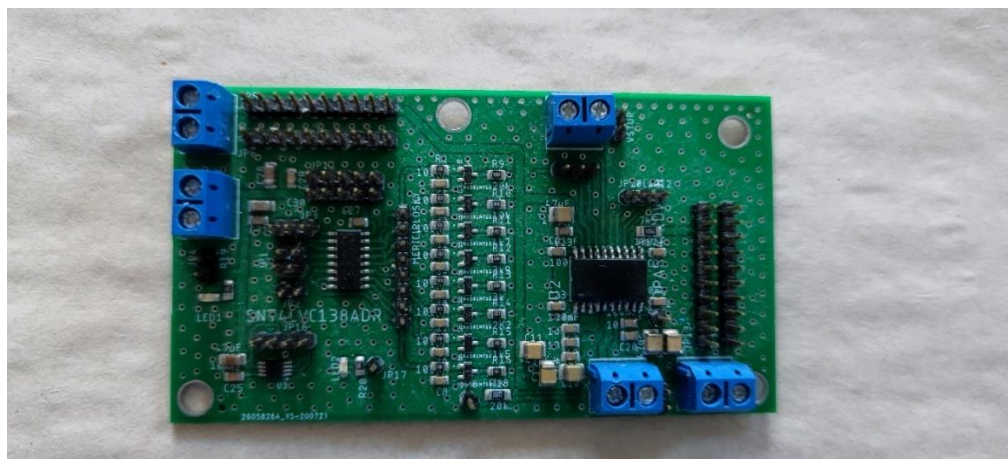
4.4 Vývoj desek pro úpravu a zesílení signálů

Po výběru řešení, jakým budou signály generovány, bylo nutné navrhnout výstupní zesilovač, který signál impedančně oddělí od zdroje signálu a zajistí zesílení signálu na vybranou úroveň. Dalším požadavkem na zesilovač je možnost nastavení ofsetu na požadovanou úroveň.

4.4.1 Testovací moduly pro úpravu a zesílení signálů

Pro tuto operaci byl zvolen obvod OPA564AIDWDR od firmy Texas instruments s velkým napěťovým i proudovým výstupem. Pro nastavitelné zesílení byl zvolen obvod 74HC238, multiplexor 3 z 8, kterým bylo možné nastavit rezistor do odporového děliče ve zpětné vazbě generátoru. Dále zde byl osazen testovací teploměr TC75 od firmy Microchip.

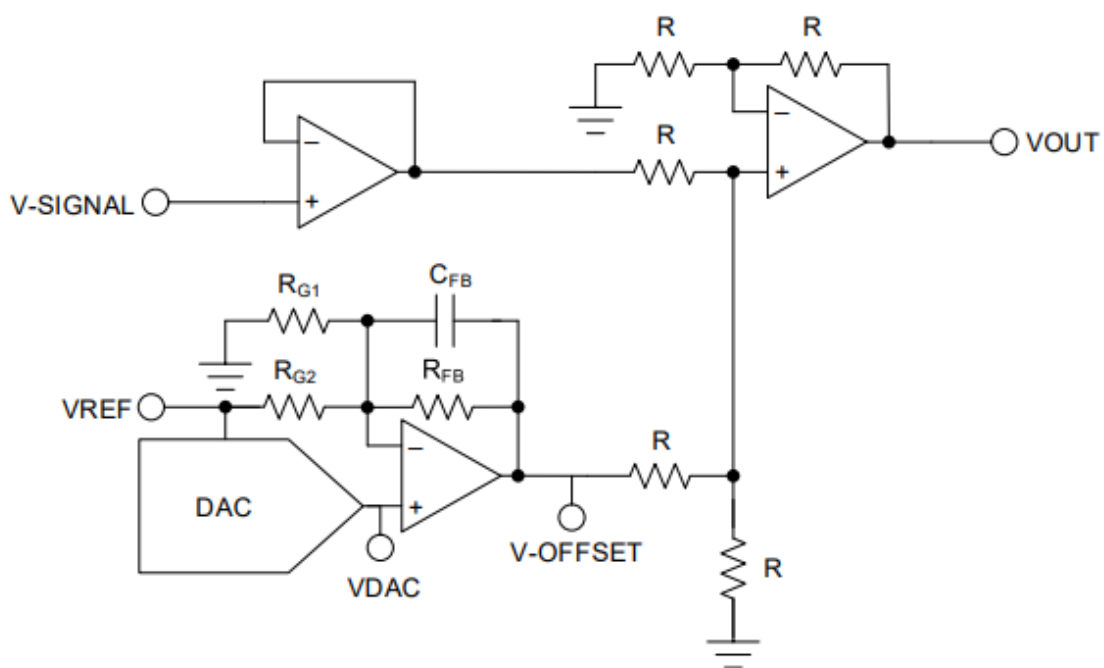
Tento modul ukázaný na obrázku 4.18 zůstal na bázi konceptu, jelikož docházelo k přehřívání zesilovače a byl nutný velký chladič. V důsledku chyby návrhu nebylo možné provádět spínání rezistoru pro změnu zesílení. V tomto řešení ještě nebylo počítáno s posuvem signálu o stejnosměrnou složku.



Obrázek 4.18 – Ukázka osazené DPS první testovací desky zesilovače signálu.

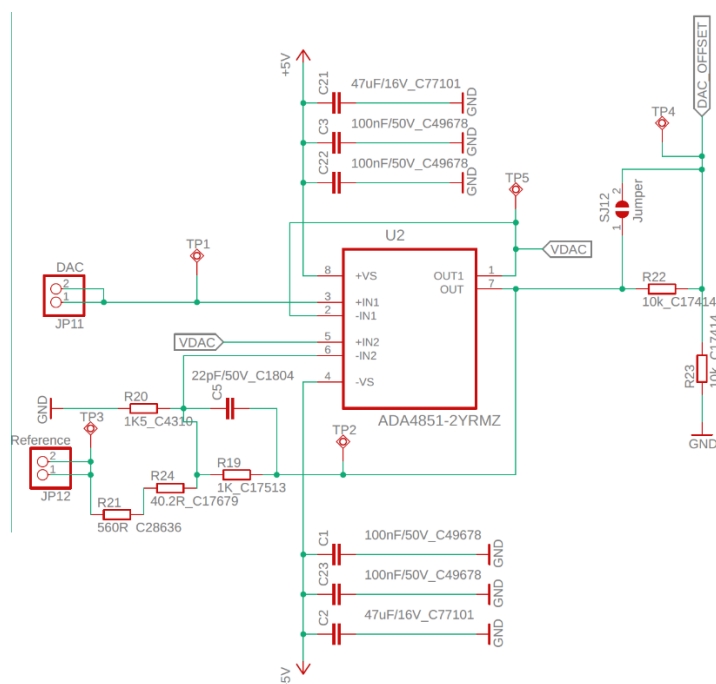
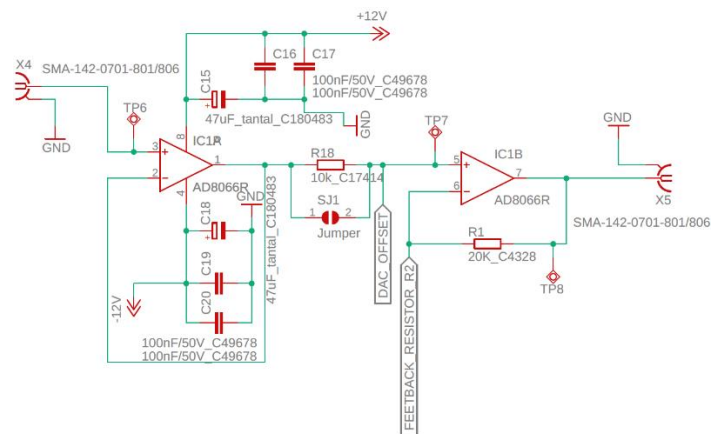
Nový testovací modul pro úpravu a zesílení signálu je již postaven na jiném operačním zesilovači, a to AD8397 od firmy Analog Device. Jeho hlavní výhodou je vysoký výstupní proud až 310 mA při maximálním napájecím napětí $\pm 12V$. Dále obvod splňuje požadavky frekvenčního rozsahu stanoveného rozsahem DDS. Úryvek z datasheetu k tomuto obvodu je přiložen jako tištěná příloha H k bakalářské práci.

Pro zajištění posuvu signálu bylo vybráno zapojení dle edukativního datasheetu od Texas instrument, datasheet se zapojením a návodem je přiložen v přílohách. Principiální zapojení je vyobrazeno na obrázku 4.19.



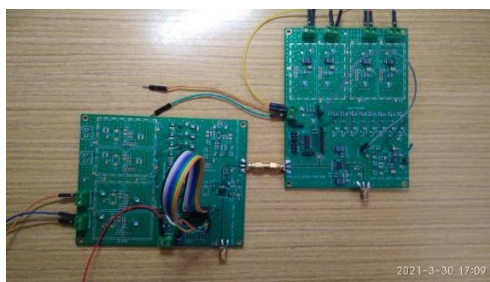
Obrázek 4.19 – Ukázka obvodu pro offset signálu, převzato z [(Obvod pro offset signálu, 2019)]

Pro zajištění posuvu signálu o stejnosměrnou složku byl použit tento obvod s použitím úprav pro dané zapojení. Přepočítání hodnot při použití operačního zesilovače ADA4851-2YRMZ je přiloženo v příloze k bakalářské práci pod přílohou J. Na následujícím obrázku 4.20 je již finální schéma použité v bakalářské práci s přepočítanými hodnotami pro dané zapojení. Aby bylo možné regulovat napěťový offset, bylo použito DAC periferie STM32 s rozsahem od 0V do 3V. Jako reference byl použit referenční obvod s výstupním napětím 3V. Je zde schéma upravené verze obvodu se změnou operačních zesilovačů a výpočtem součástek pro stanovené hodnoty napětí.



Obrázek 4.20 – Ukázka obvodu pro offset signálu.

Z důvodu chyby při tvorbě DPS muselo dojít k úpravám a za použití 2 stejných DPS, jedné jako zesilovač signálu, druhé jako posuv signálu, bylo možné vstupní signál upravovat, takto zapojené DPS jsou na obrázku 4.21. V důsledku těchto úprav a užití procesoru jako řídicí jednotky zesilovače skončila tato verze ve formě testovacího konceptu. Veškeré poznatky jsou implementovány do finální verze zesilovače.

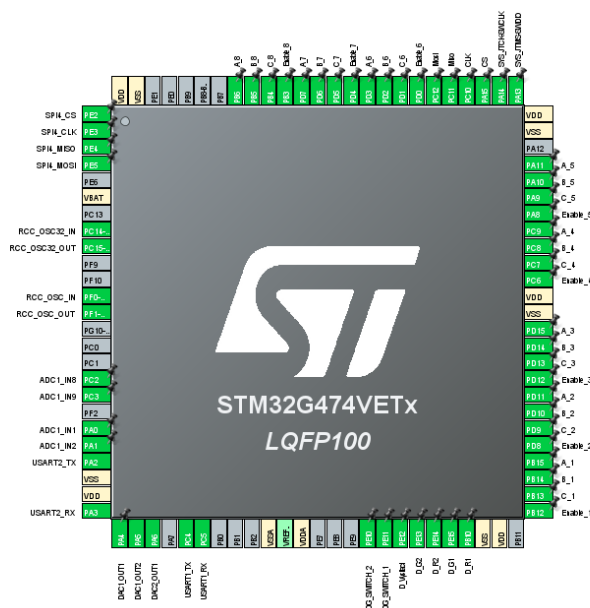


Obrázek 4.21 – Ukázka DPS pro zesílení a offset signálu.

4.4.2 Finální modul pro úpravu a zesílení signálů

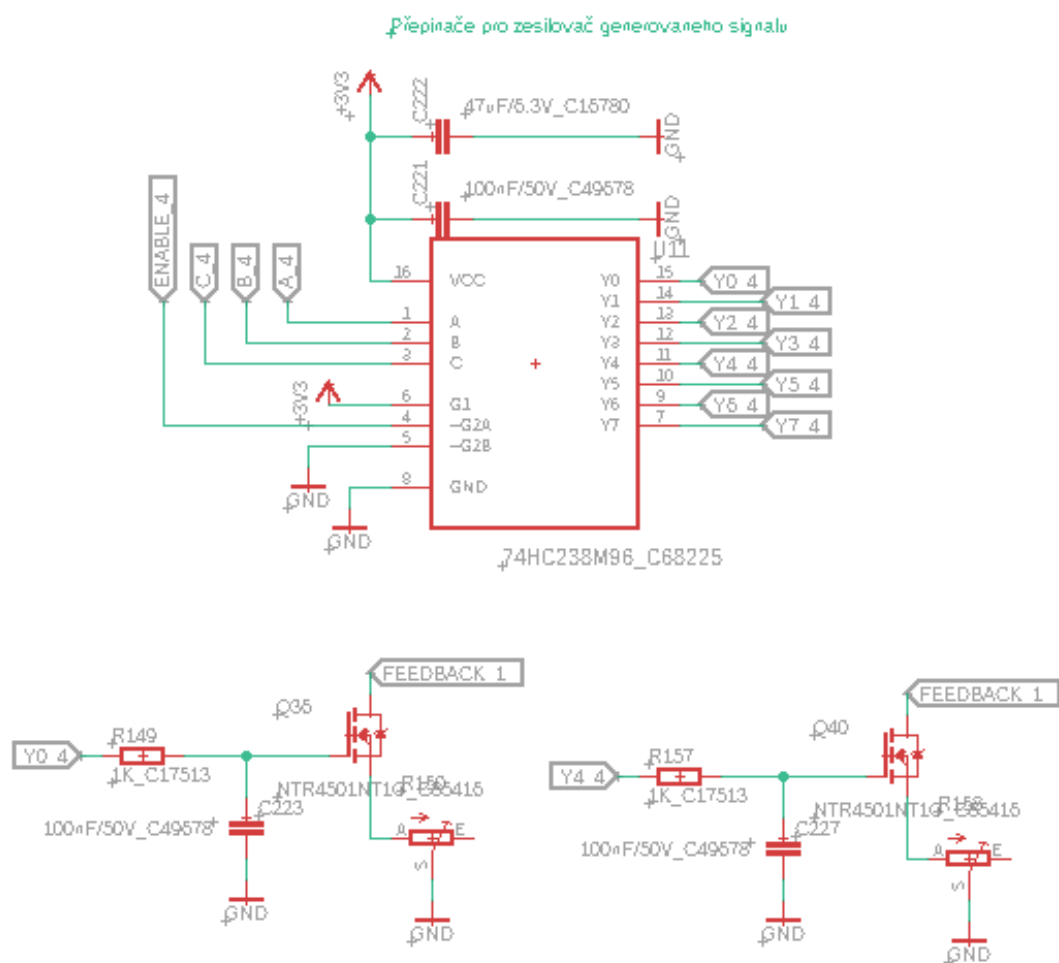
Finální modul pro úpravu a zesílení signálů je čtyř vrstvá deska, která vychází z předchozích generací. Je zde zvolen také procesor STM32G474VET pro jeho příznivé parametry. Je zde použito 2 sběrnic, USART1 pro ovládání desky a USART2 pro servisní účely. Dále je zde použit jeden kanál DAC pro ovládání posuvu úrovně výstupního napětí. Pro nastavení výstupní napěťové úrovně slouží přepínací obvody s tranzistory ovládané piny mikroprocesoru, díky kterým je možné zvolit zesílení zesilovače na uživatelsky zvolenou úroveň. Na obrázku 4.22 je náhled na obsazenost pinu a periférii procesoru STM32G474VET.

Ve spodní části jsou výstupy DAC kanálů, ze kterých je však použit pouze jeden. Dále také USART1, který slouží jako hlavní komunikační kanál desky s okolím. Dále také vstupní přepínače pro příchozí signál a LED pro identifikaci stavu zařízení. V pravé části jsou výstupy na multiplexorové obvody, které zajišťují nastavení úrovně zesílení. V horní části jsou implementovány programovací výstupy, výstupy pro teploměr TC72 a zbylé vývody na přepínací multiplexory. V levé části jsou integrovány krystalové oscilátory 48 MHz a 32.768 kHz, dále také ADC vstupy a náhradní SPI sběrnice.



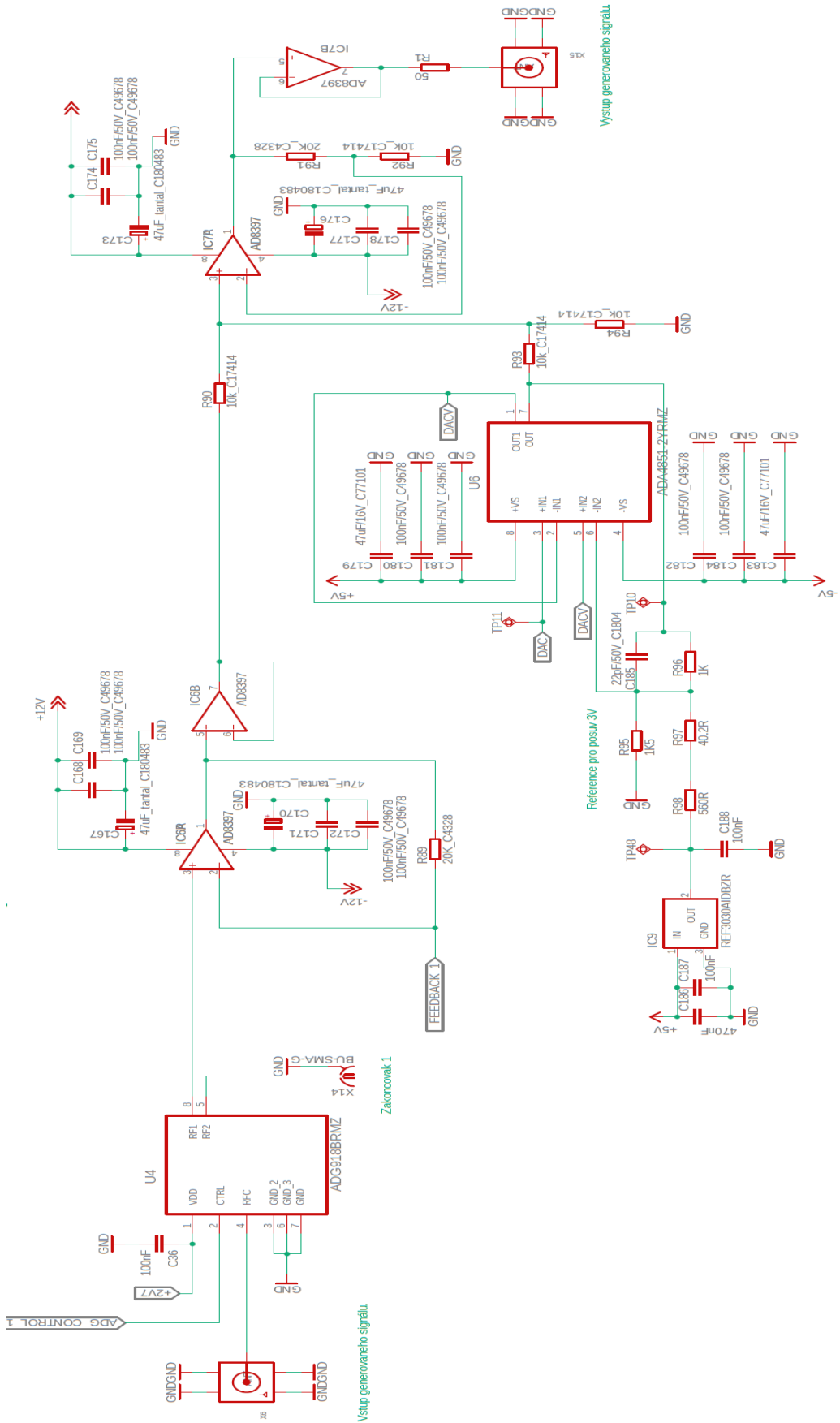
Obrázek 4.22 – Ukázka obsazenosti pinu a periférii u procesoru.

Na obrázku 4.23 je ukázka ze zapojení finálního zapojení přepínacího obvodu pro nastavení zesilovače. Je zde použit multiplexor 74HC238, na jehož vývody jsou připojeny řídicí elektrody MOSFET tranzistorů. Tranzistory pracují ve spínacím režimu. Stabilita přepínání je vylepšena RC článkem umístěným před vstupem impulzu do řídicí elektrody MOSFET tranzistoru.

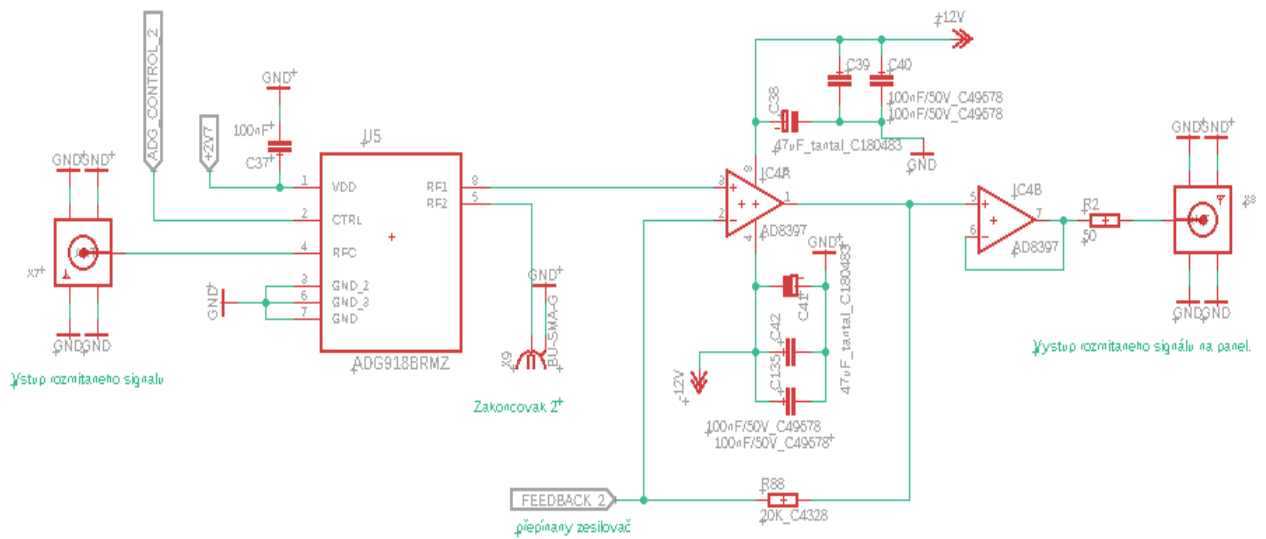


Obrázek 4.23 – Ukázka přepínací obvod pro zesílení operačního zesilovače.

Pro zesílení signálu a následný posuv signálu bylo použito zapojení z předchozí verze zesilovače. Na obrázku 4.24 je ukázka ze zapojení finálního zapojení zesilovacího obvodu a obvodu s posuvem výstupní napěťové úrovně. Vstupní signál je přiveden na SMA konektor, dále pak pokračuje do přepínače ADG918, kde je signál možné zakončit na 50 Ω zakončovacím odporu nebo přepnut do vstupu a poté pokračuje na zesilovací operační zesilovač. Zde je signál zesílen na požadovanou úroveň a pokračuje na zapojení posouvající signál. Zde zesilovač nejdříve signál 3x zeslabí, posune jej a poté jej 3x zesílí, tedy získáme původní signál a posunutý. Následně signál pokračuje na 50 Ω rezistor, čímž je zajištěno přizpůsobení na 50 Ω a poté na výstup z desky přes SMA konektor. Signál je poté kabelem přiveden na výstup ze zařízení. Tento kanál je používán pro signál z DDS. Na obrázku 4.25 je druhý kanál, pouze se zesilovačem, který slouží pro DAC a rozmítaný signál. Detailní schéma zapojení je vloženo v elektronických přílohách k bakalářské práci.



Obrázek 4.24 – Ukázka přepínací obvod pro zesílení operačního zesilovače.

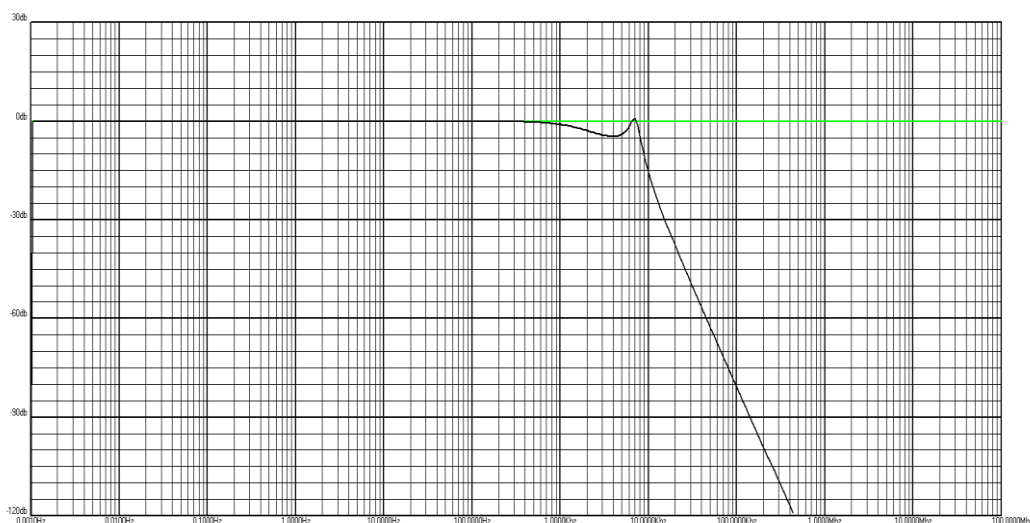


Obrázek 4.25 – Ukázka přepínací obvod pro zesílení operačního zesilovače.

Napájecí část je řešená podobně jako na desce generování signálů. Modul je napájen 5 různými napětími (3.3 V, 5 V, -5 V, 12 V a -12 V.). Vstupní filtry pro 3.3 V, 5 V a -5 V jsou stejné jako u modulu pro generování signálu. Pro 12 V a -12 V je navržený filtr pro vyšší vstupní napětí, tvoří ho 20 μ H cívka a 2 tantalové kondenzátory o velikosti 47 μ F. Na obrázku 4.26 je filtr osazený na DPS, charakteristika návrhu filtru ze simulačního programu je na obrázku 4.27, kde je pro simulovaný filtr. Je počítáno, že utlumený sum spínaného zdroje je od frekvence 7 kHz.

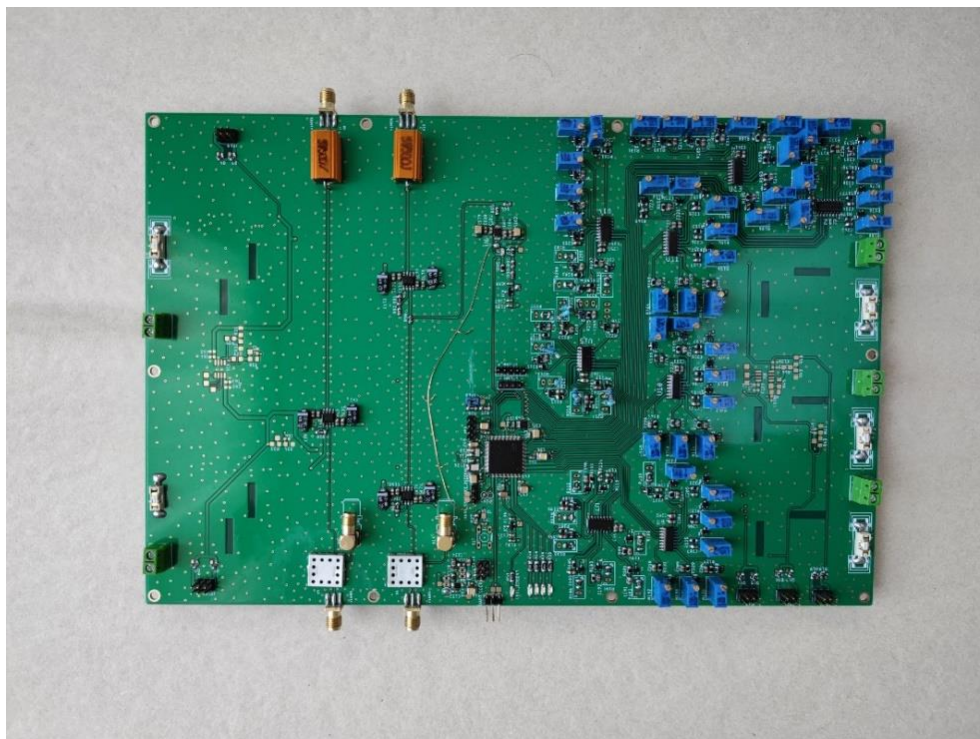


Obrázek 4.26 – Ukázka filtrační části na DPS.

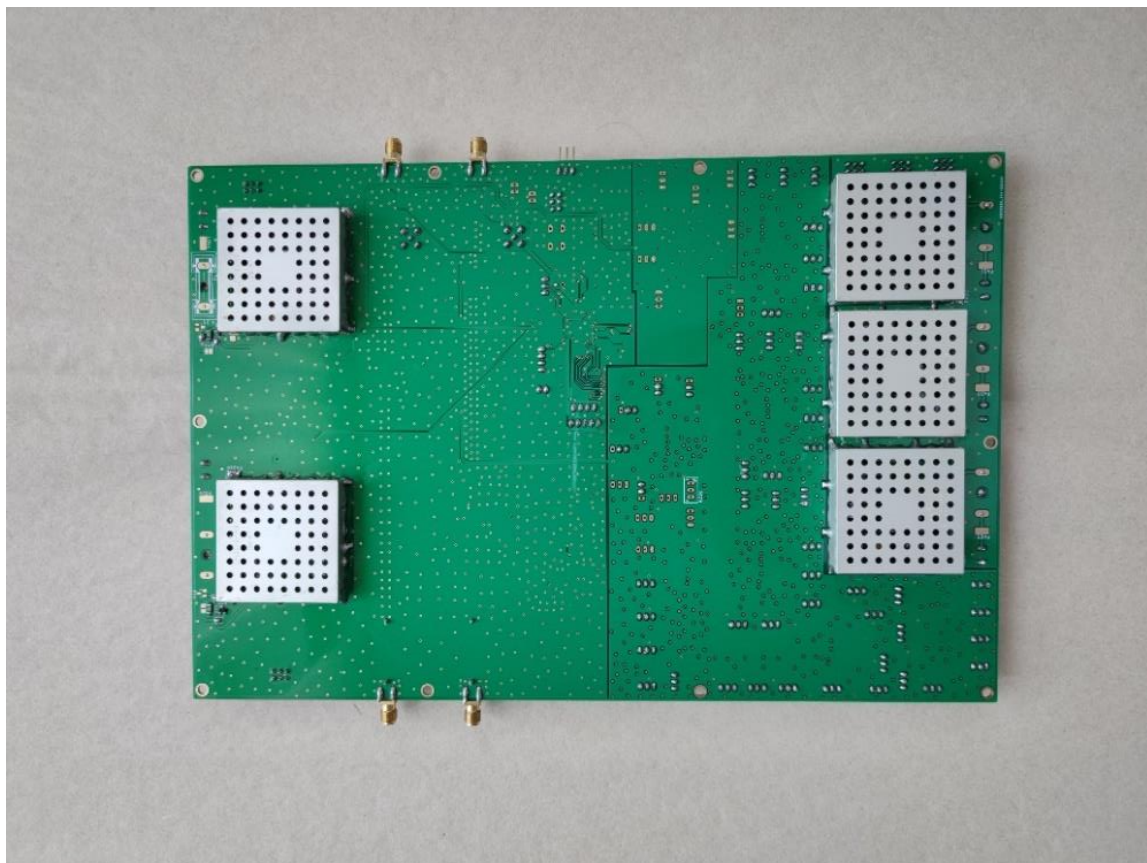


Obrázek 4.27 – Ukázka charakteristiky filtračního obvodu ze simulačního obvodu.

Po osazení a otestování funkčnosti DPS byly instalovány stínící klece na napájecí části a přepínací obvody pro zajištění EMC kompatibility, EMC klece jsou patrné z obrázku DPS. Osazená DPS ve finální podobě je na obrázku 4.28 z vrchní strany, ze spodní strany na obrázku 4.29. po Osazení desky zesilovače a posuvu do bedny zařízení jsou ve finální fázi na SMA zakončovací konektory nainstalovány zakončovací odpory 50Ω . S ohledem na modulárnost celého zařízení a minimální počet vyrobených DPS u JLCPCB byla vybrána varianta zesilovače a posuvu pro každý kanál generátoru. Parametry desek zesilovačů byly změřeny a jsou zahrnuty v celkovém zařízení.



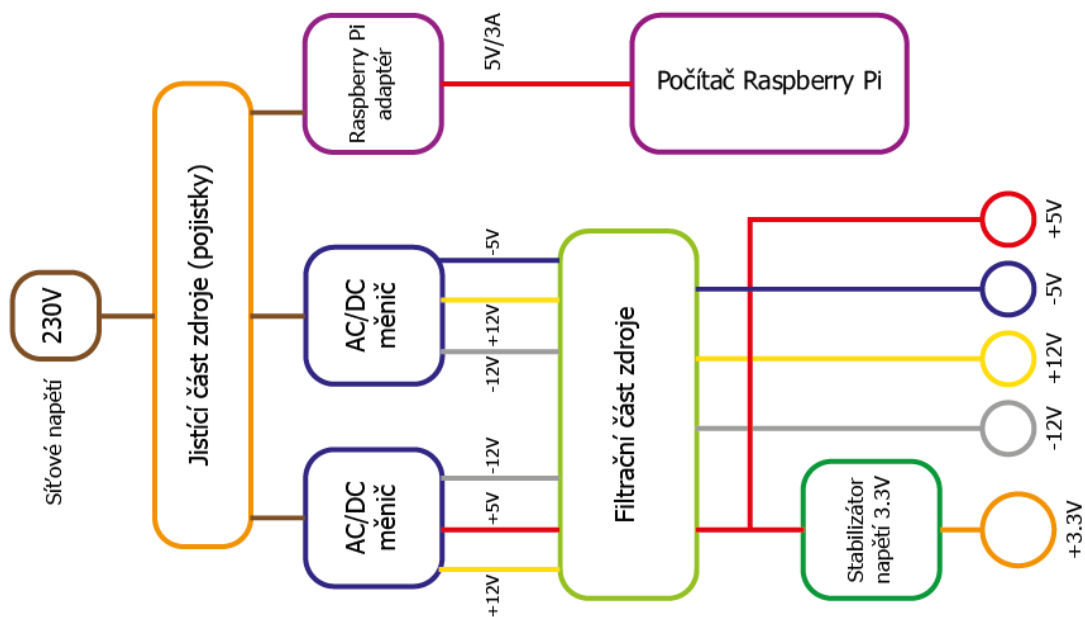
Obrázek 4.28 – Ukázka osazené DPS zesilovače a posuvu signálu, vrchní strana.



Obrázek 4.29 – Ukázka osazené DPS zesilovače a posuvu signálu, spodní strana.

4.5 Vývoj napájecího zdroje zařízení

Pro napájení celého zařízení byl navržen napájecí zdroj. Zdroj byl konstruován na základě použití dvou komerčních napájecích modulů od firmy TRACO. Vybrán byl model TRACO TP15512, je AC/DC měnič který transformuje síťové napětí na 5 V a ± 12 V, spojením modulu v sériovém spojení je dosaženo -5 V a rezervního napájecí napětí ± 12 V. Navržený napájecí obvod je složen z filtračních elektrolytických kondenzátorů, keramických kondenzátorů a stabilizátoru pro 3.3 V, je přiložen v elektronických přílohách k bakalářské práci. Z důvodu nedostatečného napájecího výkonu byl později model pro napájení pozměněn na TRACO TP30512. Schéma DPS zůstalo zachováno, pouze bylo nutné měnič umístit na externí DPS, kde byl připevněn a vodiči přiveden na vývody původního. Každá z napájecích úrovní je osazena ochranným obvodem pojistky s Shottkyho diodou, který chrání danou část vůči přepólování a překročení povoleného odběru. Zdroj byl nadále osazen feritovými kroužky pro zajištění vyšší kvality napájecího napětí. Napájecí napětí pro počítač Raspberry Pi je zajištěno originálním síťovým napájecím zdrojem dodávaným od výrobce. Blokové schéma napájecího zdroje je na obrázku 4.30, reálná podoba napájecího zdroje je na obrázku 4.31.



Obrázek 4.30 – Blokovoého schéma napájecího zdroje.



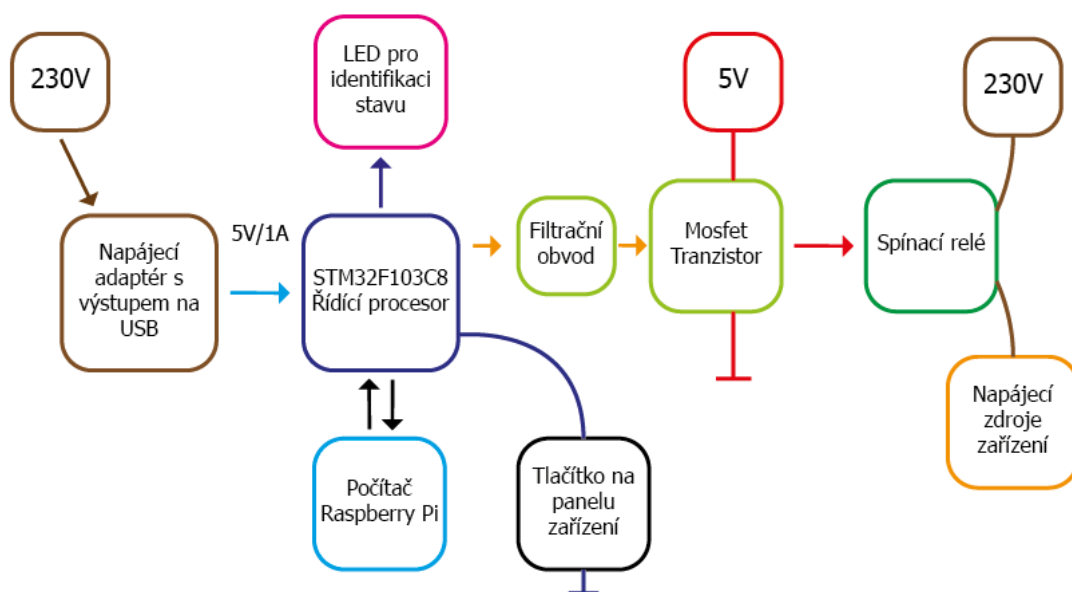
Obrázek 4.31 – Ukázka osazeného napájecího zdroje, po montáži v krabici.

4.6 Vývoj spínacího obvodu napájení v zařízení.

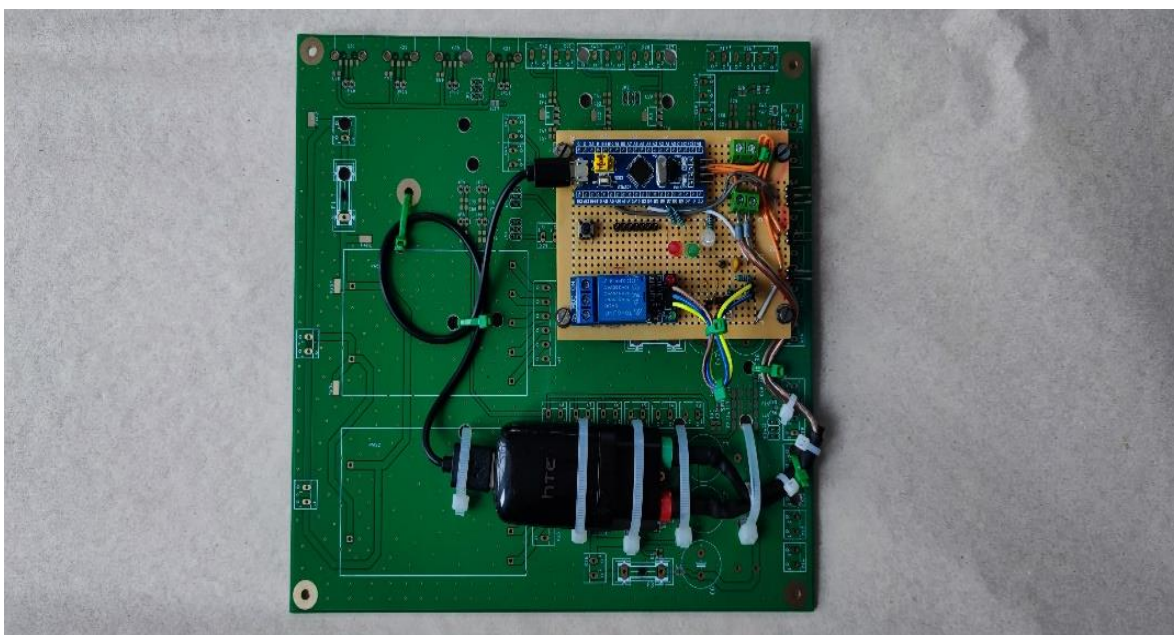
Spínací obvod pro napájecí část byl vytvořen jako ochrana zapínání a vypínání Raspberry Pi, neboť při ukončení všech částí zařízení jedním tlačítkem docházelo k poškození operačního systému. Z toho důvodu byl vytvořen řízený obvod komunikující s Raspberry Pi, který identifikuje, zda je již vypnuté a může odpojit napájení v zařízení od síťového napájení.

Spínání síťového napájení mezi zdrojem a šítovým přívodem je realizováno pomocí modulu s Relé, které je ovládáno malým modulem s procesorem STM32F103G8. Tento modul načítá provozní stav Raspberry Pi. Pro ovládání zapnutí a vypnutí zařízení je k modulu přidáno tlačítko na panelu. Při jeho stisku je zaznamenán stav sepnutí a procesor sepne

spínací MOSFET tranzistor, přes který je generován spínací impuls do řídicí části relé modulu. Tím dojde k připojení síťového napětí, Raspberry Pi nastaví úroveň, aby nedošlo k odpojení napájení a zařízení je v provozním režimu. Při opětovném rozepnutí tlačítka na panelu je spuštěna vypínací sekvence v podobě python skriptu, který běží na pozadí operačního systému. Po ukončení Raspberry Pi, procesor identifikuje nulovou úroveň, poté vyčká 10 sekund, než je vše skutečně ukončeno a odpojí napájení. Tím je zajištěno kompletní odpojení všech částí zařízení od napájení. Spínací obvod je v blokové podobě vyobrazen na obrázku 4.32. Po realizaci osazení Univerzální DPS a naprogramování je obvod na obrázku 4.33.



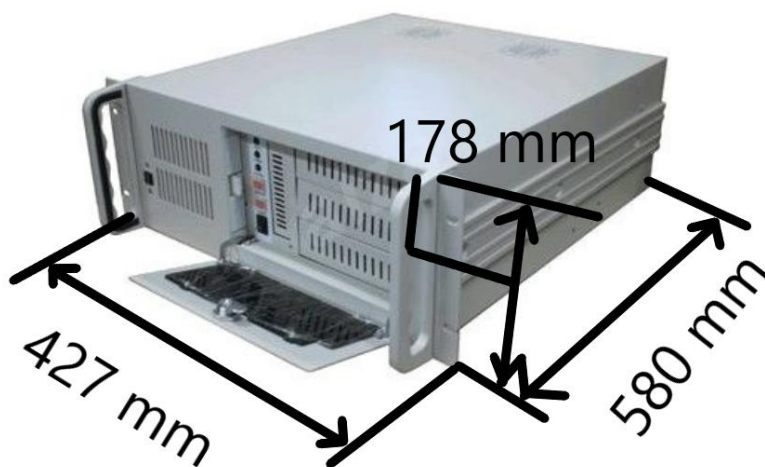
Obrázek 4.32 – Blokového schéma spínacího obvodu napájecího zdroje.



Obrázek 4.33 – Ukázka osazeného modulu spínacího obvodu, po montáži na DPS.

4.7 Výběr montážní krabice pro zařízení.

Výběr montážní krabice byl ovlivněn rozměry DPS, z toho důvodu bylo nutné vybrat vhodný box, do které by se zařízení vešlo. S ohledem na nákladnou výrobu byla vybrána komerčně prodávána krabice Datacom IPC975 WH 580mm, její rozměry činí šířka 427 mm, délka 580 mm a hloubka 178 mm, patrné z obrázku 4.34, na obrázku 4.35 je znázorněn stav krabice po zakoupení před mechanickou úpravou pro zařízení.



Obrázek 4.34 – Vybraná montážní krabice pro zařízení, rozměry zvolené krabice, převzato z [(Krabice-obrazek, 2021)] obvodu napájecího zdroje



Obrázek 4.35 – Vybraná montážní krabice pro zařízení, stav při zakoupení, převzato z [(Krabice-obrazek, 2021)] obvodu napájecího zdroje

4.8 Montáž DPS do krabice zařízení.

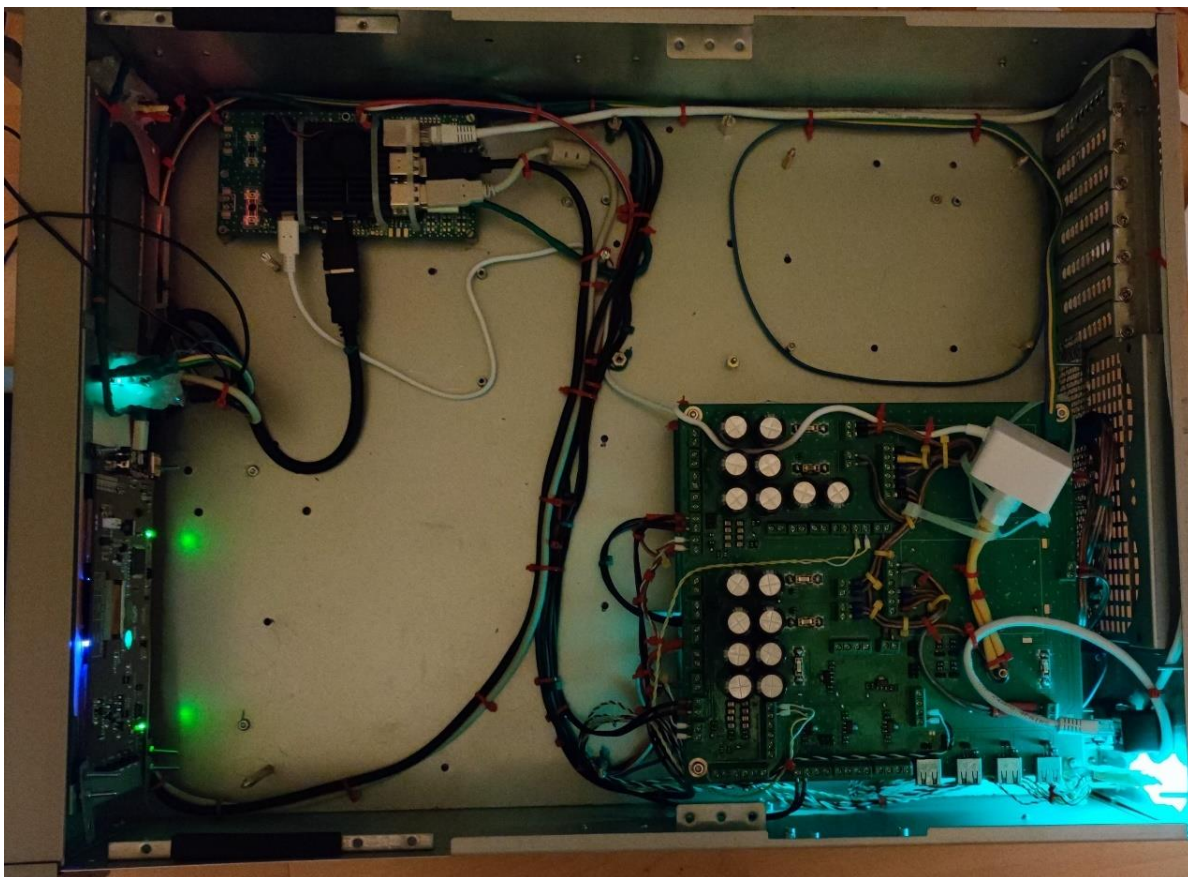
Z montážní krabice bylo nejprve nutné demontovat veškeré původní součásti, úchytky na disky a základovou desku počítače. Následně byla krabice mechanicky upravena, ukázáno na obrázku 4.36. Po mechanických úpravách byl namontován zadní panel, ukázaný na obrázku 4.37. Následně poté došlo k montáži napájecího zdroje se spínacím obvodem a počítače Raspberry Pi, na obrázku 3.38, včetně displeje na přední panel na obrázku 4.39. Poté byla rozvedena kabeláž a namontovány na sebe 3 kusy zesilovacích DPS, na obrázku 4.40. Nakonec došlo na montáž desky generování signálu, byly propojeny všechny signálové cesty v rámci celého zařízení, na obrázku 4.41. V poslední fázi došlo k montáži zpevňujících částí bedny, které byly před montáží vymontovány. Finální zařízení je na obrázku 4.41 a 4.42



Obrázek 4.36 – Ukázka upravené montážní krabice před montáží.



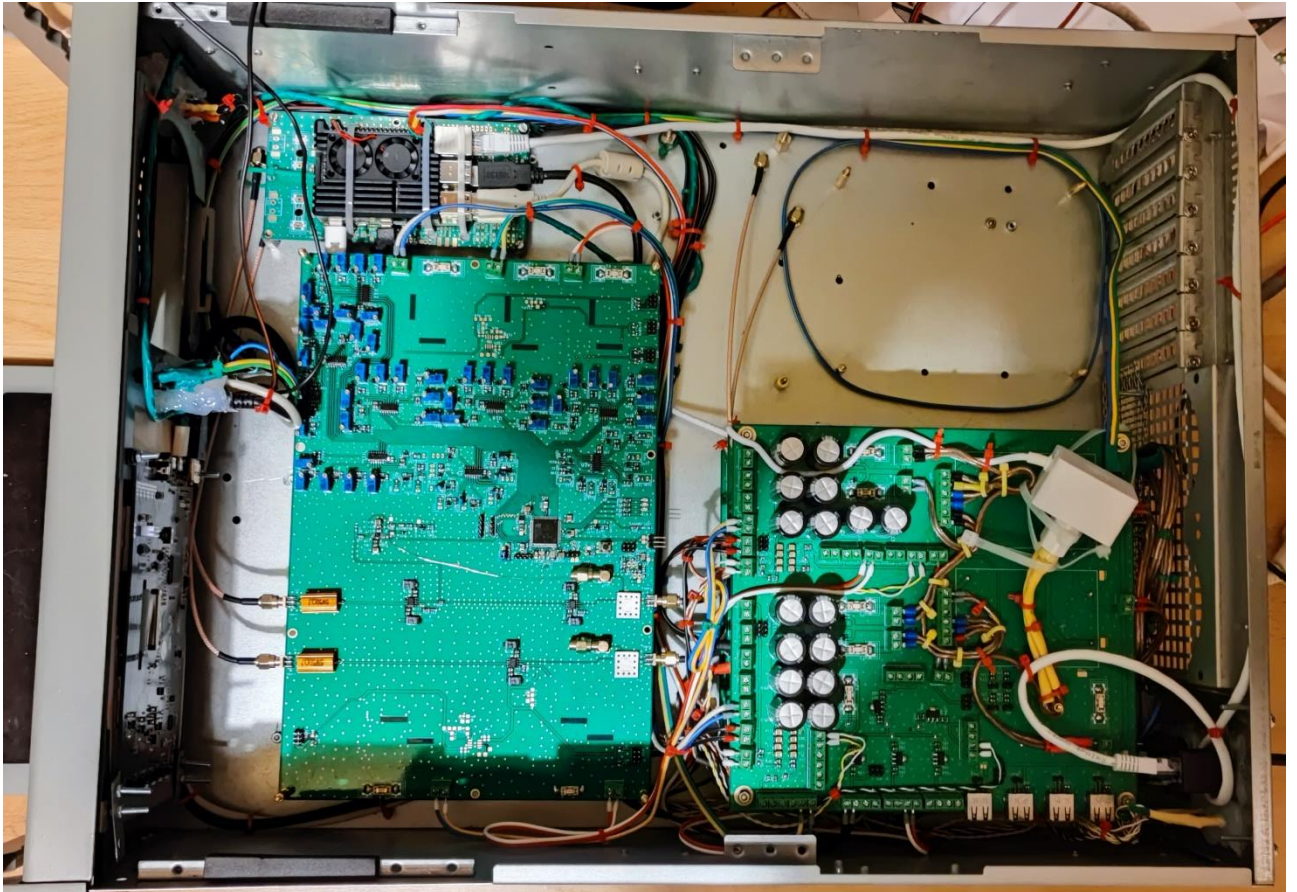
Obrázek 4.37 – Ukázka zadního panelu namontovaného do krabice.



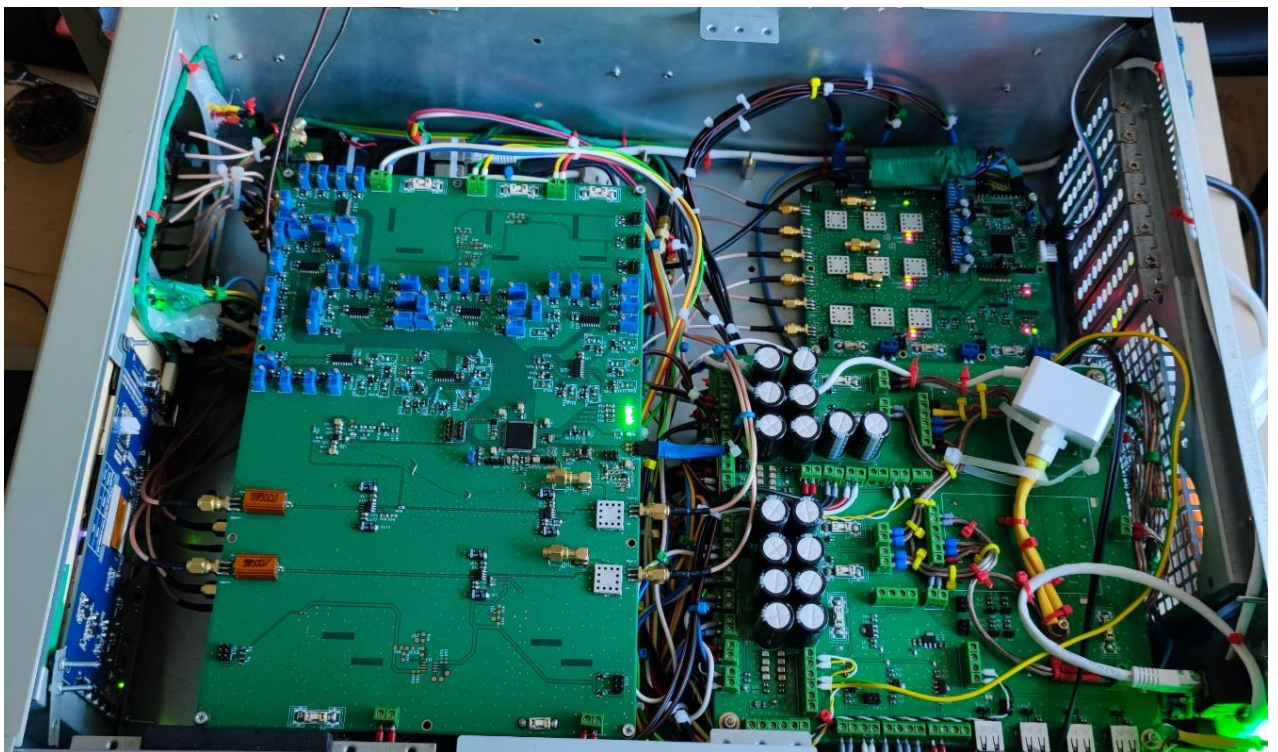
Obrázek 4.38 – Ukázka osazeného zdroje a počítače Raspberry Pi, do montážní krabice.



Obrázek 4.39 – Ukázka osazeného předního panelu.



Obrázek 4.40 - - Ukázka osazeného zesilovače v montážní krabici.



Obrázek 4.41 - Ukázka kompletního osazení všech desek v zařízení.



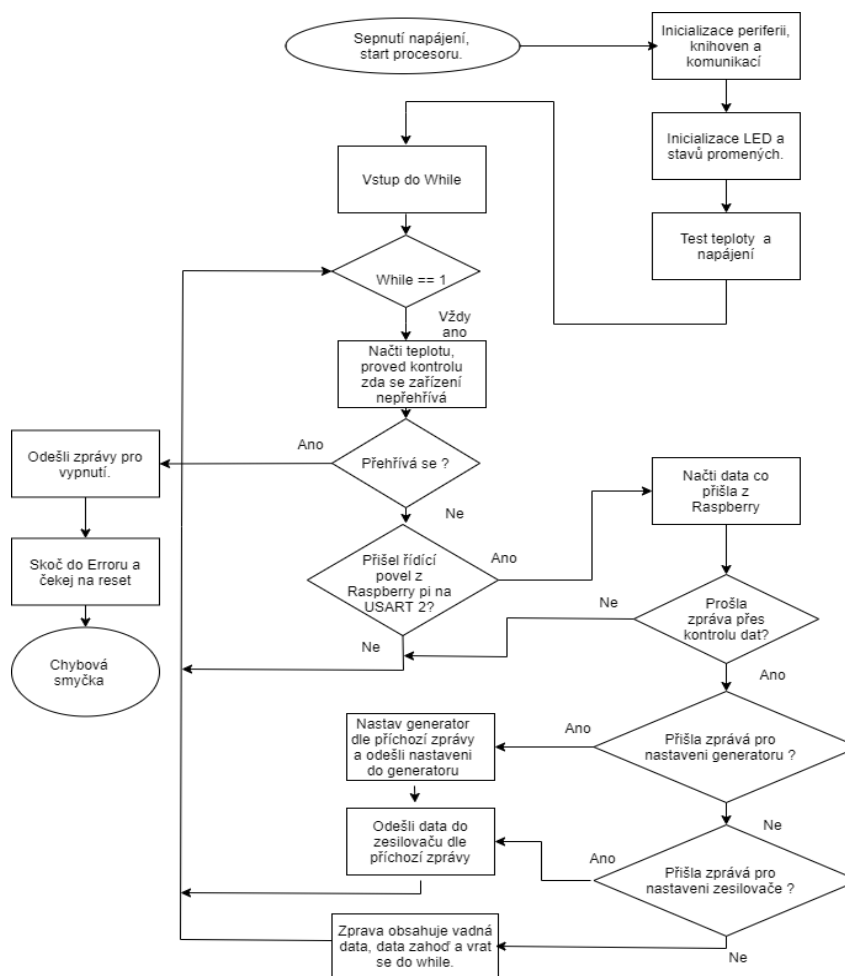
Obrázek 4.42 – Ukázka dokončeného generátoru definovaných signálu, bez krytu.

5 Vývoj Firmware

Firmware pro moduly byl vyvinut ve vývojovém prostředí STM32CubeIDE a byl napsán v jazyce C. Vývojové prostředí od STMicroelectronic slouží jako programovací nástroj pro procesory STM32.

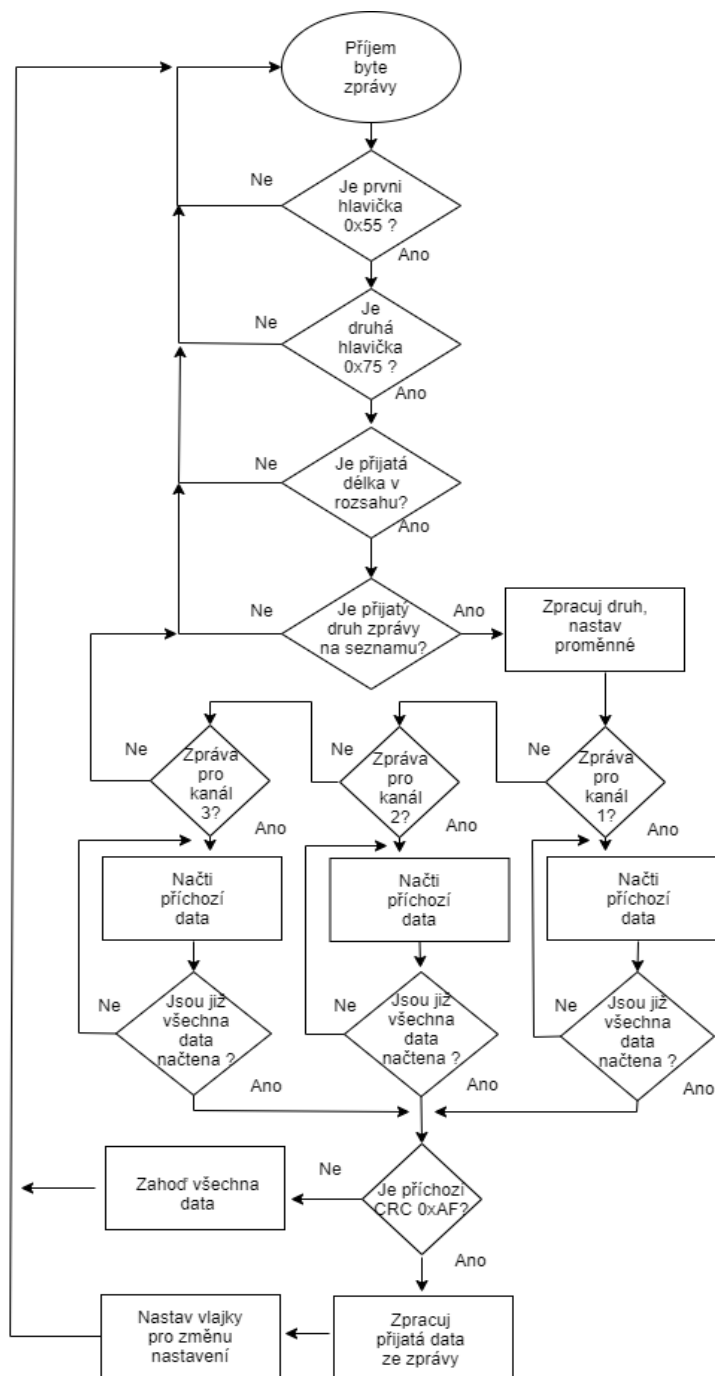
5.1 Firmware na desce generování signálů

Firmware na desce generování signálu je popsán pomocí vývojového diagramu na obrázku 5.1. Je zde popsán funkční princip, kdy je nejprve po startu procesoru provedena inicializace použitých periférií a jejich HAL knihoven. Následuje inicializace komunikací, nastavení stavu LED do error stavu, inicializace proměnných do základních hodnot. Po změření teploty v okolí desky a testu napájecích napětí dochází i úpravě LED i proměnných do provozního nastavení. Po vstupu do while smyčky dochází k pravidelné kontrole teploty v zařízení, aby nedošlo k přehřátí obvodu uvnitř zařízení. Následně je kontrolováno, zda přišel příkaz z řídicí části zařízení. Pokud byla zpráva detekována, dochází k příjmu a kontrole zprávy. Následně je určeno, jaké části zařízení se zpráva týká, zda nastavení generátoru či zesilovače. Dle druhu je poté daná část nastavena, a program se vrátí zpět do while, kde čeká na další zprávu. Zdrojový kód je přiložen v elektronické příloze bakalářské práce.



Obrázek 5.1 – Stručný diagram FW na desce generování.

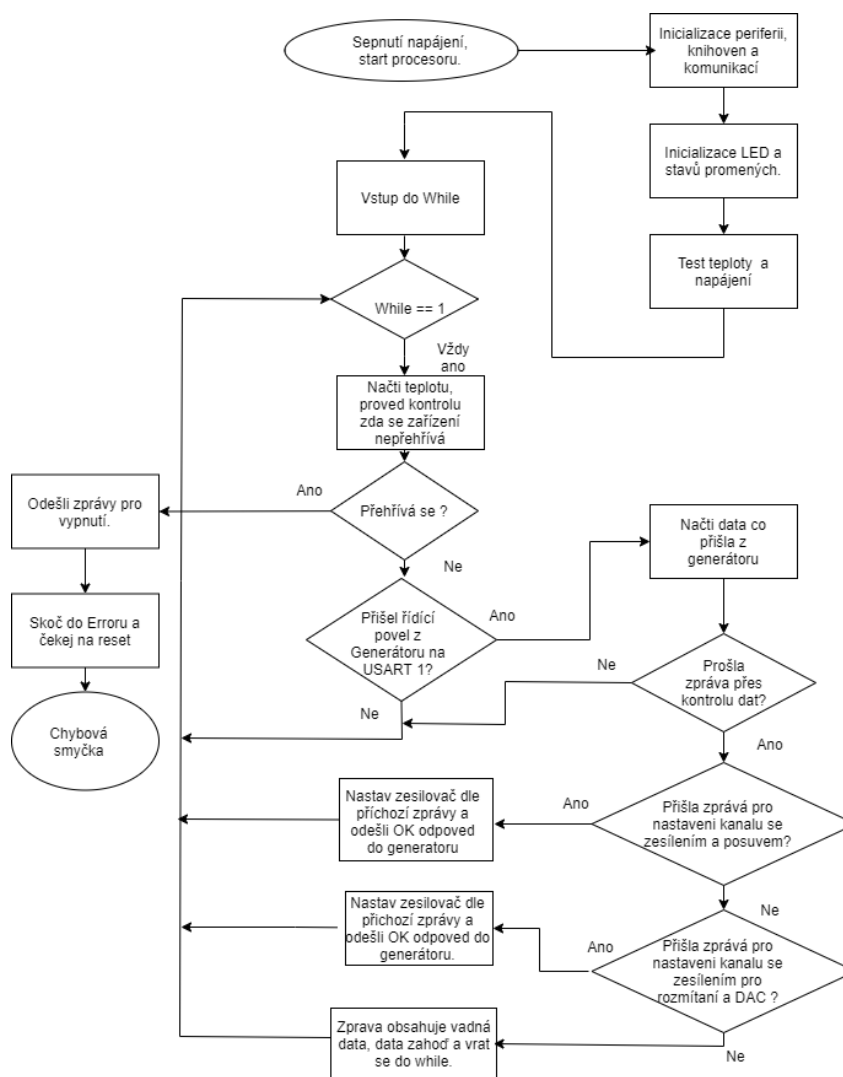
Podrobný diagram objasňující komunikaci mezi modulem generátoru a Raspberry Pi je na obrázku 5.2. je zde popsán princip dekódování příchozích byte zpráv. Po detekci nové zprávy dochází v prvním a druhém bytu ke kontrole hlavičky. Následně se detekuje délka zprávy. Následně je určen druh přijaté zprávy, dle toho je nastaven následující postup. Dalším bytem dochází k detekci, pro jaký kanál je zpráva určena. Následující n byty jsou již data pro nastavení zařízení dle vybrané zprávy. Poslední byte musí být CRC, pro jednoduchost stanovený na 0xAF. Pokud je CRC splněno dochází k nahození řídicích vlajek a zařízení změní své nastavení dle přijaté zprávy.



Obrázek 5.2 – Podrobný diagram FW, část příjmu dat z komunikace a jejich zpracování na desce generování.

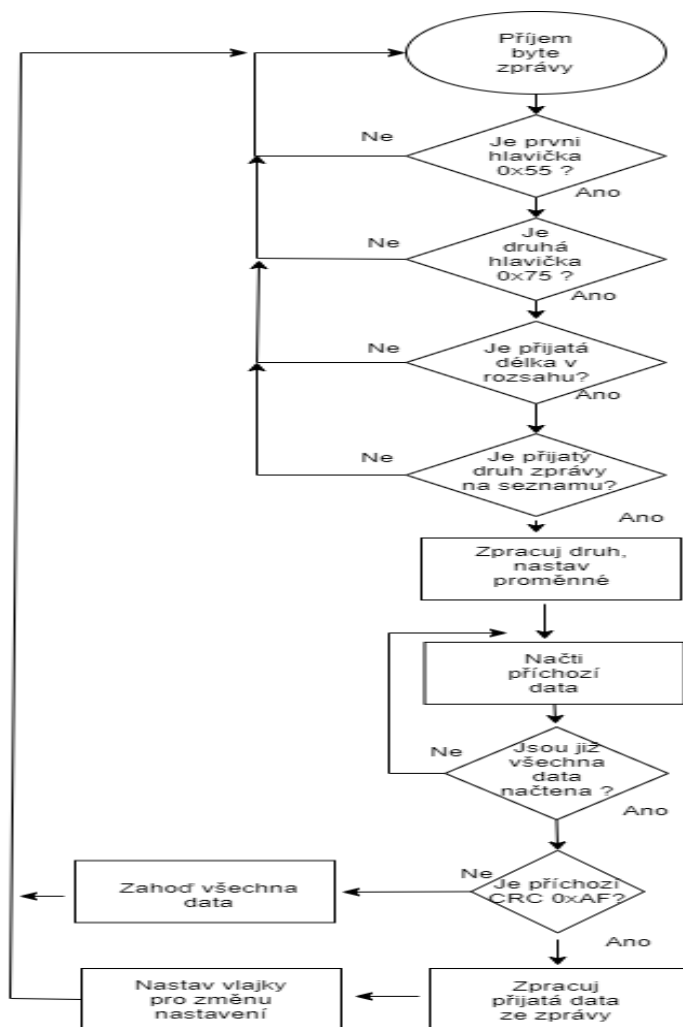
5.2 Firmware na desce zesilovače a posuvu signálu

Firmware na desce zesilovače a posuvu signálu je popsán pomocí vývojového diagramu na obrázku 5.3. FW na deskách zesilovačů je shodný pro všechny tyto desky. Je zde popsán funkční princip, kdy je nejprve po startu procesoru provedena inicializace použitých periférií a jejich HAL knihoven. Následuje inicializace komunikací, nastavení stavu LED do error stavu, inicializace proměnných do základních hodnot. Po změření teploty v okolí desky a testu napájecích napětí dochází k úpravě LED i proměnných do provozního nastavení. Po vstupu do while smyčky dochází k pravidelné kontrole teploty v zařízení, aby nedošlo k přehřátí obvodu uvnitř zařízení. Následně je kontrolováno, zda přišel příkaz z generátoru signálu na změnu parametru zesilovače. Pokud byla zpráva detekována, dochází k příjmu a kontrole zprávy. Následně je určeno, jaké parametry se mají u zesilovače změnit dle příchozí zprávy. Pokud je přijata zpráva na změnu zesílení a posuv pro kanál signálu generovaných z DDS. Přijetím zprávy pro nastavení zesílení u kanálu pro DAC a rozmítání je nastaveno pouze zesílení zesilovače. Po nastavení dle přijaté zprávy, se program vrátí zpět do while, kde čeká na další zprávu. Zdrojový kód je přiložen v elektronické příloze.



Obrázek 5.3 – Stručný diagram FW k deskám Zesilovačů.

Podrobný diagram objasňující komunikaci mezi modulem zajišťujícím zesílení a posuv signálu o stejnosměrnou složku a deskou generátoru je na obrázku 5.4. Je zde popsán princip dekódování příchozích byte zprávy. Po detekci nové zprávy dochází v prvním a druhém bytu ke kontrole hlavičky. Následně se detekuje délka zprávy. Následně je určen druh přijaté zprávy, dle toho je nastaven následující postup. Následující n byty jsou již data pro nastavení zařízení dle vybrané zprávy. Poslední byte musí být CRC, pro jednoduchost stanovený na 0xAF. Pokud je CRC splněno, dochází k nahození řídicích vlajek a zařízení změní své nastavení dle přijaté zprávy.

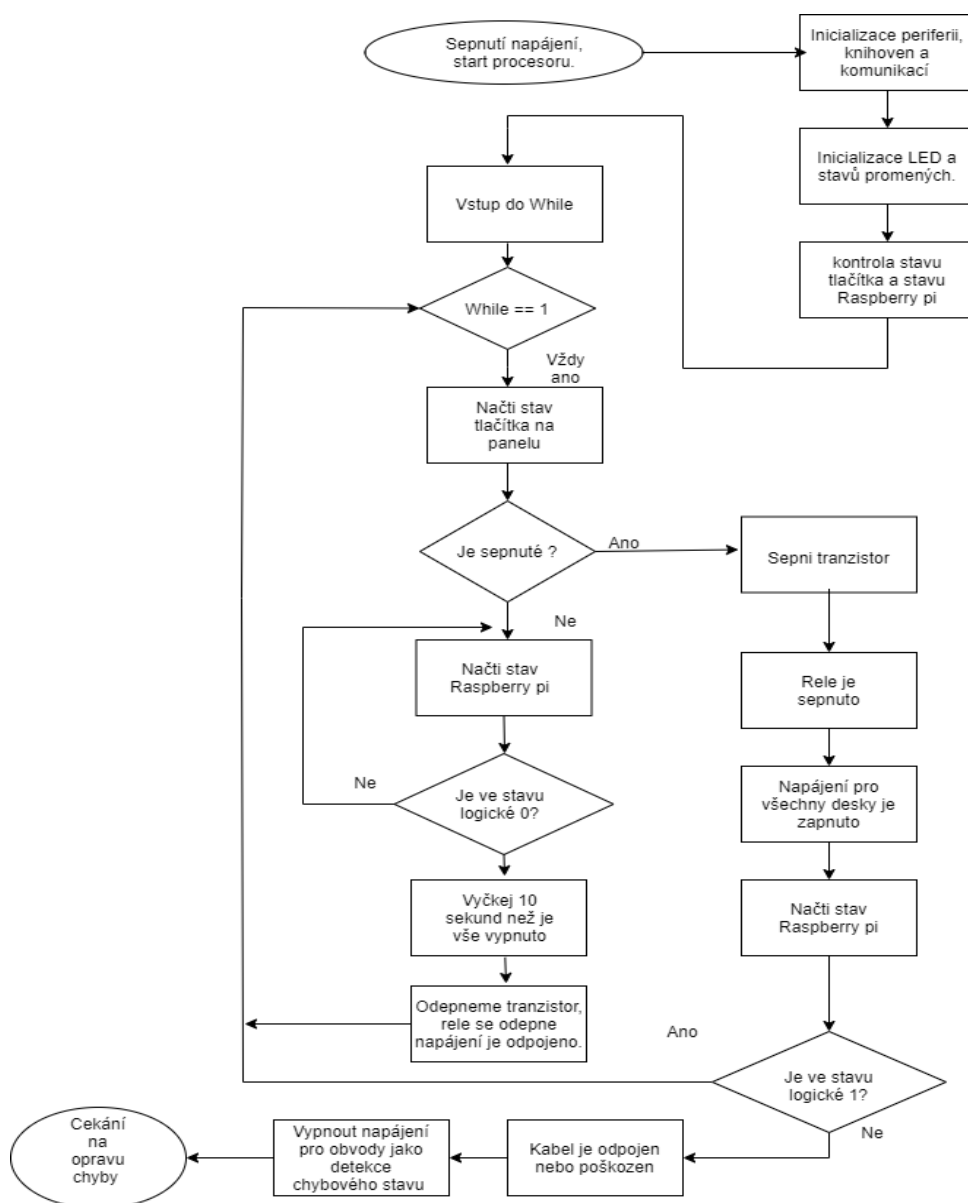


Obrázek 5.4 – Podrobný diagram FW, část příjmu dat z komunikace a jejich zpracování na desce zesílení a posuvu signálu.

5.3 Firmware v modulu spínacího obvodu

Firmware v modulu spínacího obvodu je popsán pomocí vývojového diagramu na obrázku 5.5. Je zde popsán funkční princip, kdy je nejprve po startu procesoru provedena inicializace použitých periférií a jejich HAL knihoven. Následuje inicializace stavu LED, inicializace proměnných do základních hodnot. Po kontrole logické úrovně přivedené z Raspberry Pi, která je monitorovaná pokračuje program do while smyčky. Následně je kontrolováno, zda je sepnuto tlačítko na panelu. Pokud dojde k sepnutí, je udělen příkaz ke spuštění celého

zařízení přivedením napájecího napětí přes spínací relé do zdroje. Po přivedení napájení je spuštěn počítač Raspberry Pi a dochází ke startu operačního systému. Po inicializaci operačního systému běží na pozadí Raspberry Pi program, který nastaví výstup vedoucí do modulu do stavu logické jedničky. Nedojde tak k vypnutí zařízení, dokud není tlačítko na panelu zařízení opět vymáčknuto. V případě že dojde k vymáčknutí tlačítka na panelu, je dán impuls do Raspberry Pi, že se má operační systém ukončit. Systém ukončí všechny programy, dojde k jeho ukončení a po vypnutí je výstup z Raspberry Pi vedoucí do modulu nastaven do stavu logické nuly. Modul následně z důvodu bezpečnosti vyčká 10 sekund a poté odpojí veškeré části zařízení od napájecího napětí tím, že je odpojen napájecí zdroj od síťového napětí. SW běžící na pozadí operačního systému je popsán v následující kapitole o vývoji SW. Zdrojový kód FW je přiložen v elektronické příloze.



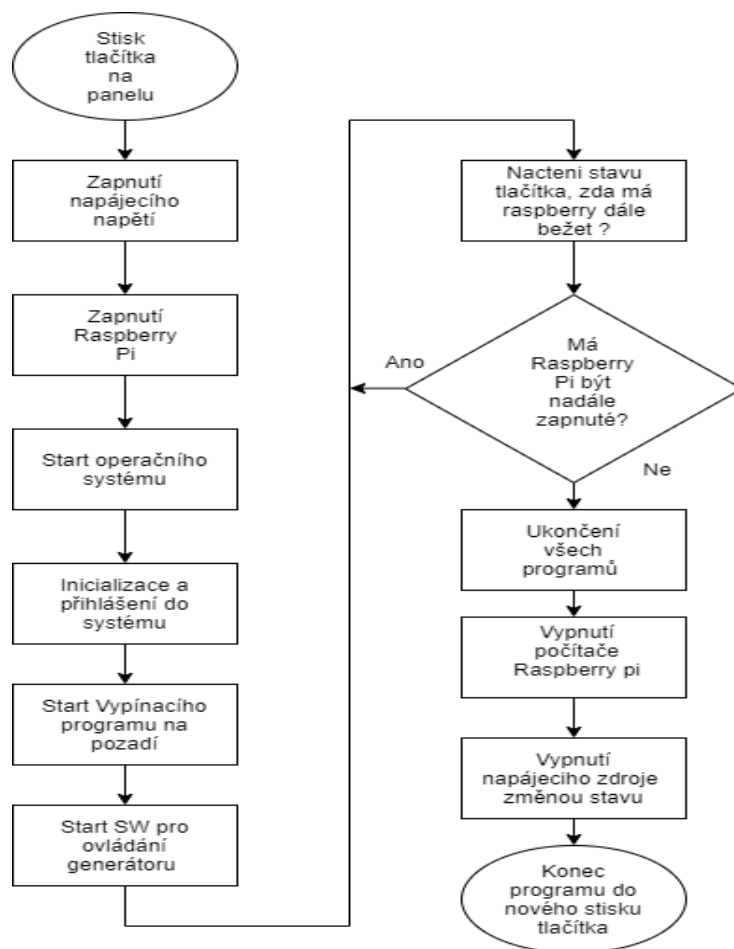
Obrázek 5.5 – Stručný vývojový diagram k FW, modul spínání zařízení.

6 Vývoj Software

Software pro ovládání zařízení byl vyvíjen ve vývojovém prostředí IDLE (Python 3.9 32-bit) a byl napsán v jazyku Python. IDLE je nenáročný konzolový a graficky jednoduchý vývojový prostředí. Pro tvorbu bylo využíváno skriptové části, kdy nebyl psán kód do konzole, ale byl sepsán pomocí skriptu, které se poté v konzoli spouštěly. Pro návrh grafiky a GUI, kterým se zařízení ovládá byl použit software Qt Designer s nástavbou pro jazyk Python.

6.1 Software pro vypínání Raspberry Pi

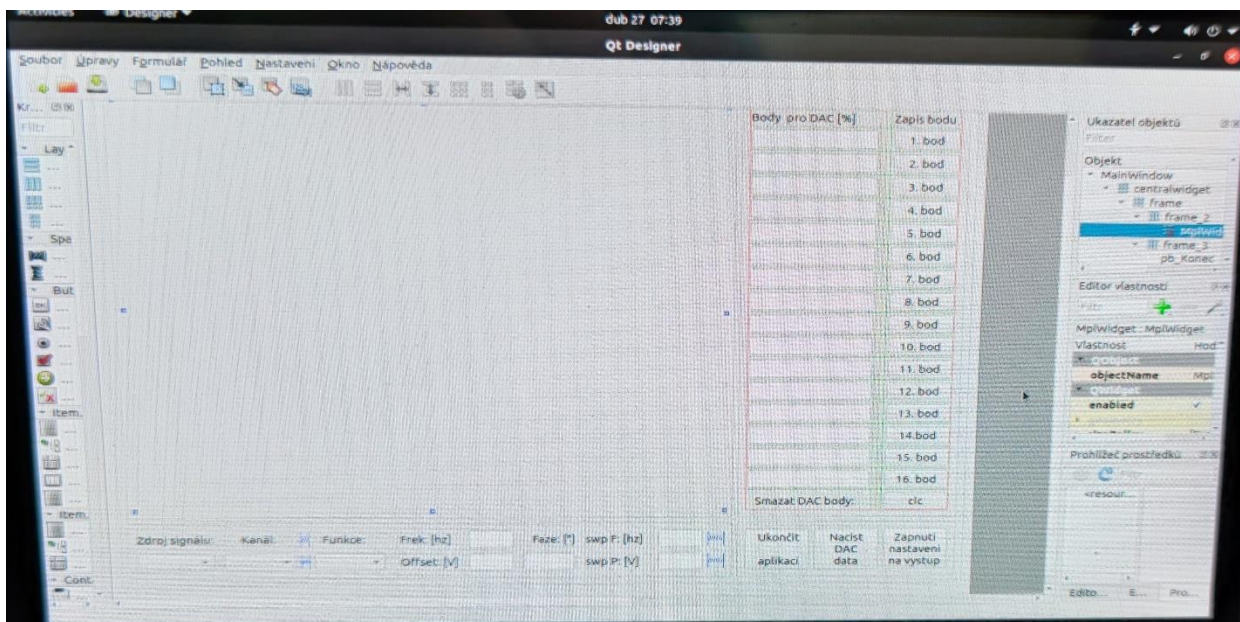
Software pro vypínání Raspberry Pi je krátký program běžící na pozadí operačního systému. Vychází z edukativního návodu (quartoknows.com, 2021), zde pouze upraven pro potřeby zařízení. Software je popsán blokovým diagramem na obrázku 6.1. Hlavní úkol tohoto SW je po startu a inicializaci operačního systému nastavit výstupní pin vedoucí do modulu spínače na úroveň logické jedničky. Zároveň je nastaven také vstupní pin vedoucí do modulu spínače, který snímá, zda nemá dojít k vypnutí počítače. V případě že je detekován impuls na vstupním pinu, je spuštěna sekvence pro vypnutí počítače. Po vypnutí je automaticky nastaven výstupní pin na logickou nulu. Zdrojový kód SW je přiložen v elektronické příloze.



Obrázek 6.1 – Stručný vývojový diagram k SW, zapínání a vypínání zařízení.

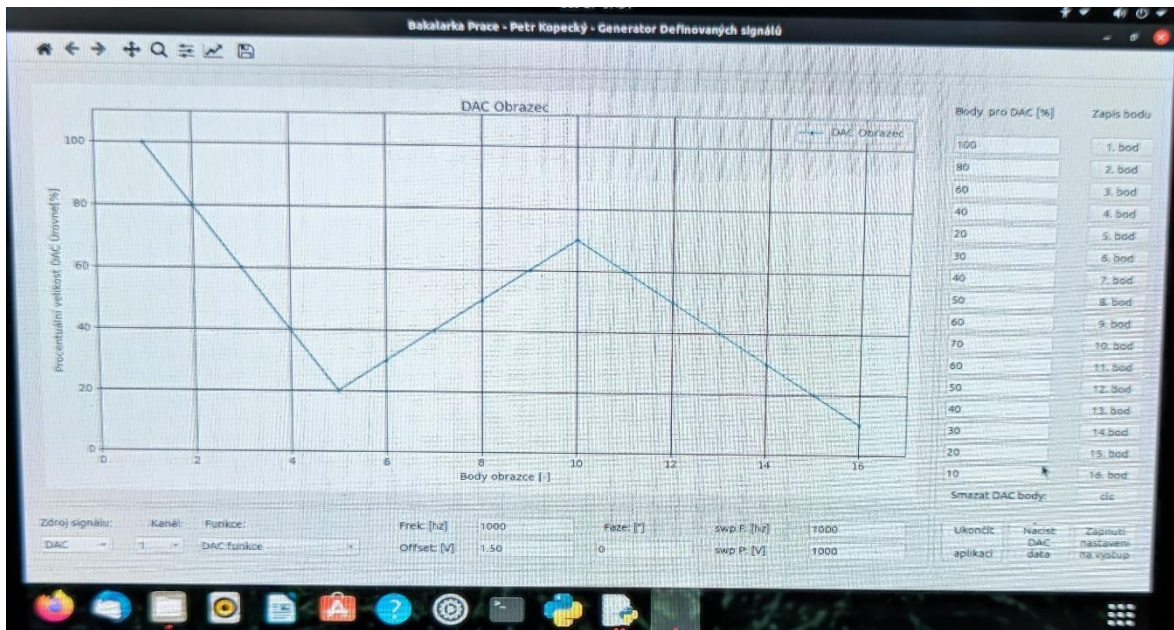
6.2 Grafická podoba ovládacího programu

Grafická podoba GUI byla vytvořena jako nástavba pro ovládání zařízení. Její podobu je možné vidět na obrázku 6.2. Hlavní součástí je graf vložený v levém horním rohu, jehož funkcí je zobrazení vzorové funkce, která bude vykreslena. V pravé části je připraveno 16 bodů pro DAC. Dle zadaných bodů je poté sestavena funkce pro DAC a převedena na data. Každý z bodů je zadáván přes komponentu line edit boxy. Po zadání hodnoty v rozsahu 0 až 100% je nutné potvrdit hodnotu pro zadaný bod pomocí příslušného tlačítka u daného line editu. Potvrzením hodnoty je následně hodnota vykreslena v grafu pro danou úroveň. Ve spodní části je poté možné všechny hodnoty smazat tlačítkem clc. Nastavení vybraného zdroje signálu je realizováno přes combo box v levém dolním rohu, kde je definovaná volba zda bude signál z DDS či DAC nebo jen DAC neperiodicky puls. Vedle volby zdroje signálu se nastavuje výstupní kanál, ze kterého bude signál vysílán. Pro nastavení výstupní funkce slouží poslední combo box. Jeho volby jsou výstupní signály, jako je sinusový signál, obdélníkový signál, trojúhelníkový signál, dále pak rozmítaný sinusový signál, rozmítaný obdélníkový signál a trojúhelníkový signál. Jako poslední varianta jsou DAC data, která jsou definována v rámci zadaných bodů. V pravé spodní části jsou definovány lineedit boxy pro nastavení frekvence výstupního signálu, posuvu a fáze. Pro rozmítaný signál je zde nastavení maximální frekvence a parametru po kterém se bude frekvence zvyšovat. V pravém spodním krajním rohu jsou tlačítka pro ukončení programu, načtení dat DAC ze souboru a tlačítka pro nastavení hodnot na výstup. Na obrázku 6.3 je nastavení DAC hodnot v grafickém rozhraní, na obrázku 6.4 poté nastavení pro funkci sinus.

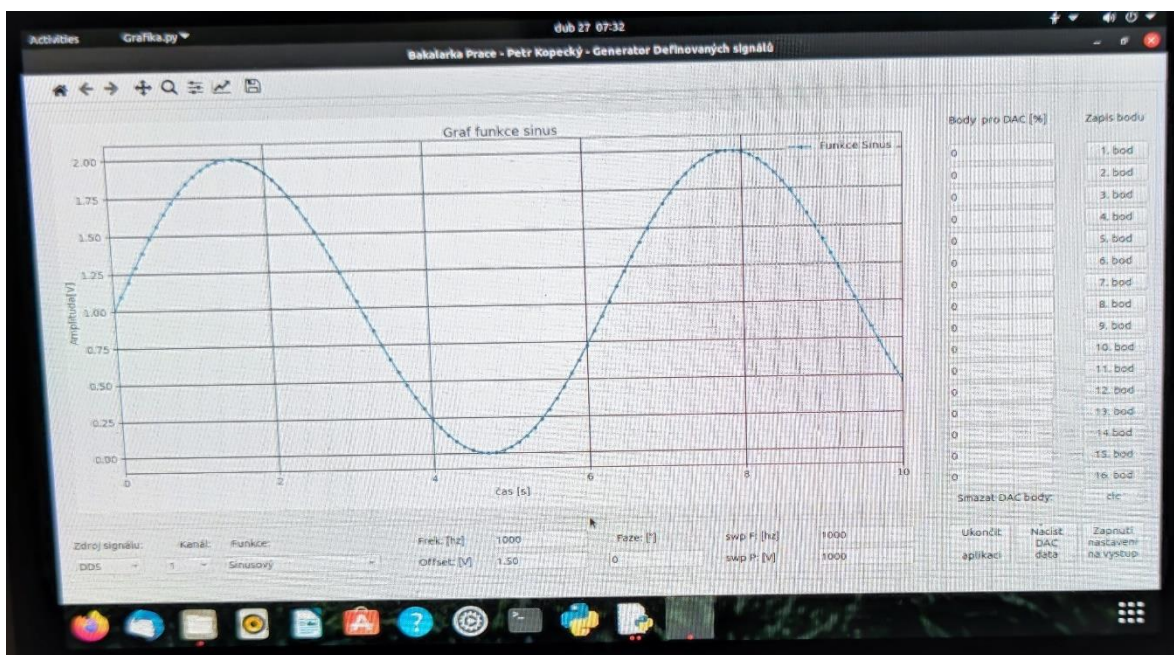


Obrázek 6.2 – Ukázka z grafického vývojového prostředí.

Na obrázku 6.3 je příklad nastavení DAC dat, zde například vykreslení funkce znázorňující „rybičku“. Vykreslený signál pomocí DAC je samozřejmě přiřazený k úrovni, proto se na osciloskopu zobrazí schodovitý. Na obrázku 6.4 je poté možné nastavení funkce sinus s nastavením výstupní frekvence 1 kHz a posuvu signálu.



Obrázek 6.3 – Náhled na finální program, nastavení DAC.

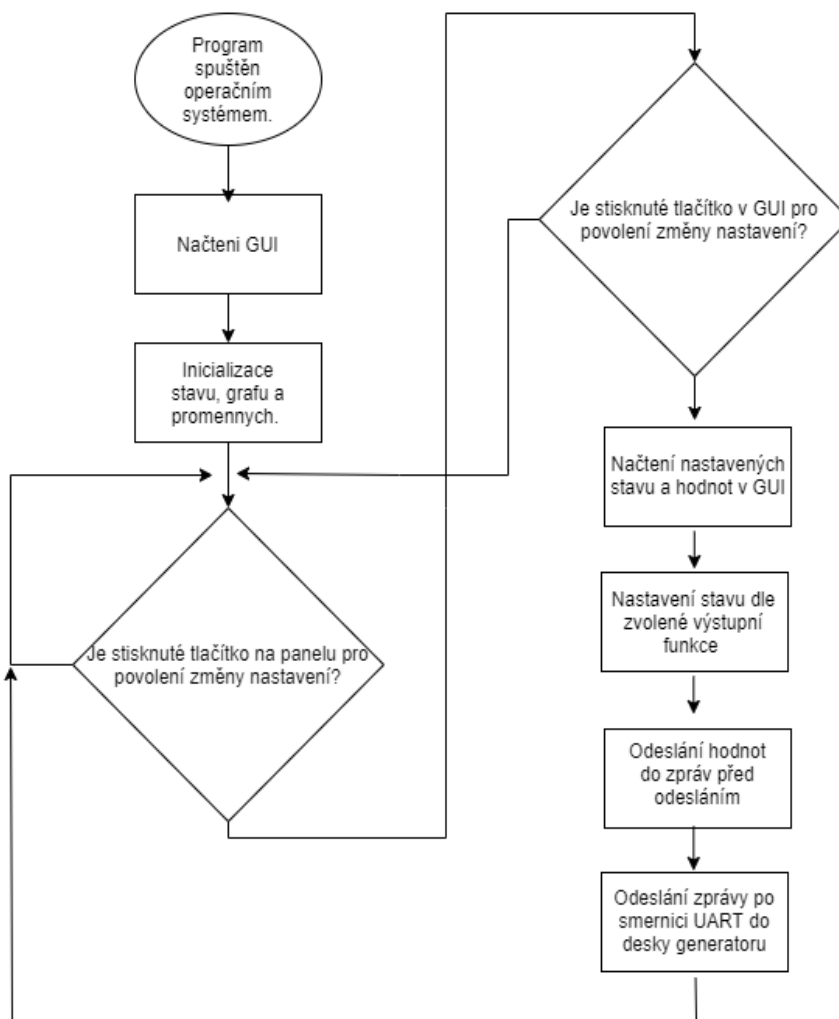


Obrázek 6.4 – Náhled na finální program, nastavení sinus.

6.3 Software ke grafické části

Software ke grafické části navazuje na GUI vytvořené v Qt Designeru. Po vytvoření python skriptu je GUI importováno jako objekt UI přes knihovnu python UILoader. Po načtení UI je provedena inicializace proměnných a komponent v GUI. Následně program čeká na vykonání eventů. Pro změnu nastavení v zařízení je nutné, aby tlačítko na panelu u displeje bylo stisknuto. V případě že tomu tak není, je celé zařízení nastaveno do vypnutého stavu. V případě, že je tlačítko stisknuto, je možné nastavit změnu stavu u zařízení. Změna stavu zařízení je vykonána stisknutím tlačítka: „zapnutí nastavení na výstupu“. Pokud je stisknuto,

dojde k načtení všech nastavení v GUI. Následně jsou data zpracována a připravena pro předání do zpráv. V případě nastavení DAC hodnot je provedena interpolace hodnot. Interpolací je z 16 vstupních hodnot načtených v GUI, průměrováním 2 podobě jdoucích hodnot získáno nové hodnoty mezi nimi. Dopočítáním interpolací je poté dopočítáním získáno 32 hodnot. Po předání dat do zpráv jsou zprávy odeslány po komunikaci UART do desky generátoru. Zprávy odesílané z Raspberry Pi do desky generování jsou na následující tabulce 1. Zprávy jsou vždy složeny sestavením 2 hlaviček a CRC pro kontrolu správnosti dat. Dále obsahují délku a druh zprávy, který udává, jaká činnost se má vykonat. Následují data pro nastavení funkce zařízení. Tabulka 2. je komunikační protokol pro desky zesilovačů se shodným principem. Pro komunikaci Raspberry Pi a desky generátoru je užíváno knihovny Seriál. Python knihovna, která detekuje USB port, na kterém je připojený převodník FTDI USB/UART. Toto řešení bylo zvoleno pro dobrou přenositelnost v rámci operačních systému a možnost nastavovat zařízení i mimo Raspberry Pi v případě poruchy. Na obrázku 6.5 je příklad nastavení knihovny a zpráv pro odeslání pro nastavení přepnutí kanálu 1. na DDS. Podrobně viditelný je komunikační protokol ve zdrojovém kódu přiložen v elektronické příloze bakalářské práce.



Obrázek 6.5 – Náhled na diagram finálního programu.

Tabulka 1 - Komunikační protokol a přehled zpráv odesílaných z Raspberry Pi

Zprávy	Hlavička	Hlavička	Délka	Druh zprávy	Přijata data	CRC
Změna na DDS	0x55	0x75	0x06	0x19	0xAA	0xAF
Změna na DAC	0x55	0x75	0x06	0x20	0xAA	0xAF
Nastavení DDS	0x55	0x75	0x10	0x21	11 bytu dat	0xAF
Nastavení DAC	0x55	0x75	0x2C	0x22	44 bytu dat	0xAF
Nastavení rozmítání DDS	0x55	0x75	0x1D	0x23	24 bytu dat	0xAF
Nastavení zesilovače	0x55	0x75	0x0F	0x14	10 bytu dat	0xAF
Nastavení zesilovače u rozmítání	0x55	0x75	0x0F	0x15	10 bytu dat	0xAF
Nastavení napěťového posuvu signálu	0x55	0x75	0x0B	0x16	4 bytu dat	0xAF
Nastavení vypnutí částí zařízení	0x55	0x75	0x06	0x17	0xAA	0xAF

Tabulka 2 - Komunikační protokol a přehled zpráv odesílaných na desku zesílení a posuvu.

Zprávy	Hlavička	Hlavička	Délka	Druh zprávy	Přijata data	CRC
Nastavení zesilovače	0x55	0x75	0x0F	0x14	10 bytu dat	0xAF
Nastavení zesilovače u rozmítání	0x55	0x75	0x0F	0x15	10 bytu dat	0xAF
Nastavení napěťového posuvu signálu	0x55	0x75	0x0B	0x16	4 bytu dat	0xAF
Nastavení vypnutí částí zařízení	0x55	0x75	0x06	0x17	0xAA	0xAF

```
#!/usr/bin/env python3

import serial
import string
from binascii import unhexlify

#inicializace seriového portu
self.ser = serial.Serial("/dev/ttyUSB0",9600)

#odesleme zprávy
#první byte
bajt = "55"
self.ser.write(unhexlify(bajt))
self.ser.flush()
sleep(0.10)
#druhý byte
bajt = "75"
self.ser.write(unhexlify(bajt))
self.ser.flush()
sleep(0.10)
```

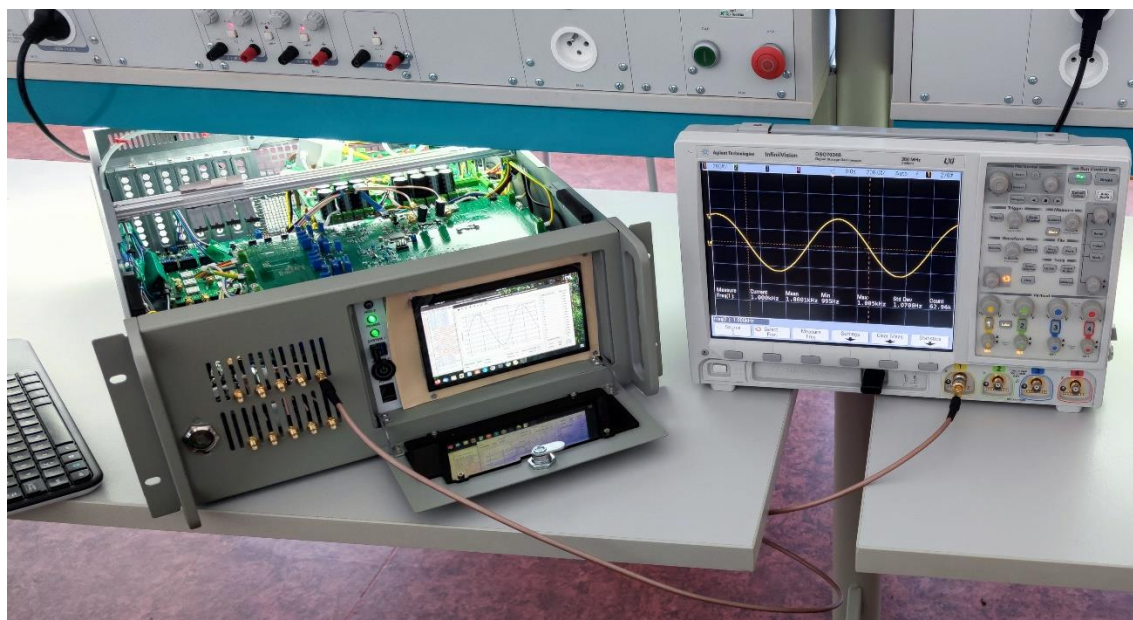
Obrázek 6.6 – Ukázka nastavení USB portu systému Ubuntu a následné odeslání zprávy.

7 Měření parametrů zařízení a jeho částí

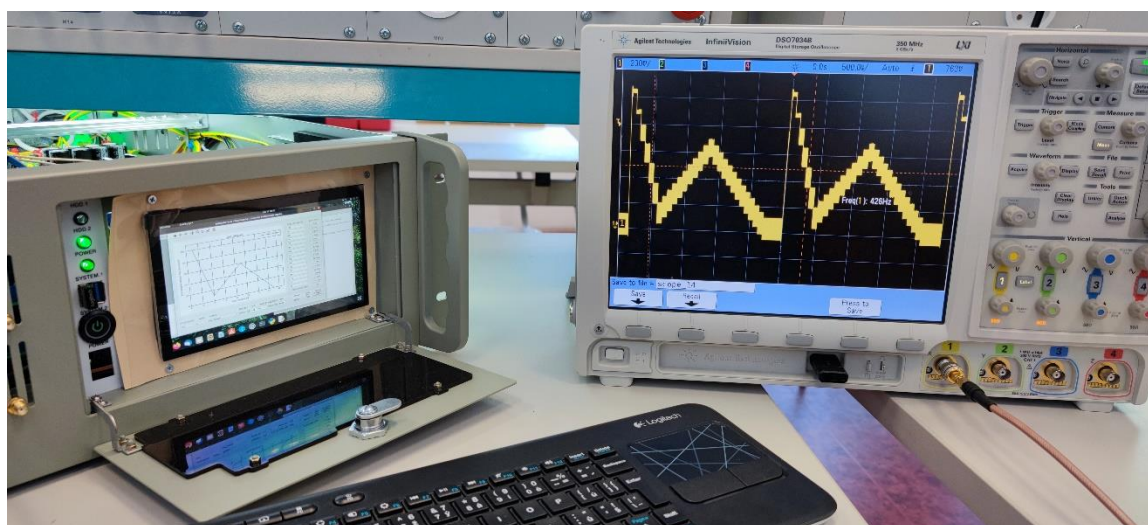
V kapitole měření parametru jsou rozebrány parametry sestaveného zařízení. Výsledky jsou podloženy několika druhy měření, které byly vykonány po sestavení a oživení zařízení. Metod pro změření parametrů zařízení bylo zvoleno několik a v následujících oddílech jsou podrobně rozebrány.

7.1 Ověření funkce zařízení po sestavení

Ověření funkce zařízení je zaměřeno na testování, zda odeslané zprávy nastavují výstupní signál dle požadavků. Zde bylo pro testování zvoleno vykreslení funkce sinus, viditelné na obrázku 7.1, o frekvenci 1. kHz, Náhled na nastavení a ověření DAC je poté viditelný na obrázku 7.2.



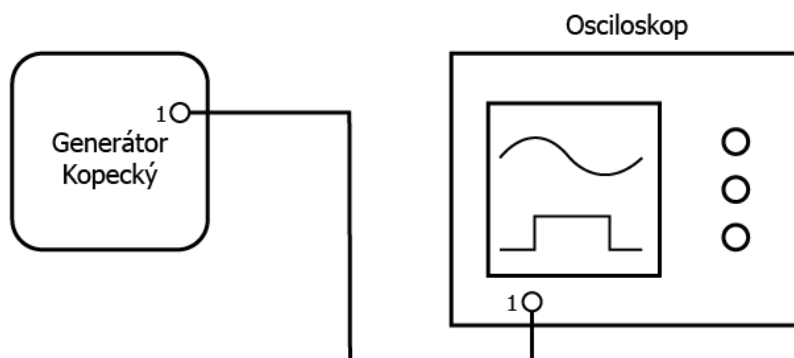
Obrázek 7.1 – Ukázka vykreslené funkce sinus na osciloskopu v rámci testu zařízení.



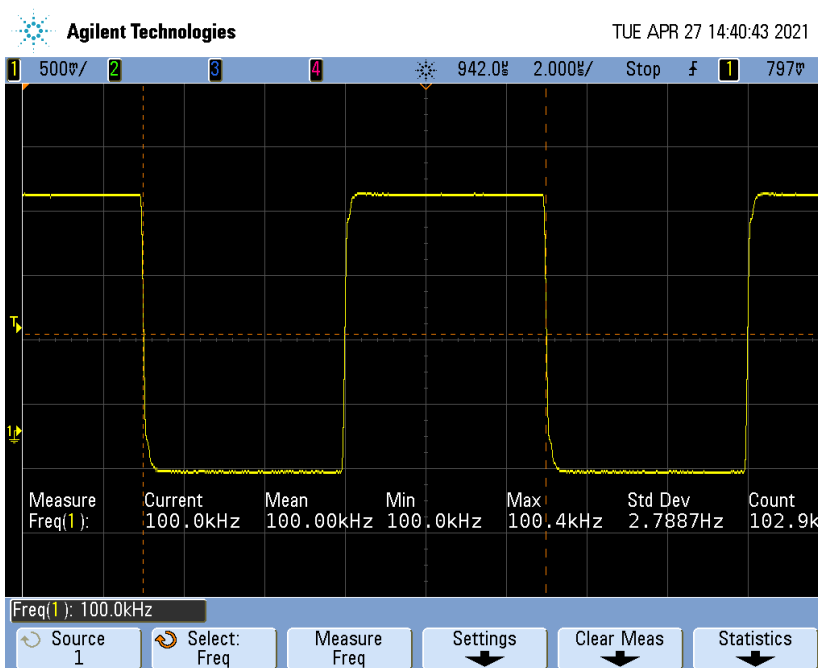
Obrázek 7.2 – Ukázka vykreslené DAC funkce.

7.2 Ověření statistické stability v porovnání s oscilátorem osciloskopu

Metoda pro porovnání statistické stability je založena na vyhodnocení vstupního signálu do osciloskopu. Na obrázku 7.3 je schéma zapojení generátoru k osciloskopu. Po nastavení výstupní funkce a osciloskopu dochází k vyhodnocení stability vstupního signálu pomocí výpočtu frekvence zobrazené na osciloskopu. Funkce measure osciloskopu Agilent DSO7034B umožňuje zaznamenat maximální a minimální hodnotu frekvence, směrodatnou odchylku a počet použitých vyhodnocení signálu. Pro statistické zhodnocení bylo vždy využito více než 100 000 vyhodnocení. Měření za tohoto principu bylo provedeno pro obdélníkový signál na obrázku 7.4, s frekvencí 100 kHz, kde byla naměřena směrodatná odchylka od vstupního signálu 2.7 Hz. Vstupy osciloskopu byly nastaveny na 50 ohmů a zdroj signálu byl DDS obdélníkový. Měření pro další frekvence či funkce je přiloženo v tištěných přílohách bakalářské práce, pod přílohou K.



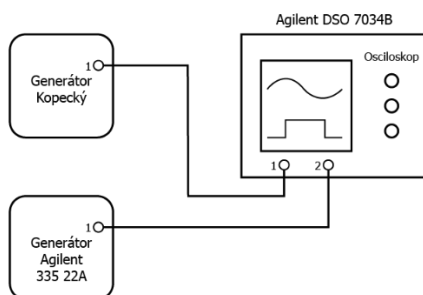
Obrázek 7.3 – Ukázka schéma zapojení.



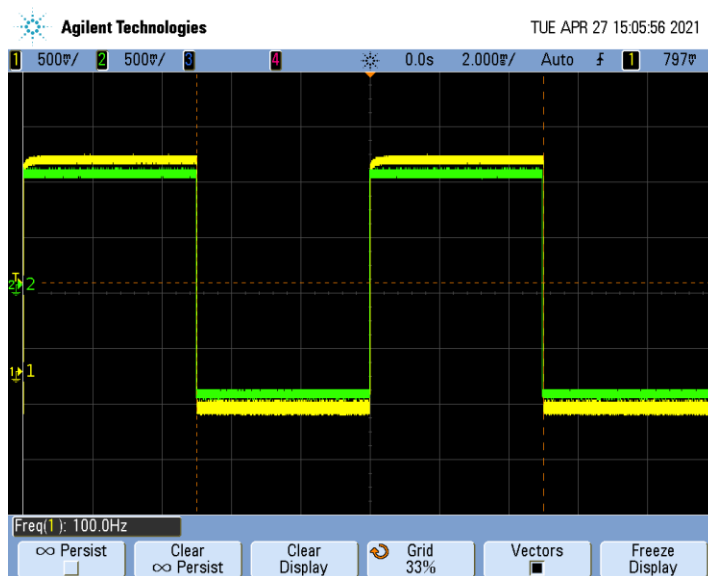
Obrázek 7.4 – Náhled na osciloskop při měření této metody, v záběru statistické měření obdélníkového signálu o frekvenci 100 kHz.

7.3 Měření správnosti signálů

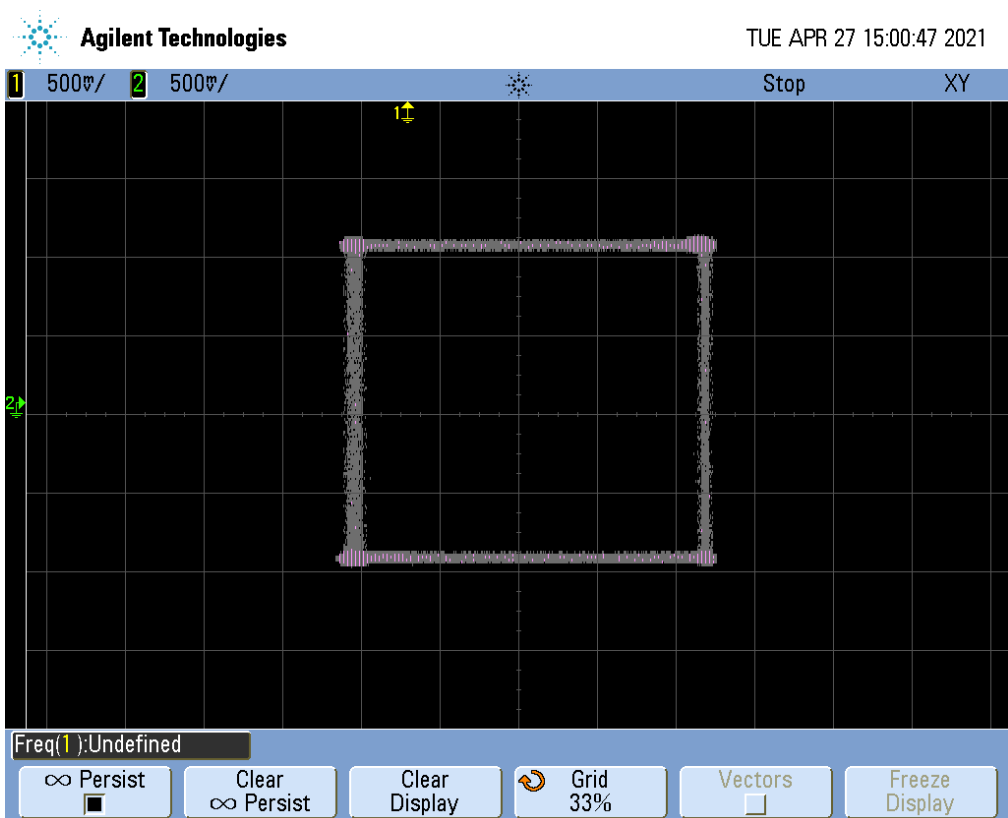
Metoda pro měření skutečné frekvence signálů je založena na porovnání generovaného signálu a signálu stejných parametrů nastavený na přesném komparačním generátoru signálu, na obrázku 7.5 je schéma připojení obou generátorů k osciloskopu. Oba signály jsou přivedeny na vstupy osciloskopu. Následně je na referenčním generátoru nastavena frekvence a fáze tak, aby došlo k synchronizaci s testovaným generátorem. Hodnoty nastavené na referenčním generátoru jsou odečteny a uloženy v tabulce 3. V tabulce jsou dále vyneseny nastavené hodnoty na testovaném generátoru a rozdíl hodnot mezi generátory, který udává chybu navrženého zařízení. Jako přesný komerční generátor byl použit Agilent 33522A s frekvenčním rozsahem od 1 μ Hz do 30 MHz pro sinusový a obdélníkový signál. Pro trojúhelníkový signál je frekvenční rozsah jen 1 μ Hz do 200 KHz. Jeho další předností je možnost plynule regulovatelného fázového posuvu a přesné nastavení frekvence na 6 desetinných míst. Měření tímto způsobem bylo provedeno pro obdélníkový signál (na obrázku 7.6), s frekvencí 100 Hz. V tomto byla naměřena odchylka od signálu 23,95 mHz. Na obrázku 7.7 je Lissajouseův obrazec pro obdélníkové signály při shodě signálu o frekvenci 1.kHz. Měření pro další frekvence či funkce je přiloženo v tištěných přílohách bakalářské práce, pod přílohou L.



Obrázek 7.5 – Ukázka schéma zapojení k měření.



Obrázek 7.6 – Ukázka z měření, překrytí signálu o stejné frekvenci, pro frekvenci 100 Hz.



Obrázek 7.7 – Ukázka Lissajousova obrazce na osciloskopu pro obdélníkové signály při shodě signálu o frekvenci 1 kHz.

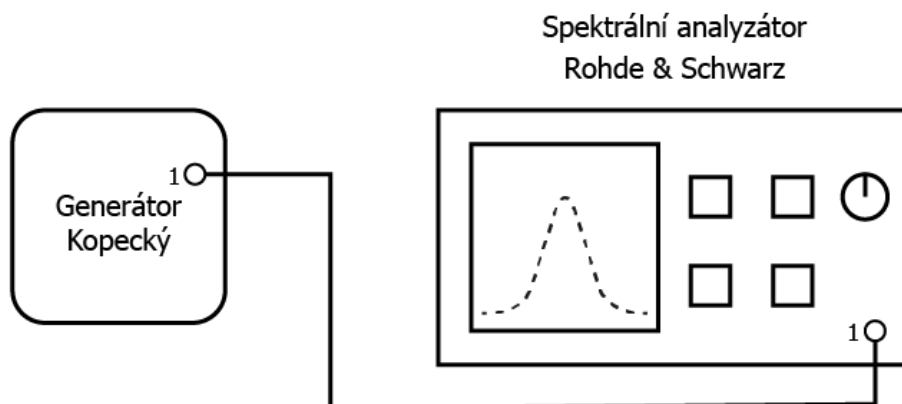
Tabulka 3 – Naměřené hodnoty nastavených frekvencí a odchylek v porovnání generátorů.

	Frekvence 1.	Frekvence 2.	Frekvence 3.	Frekvence 4.	Frekvence 5.	Frekvence 6.	Frekvence 7.
Agilent generátor	10,058Hz	100,02395 1 Hz	1000,0529 Hz	10000,064 Hz	99999,893 Hz	999998,68 Hz	8999985,60 0 Hz
Kopecký generátor	10 Hz	100 Hz	1 kHz	10 kHz	100 kHz	1 MHz	10 Mhz
Odchyka	58 mHz	23,95 mHz	52,85 mHz	64 mHz	107 mHz	1,32 Hz	14,44 Hz

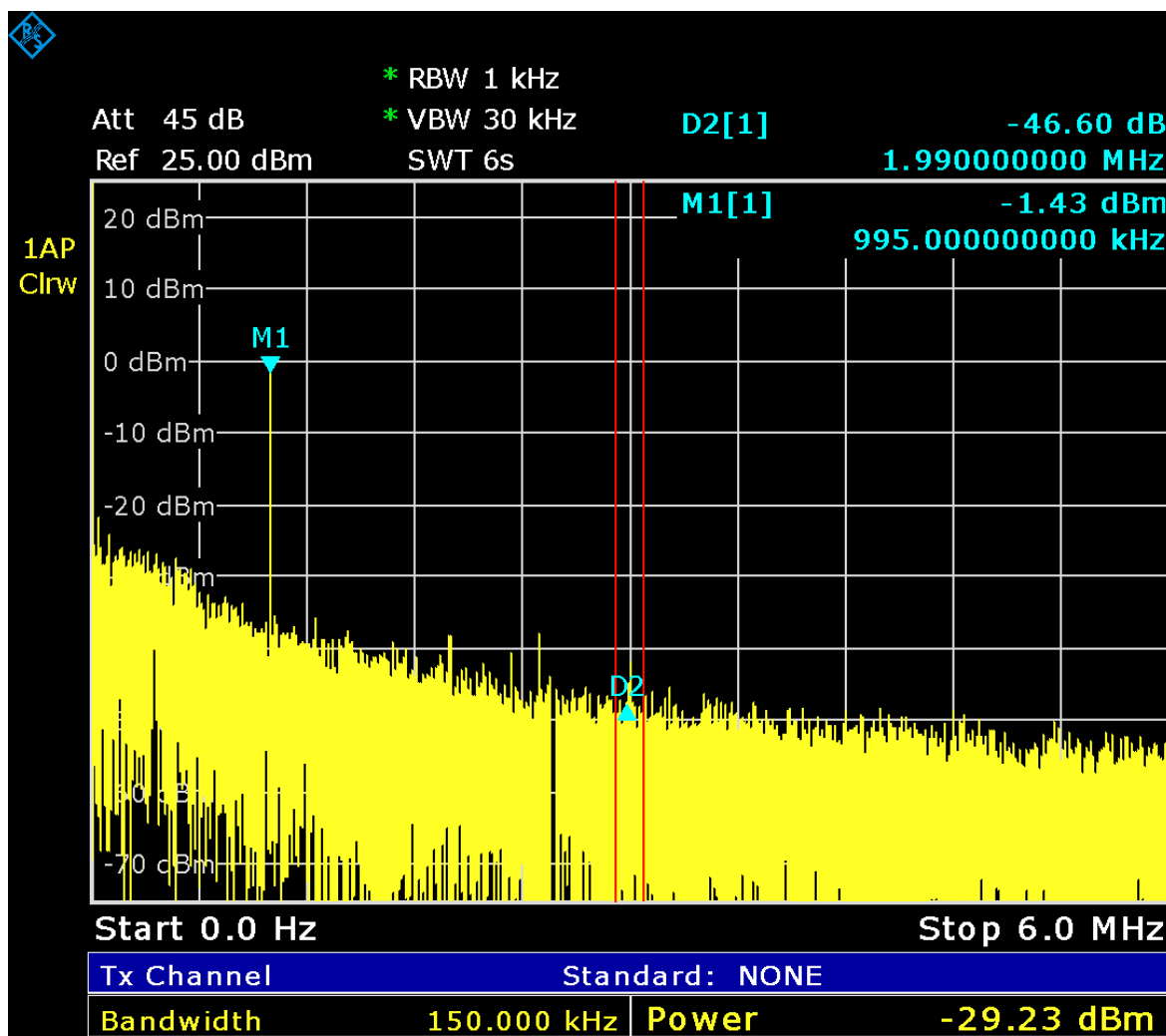
7.4 Věrnost zobrazení signálů

V rámci měření generátoru bylo provedeno také měření ve spektrální oblasti za účelem ověření věrnosti průběhu. V rámci měření byly proměřeny všechny 3 kanály generátoru, pro funkce sinus, obdélník i trojúhelník. Frekvence všech funkcí byla nastavena na 1 kHz a poté 1 MHz. Na obrázku 7.8 je schéma zapojení měřícího pracoviště. Naměřená data jsou ukázaná na obrázku 7.9, kde je zobrazeno spektrum obdélníku o frekvenci 1 MHz, zde je vidět první harmonická, vrchol o amplitudě -1,43 dBm, tedy nastavená frekvence. Dále jsou zde vidět následující harmonické složky s klesající amplitudou, kde následující harmonická složka má dvojnásobnou frekvenci než původní. Dle teorie signálu je obdélník složen z nekonečného počtu sinusových složek, tedy harmonické složky budou s klesající

amplitudou klesat až do nekonečna. Měření pro další frekvence či funkce ve spektru je přiloženo v tištěných přílohách bakalářské práce, pod přílohou M.



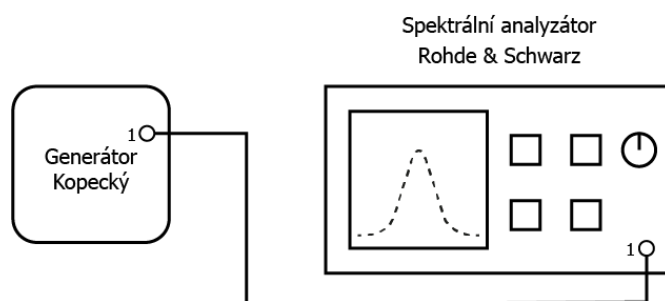
Obrázek 7.8 – Ukázka schéma zapojení k měření.



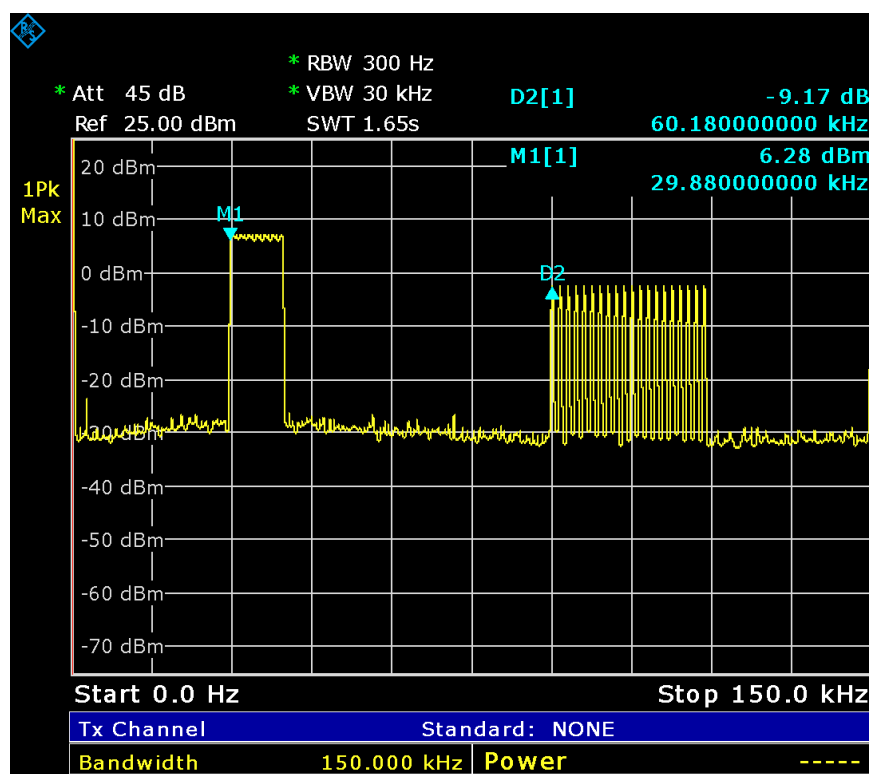
Obrázek 7.9 – Ukázka spektrální oblasti pro obdélníkový signál.

7.5 Ověření rozmítání signálů

V rámci měření generátoru bylo provedeno měření rozmítaného signálu ve spektrální oblasti. V rámci měření byly proměřeny všechny 3 kanály generátoru, pro funkce rozmítaný sinusový signál, rozmítaný obdélníkový signál i rozmítaný trojúhelníkový signál. Frekvence všech funkcí byla nastavena na rozmítání od 30 kHz do 40 kHz po 1 kHz. Na obrázku 7.10 je schéma zapojení k měření. Naměřená data jsou na obrázku 7.11, kde je zobrazeno spektrum rozmítání obdélníku od frekvence 30 kHz do 40 kHz, zde jsou vidět první harmonické nastavených frekvencí. Dle teorie signálu je obdélník složen z nekonečného počtu sinusových složek, tedy harmonické složky budou s klesající amplitudou klesat až do nekonečna. Měření pro další frekvence či funkce ve spektru je přiloženo v tištěných přílohách bakalářské práce, pod přílohou N.



Obrázek 7.10 – Ukázka schéma zapojení k měření.



Obrázek 7.11 – Ukázka spektrální oblasti pro rozmítaný obdélníkový signál.

Závěr

Cílem bakalářské práce bylo navrhnout vlastní koncept a realizovat funkční zařízení generátoru definovaných signálů

V úvodu bakalářské práce je rozebrán teoretický základ k teorii signálu, kde je rozebrán úvod do diskretních a spojitých signálů, decimace a interpolace signálu, která byla užita pro dopočítání dat u DAC. Následně je zde krátký úvod do spektrální oblasti, která je užívána při měření parametrů zařízení. Následně bylo rozebráno několik principů generování signálů ze získaných poznatků z literatury a z nabízených řešení byl vybrán koncept vlastního řešení v kapitole 3, kde je nejdříve rozebrán celý koncept práce a poté jsou rozebrány koncepty jednotlivých částí zařízení a také je zde rozebrán výběr z řešení pro následnou realizaci.

Následně jsou v kapitole 4. rozebrány reálné konstrukční části, ze kterých je sestavené celé zařízení. Nejprve došlo k proměření S-Parametru kabelu pro signálové cesty a zakončovacích impedancí na 50Ω . Dle proměření vychází všechny útlumy kabelu pro kmitočty do 2 GHz adekvátní pro použití. Testovací deska generátoru sloužila pro otestování zapojení procesoru STM32 a obvodů s úspěšným výsledkem. Získané poznatky byly použity ve finální verzi modulu pro generování signálů. Ve finální verzi byl použitý obvod DDS od firmy Analog Devices AD9833 s proměřenými parametry od 10 Hz do 1 MHz, pro signály sinusového, obdélníkového a trojúhelníkového signálu. Dále zde byla navržena také signálová cesta s otestovaným obvodem ADG918, který byl pro příznivé parametry vstupního signálu od DC až po 4 GHz a jednoduchého přepínání pouze napěťové úrovně logické 0 a 1. Jako DAC obvod byla použita vnitřní periferie STM32, zde je reálně možná maximální frekvence pouze 100 kHz, z tohoto důvodu bude pro další vylepšení práce v navazujícím studiu navrženo modulu s rychlejšími DAC pro vylepšení parametru zařízení.

Další částí bakalářské práce je DPS pro zesílení signálu a nastavení offsetu, tato část prošla delším vývojem a testováním. Zesílení operačního zesilovače je ovládáno příkazy příchozí po UART komunikaci. Příchozí zprávu procesor STM32 zpracuje a na základě vnitřní programové logiky nastaví elektronické multiplexorové přepínače zpětnovazebního odporu, čímž je operačnímu zesilovači nastaveno výstupní napětí. Z důvodu použití nekvalitních čínských trimerů došlo k rozkmitání operačního zesilovače, na základě tohoto problému bylo provizorně nastaveno zesílení vstupního napětí na dvojnásobek vstupního. V rámci budoucích úprav bude tento problém opraven.

Dle měření finálního zařízení je stabilita výstupních funkcí na nastavených frekvencích v přijatelných mezích a zařízení je vhodné pro měřicí účely. Rozmítání signálu bylo otestováno spektrálním analyzátozem a byla prokázána funkčnost rozmítání signálu.

Zařízení splnilo veškeré požadavky a zadání bakalářské práce v plném rozsahu. V rámci plánovaných modifikací je plánováno opravit drobné nedostatky a vylepšit navržený generátor o syntetizátor signálu LMX2572 nebo LMX2595. Dále bude vylepšeno generování pomocí DAC, případně bude zařízení osazeno vlastními moduly s DDS.

Literatura

- 352LAB: Zpracování signálů* [online], 2009. VSB Ostrava: Studijní materiály [cit. 2021-05-07]. Dostupné z: http://352lab.vsb.cz/Podklady/05_ZpracSig/signaly.htm
- BRTNÍK, Bohumil, 2011. *Elektrická měření pro bakaláře*. 1. vyd. Praha: BEN - technická literatura. ISBN 978-80-7300-405-7.
- BRTNÍK, Bohumil, 2014. *Základy obvodové techniky 2*. 1. vydání. Praha: BEN - technická literatura. ISBN 978-80-7300-525-2.
- Crystal-oscillator* [online], 2020. Internetový obrázek: cz.dipcrystal.com [cit. 2021-05-07]. Dostupné z: <http://cz.dipcrystal.com/info/how-to-choose-crystal-oscillator-i-xos-41260379.html>
- Cs.qaz.wiki, 2020. In: *Cs.qaz.wiki* [online]. [cit. 2021-05-02]. Dostupné z: https://cs.qaz.wiki/wiki/Spark-gap_transmitter
- Datasheet AD9833* [online], 2003-2021. Norwood, Massachusetts, USA: Analog Devices [cit. 2021-05-02]. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/ad9833.pdf>
- DAVÍDEK, Vratislav a Pavel SOVKA, 1996. *Číslicové zpracování signálů a implementace*. Vyd. 1. Praha: České vysoké učení technické. ISBN 80-01-01530-0.
- DOLEČEK, Jaroslav, 2009. *Moderní učebnice elektroniky*. 1. vyd. Praha: BEN - technická literatura. ISBN 978-80-7300-240-4.
- EISELE, Robert, 2008. *NE555 - obrázek* [online]. Berlin: xarg.org [cit. 2021-05-07]. Dostupné z: <https://www.xarg.org/tools/ne555-astable-circuit-calculator>
- Elektronické zpracování signálů* [online], 1998. Praha: Karolinum, nakladatelství UK [cit. 2021-05-02]. Dostupné z: <https://physics.mff.cuni.cz/kfpp/skripta/elektronika/kap8/pevodnky.html>
- Elektronika* [online], 2001. [cit. 2021-05-02]. Dostupné z: <http://slaboproud.sweb.cz/elt2/stranky1/elt050.htm>
- Elektrorevue.cz: S - parametry* [online], 2002. Brno: Ústav mikroelektroniky, FEKT VUT [cit. 2021-05-03]. Dostupné z: <http://www.elektrorevue.cz/clanky/02029/index.html>
- FFT - obrázek* [online], 2021. Švýcarsko: NTI Audio [cit. 2021-05-07]. Dostupné z: <https://www.nti-audio.com/en/support/know-how/fast-fourier-transform-fft>
- Funkční generátor - obrázek* [online], 2021. Internetový obrázek: cs.wikipedia.org [cit. 2021-05-07]. Dostupné z: https://cs.wikipedia.org/wiki/Funk%C4%8Dn%C3%AD_gener%C3%A1tor

Home.mlab.cz [online], 2015. [cit. 2021-05-03]. Dostupné z:
<http://home.mlab.cz/Articles/Texts%20Krouzek/Decibely%20a%20Nepery/DOC/Decibely%20a%20Nepery.cs.pdf>

HRUBÍNSKÝ, Marian, 2019. *Elso: Čo je to True RMS - efektívna a stredná hodnota?* [online]. Trenčín: Elso Philips Service, spol. s r.o. [cit. 2021-05-07]. Dostupné z:
<https://www.else.sk/sk/blog/technologie/co-je-to-true-rms-efektivna-a-stredna-hodnota>

JANÍČEK, Petr, 2009. *Pjenicek.sweb.cz* [online]. [cit. 2021-05-02]. Dostupné z:
<http://pjenicek.sweb.cz/radio/navodyj1/Meisoscil1.html?fbclid=IwAR1w1t0jz-HOjbecVpaa3-cJc1fbW3NyCSXc5eui-rIFUe3n-fuLCm0UPv0>

Klopný obvod - Obrázek [online], 2021. Internetový zdroj, : Wikipedia [cit. 2021-05-07]. Dostupné z: https://cs.wikipedia.org/wiki/Klopn%C3%BD_obvod

Krabice-obrazek [online], 2021. Praha: Alza.cz [cit. 2021-05-07]. Dostupné z:
<https://www.alza.cz/datacom-ipc975-wh-580mm-d384793.htm>

LOSENICKÝ, Miroslav, 2012. *Elektrická měření - Elektronická verze: Školní skriptum*. 1. vydání. Pardubice.

MALINA, Václav, 2013. *Poznáváme elektroniku I*. 4. vyd. České Budějovice: Nakladatelství KOPP. ISBN 978-80-7232-376-0.

MÁŠA, Pavel, 2011. Přednáška 1. *Elektronické obvody I* [online]. (), 3 [cit. 2021-02-27]. Dostupné z: <http://amber.feld.cvut.cz/vyu/eo1/files/lectures/Prednaska1.pdf>

MATUSZCZYK, Jacek, 2005. *Antény prakticky*. 3. české vyd. Praha: BEN - technická literatura. ISBN 80-7300-178-0.

Mautner: Analýza a zpracování signálů (AZS) [online], 2015. Praha: CVUT učební materiály [cit. 2021-05-07]. Dostupné z: <http://www.kiv.zcu.cz/~mautner/Azs/>

MyIms [online], 2006. [cit. 2021-05-02]. Dostupné z: <https://www.myIms.cz/zapojeni-casovace-555/>

Obvod pro offset signálu [online], 2019. Texas, USA: Texas Instruments [cit. 2021-05-02]. Dostupné z:
https://www.ti.com/lit/an/sbaa343/sbaa343.pdf?ts=1619988814409&ref_url=https%253A%252F%252Fwww.google.com%252F

Oscilátory,sse-najizdarne.cz [online], 2006. Střední škola elektrotechnická, ostrava.: školní skriptum. [cit. 2021-05-02]. Dostupné z: https://www.sse-najizdarne.cz/dokumenty/studijni_materialy/ov/uc_text_oscil%C3%A1tory.pdf

PIDANIČ, Jan, 2019. *Digitální zpracování signálů* [online]. In: PIDANIČ, Jan. 1. vydání. Pardubice: Studijní opora, Univerzita Pardubice, 13 přednášek. [cit. 2021-02-25]. Dostupné z: Studijní opora, Univerzita Pardubice

Praktická elektronika [online], 2018. [cit. 2021-05-02]. Dostupné z: https://cs.wikibooks.org/wiki/Praktick%C3%A1_elektronika/Opera%C4%8Dn%C3%AD_zesilova%C4%8De

Programovatelný generátor signálu - obrázek [online], 2021. Internetový obchod: Drátek.cz [cit. 2021-05-07]. Dostupné z: https://dratek.cz/arduino/1671-programovatelný-generator-signalu-dds-pro-sinusove-a-ctvercove-vlny-ad9833.html?gclid=CjwKCAjwm7mEBhBsEiwA_of-TKUqPiJ79LuKuJLbWSHrPC7NwkufIZoWuZLm_oTxHQYVfBLFjKjUeRoCIa4QAvD_BwE

Průběh signálu-Obrázek [online], 2020. Internetový zdroj: Wikipedia [cit. 2021-05-07]. Dostupné z: https://cs.wikipedia.org/wiki/Pr%C5%AFb%C4%9Bh_sign%C3%A1lu

REICHL, Jaroslav a Martin VŠETIČKA, 2011. *Impuls televizního signálu* [online]. Praha: Encyklopedie fyziky [cit. 2021-05-07]. Dostupné z: <http://fyzika.jreichl.com/main.article/view/1381-impuls-televizniho-signalu>

REJFEK, Luboš, 2020. *Elektrická měření pro bakaláře*. [online]. Pardubice: Školní skriptum [cit. 2021-05-03]. Dostupné z: Studijní opora, Univerzita Pardubice

Sigenol: Princip generátorů DDS [online], 2004. [cit. 2021-05-02]. Dostupné z: <https://web.archive.org/web/20120123204133/http://www.signalni-generatory.cz/theory.php>

Střídavý proud [online], 2020. Brno: moodle.sspbrno.cz učební materiál [cit. 2021-05-07]. Dostupné z: https://moodle.sspbrno.cz/pluginfile.php/7479/mod_resource/content/1/St%C5%99%C3%ADdav%C3%BD%20prooud.pdf

ŠÍDLO, Míra, 2019. *Oklufc: Základní měření na koaxiálu* [online]. České Budějovice: Nagano.cz, radioamaterský server [cit. 2021-05-07]. Dostupné z: http://oklufc.nagano.cz/radiotechnika/mereni_kabel/m_kabel.htm

ŠIMÁČEK, Vladimír, Jitka DRÁPALOVÁ a Václav ILČÍK, 2015. *Spojovací technika* [online]. 1. vydání. Brno: Code Creator,s.r.o. [cit. 2021-02-24]. ISBN 978-80-88058-14-4. Dostupné z: publi.cz/books/86/Cover.html

UHLÍŘ, Jan, Pavel SOVKA a Roman ČMEJLA, 2003. *Úvod do číslicového zpracování signálů*. Vyd. 1. Praha: Vydavatelství ČVUT. ISBN 80-01-02799-6.

Využití přímé kmitočtové syntézy v radiotechnice [online], 2003. Brno: VUT v Brně, Fakulta elektrotechniky a komunikačních technologií. [cit. 2021-05-02]. Dostupné z: <http://www.elektrorevue.cz/clanky/03048/index.html>

ZAPLATÍLEK, Karel a Bohuslav DOŇAR, 2006. *MATLAB: začínáme se signály*. 1. vyd. Praha: BEN - technická literatura. ISBN 80-7300-200-0.

Žirafoviny [online], 2008. 2008-2020 Žirafoviny: XOOPS 2.5.10 [cit. 2021-05-02].

Dostupné z:

<https://www.zirafoviny.cz/modules/news/article.php?storyid=268&fbclid=IwAR3fzNyZhMoNuqUYryYF4uAl8T1psZqBVRqSTIZQYK3fn8onZ0u5IVdLhT8>

STM32 library for AD9833 [online]. neznáme.: github project, 2020 [cit. 2021-5-3].

Dostupné z: <https://github.com/Bardia-Afshar/AD9833-STM32>

STM32 Core libraries [online]. Geneva, Switzerland: STMicroelectronics, 2021 [cit. 2021-

5-3]. Dostupné z: <https://www.st.com/en/embedded-software/stm32-standard-peripheral-libraries.html>

Python chart import library [online]. Netherland: www.mfitzp.com, 2020 [cit. 2021-5-3].

Dostupné z: <https://www.mfitzp.com/tutorials/plotting-matplotlib/>

Python Core libraries [online]. Wilmington, Delaware, USA: Python Software Foundation,

2001 - 2021 [cit. 2021-5-3]. Dostupné z: <https://docs.python.org/3/library/>

Python knihovna PyQt5 [online]. UK: The Qt Company, 2012 [cit. 2021-5-3]. Dostupné z:

<https://pypi.org/project/PyQt5/>

Python knihovna Serial [online]. 2001 [cit. 2021-5-3]. Chris Liechti. Dostupné z:

<https://pythonhosted.org/pyserial/>

Python web pypi.org [online]. 2021 [cit. 2021-5-3]. Wilmington, Delaware, USA:

PythonSoftware Foundation. Dostupné z: <https://pypi.org/>

quartoknows.com: Raspberry Pi off by python [online]. 2021 [cit. 2021-5-3]. The Quarto

group. Dostupné z: https://www.quartoknows.com/page/raspberry-pi-shutdown-button?fbclid=IwAR0UrRdkxzYgo4zwdCT-jSNc1gYIQ7-4XXytrenIDSv_kexLH2gXzuGvnAQ

HUNTER, John, Darren DALE, Eric FIRING a Michael DROETTBOOM. *Python*

Knihovna Matplotlib [online]. USA: Matplotlib development team, 2012 [cit. 2021-5-3].

Dostupné z: https://matplotlib.org/stable/api/_as_gen/matplotlib.pyplot.plot.html

Autodesk EAGLE [online]. 2021 [cit. 2021-5-3]. Autodesk. Dostupné z:

<http://eagle.autodesk.com/eagle/software-versions>

Datasheety od Analog Devices [online]. 2021 [cit. 2021-5-3]. Analog Devices. Dostupné z:

<https://www.analog.com/en/index.html>

Datasheety od STMicroelectronics [online]. 2021 [cit. 2021-5-3]. STMicroelectronics .

Dostupné z: https://www.st.com/content/st_com/en.html

Seznam Tištěných příloh

V následujícím seznamu příloh jsou v odrážkách popsány tištěné přílohy k bakalářské práci, zbylé přílohy jsou zaznamenány v elektronických přílohách.

Příloha A: Úryvek datasheetu k obvodu AD9833	91
Příloha B: Úryvek z datasheetu STM32G474VET	92
Příloha C: Měření S - parametru signálových kabelů	93
Příloha D: Měření zakončovacích impedancí 50 Ω	94
Příloha E: Úryvek z datasheetu obvodu ADG918.....	95
Příloha F: Schéma a návrh DPS k desce přepínače	96
Příloha G: Měření S-parametru přepínače, přizpůsobení cesty obvodem ADG918.	97
Příloha H: Deska generování signálu	98
Příloha I: Úryvek z Datasheetu Operačního zesilovače AD8397.....	112
Příloha J: Výpočty pro obvod posuvu, úryvky z datasheetu a následný výpočet pro vlastní zapojení.....	113
Příloha K: Měření stability	117
Příloha L: Měření přesnosti	119
Příloha M: Měření ve spektru.....	121
Příloha N: Měření rozmítání.....	123
Příloha O: Fotky desek a finálního zařízení	125

Seznam Elektronických příloh

Přílohy v elektronické podobě jsou umístěny na CD/DVD. Jsou roztrženy do následujících složek viditelných na následujícím obrázku.

Název	Datum změny	Typ	Velikost
📁 Datasheety	03.05.2021 22:46	Složka souborů	
📁 Deska_Generator	03.05.2021 22:46	Složka souborů	
📁 Deska_Napajeci_Zdroj	03.05.2021 22:47	Složka souborů	
📁 Deska_Spinac	03.05.2021 22:47	Složka souborů	
📁 Deska_Zesilovac	03.05.2021 22:47	Složka souborů	
📁 Mereni	03.05.2021 22:48	Složka souborů	
📁 Fotografie_Zarizeni_a_Desek	03.05.2021 22:48	Složka souborů	
📁 Raspberry_Pi	03.05.2021 22:48	Složka souborů	

Ve složce Datasheety jsou vloženy veškeré důležité datasheety stažené od výrobce dané součástky. Ve složce Deska_Generator je vložen projekt z EAGLE ve verzi 9.6.2 Education. Dále je zde umístěn FW pro desku, z STM32CubeIde verze 1.5. Ve složce Deska napájecího zdroje je projekt z EAGLE ve verzi 9.6.2 Education. Ve složce spínač je vložen FW projekt k modulu z STM32CubeIde verze 1.5. Ve složce Deska_Zesilovač je vložen projekt z EAGLE ve verzi 9.6.2 Education. Dále je zde umístěn FW pro desku, z STM32CubeIde verze 1.5. Ve složce Měření jsou všechna naměřená data, která byla k dispozici za vývoj celé bakalářské práce. Ve složce Fotografie_Zarizeni_a_Desek jsou uloženy fotografie zařízení. Ve složce Raspberry_Pi je uložen SW pro vypínání a zapínání zařízení, dále je zde ovládací SW v jazyku Python.



Low Power, 12.65 mW, 2.3 V to 5.5 V, Programmable Waveform Generator

Data Sheet

AD9833

FEATURES

- Digitally programmable frequency and phase
- 12.65 mW power consumption at 3 V
- 0 MHz to 12.5 MHz output frequency range
- 28-bit resolution: 0.1 Hz at 25 MHz reference clock
- Sinusoidal, triangular, and square wave outputs
- 2.3 V to 5.5 V power supply
- No external components required
- 3-wire SPI interface
- Extended temperature range: -40°C to +105°C
- Power-down option
- 10-lead MSOP package
- AEC-Q100 qualified for automotive applications

APPLICATIONS

- Frequency stimulus/waveform generation
- Liquid and gas flow measurement
- Sensory applications: proximity, motion, and defect detection
- Line loss/attenuation
- Test and medical equipment
- Sweep/clock generators
- Time domain reflectometry (TDR) applications

GENERAL DESCRIPTION

The AD9833 is a low power, programmable waveform generator capable of producing sine, triangular, and square wave outputs. Waveform generation is required in various types of sensing, actuation, and time domain reflectometry (TDR) applications. The output frequency and phase are software programmable, allowing easy tuning. No external components are needed. The frequency registers are 28 bits wide: with a 25 MHz clock rate, resolution of 0.1 Hz can be achieved; with a 1 MHz clock rate, the AD9833 can be tuned to 0.004 Hz resolution.

The AD9833 is written to via a 3-wire serial interface. This serial interface operates at clock rates up to 40 MHz and is compatible with DSP and microcontroller standards. The device operates with a power supply from 2.3 V to 5.5 V.

The AD9833 has a power-down function (SLEEP). This function allows sections of the device that are not being used to be powered down, thus minimizing the current consumption of the part. For example, the DAC can be powered down when a clock output is being generated.

The AD9833 is available in a 10-lead MSOP package.

FUNCTIONAL BLOCK DIAGRAM

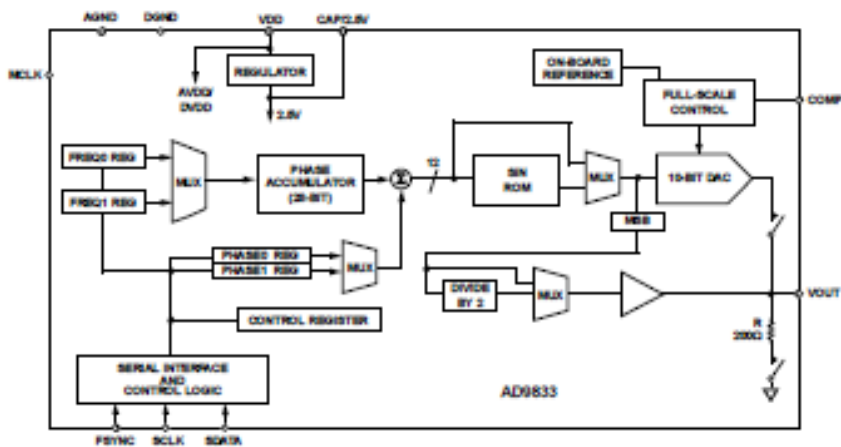


Figure 1.

Rev. G
 Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

Document Feedback




life.augmented

STM32G474xB STM32G474xC STM32G474xE


Arm® Cortex®-M4 32-bit MCU+FPU, 170 MHz / 213 DMIPS,
128 KB SRAM, rich analog, math acc, 184 ps 12 chan Hi-res timer

Datasheet - production data


Features

- Core: Arm® 32-bit Cortex®-M4 CPU with FPU, Adaptive real-time accelerator (ART Accelerator) allowing 0-wait-state execution from Flash memory, frequency up to 170 MHz with 213 DMIPS, MPU, DSP instructions
 - Operating conditions:
 - V_{DD} , V_{DDA} voltage range: 1.71 V to 3.6 V
 - Mathematical hardware accelerators
 - CORDIC for trigonometric functions acceleration
 - FMAC: filter mathematical accelerator
 - Memories
 - 512 Kbytes of Flash memory with ECC support, two banks read-while-write, proprietary code readout protection (PCROP), securable memory area, 1 Kbyte OTP
 - 96 Kbytes of SRAM, with hardware parity check implemented on the first 32 Kbytes
 - Routine booster: 32 Kbytes of SRAM on instruction and data bus, with hardware parity check (CCM SRAM)
 - External memory interface for static memories FSMC supporting SRAM, PSRAM, NOR and NAND memories
 - Quad-SPI memory interface
 - Reset and supply management
 - Power-on/power-down reset (POR/PDR/BOR)
 - Programmable voltage detector (PVD)
 - Low-power modes: sleep, stop, standby and shutdown
 - V_{BAT} supply for RTC and backup registers
 - Clock management
 - 4 to 48 MHz crystal oscillator
 - 32 kHz oscillator with calibration
 - Internal 16 MHz RC with PLL option ($\pm 1\%$)
- 


LQFP48 (7 x 7 mm)
LQFP64 (10 x 10 mm)
LQFP90 (12 x 12 mm)
LQFP100 (14 x 14 mm)
LQFP128 (14 x 14 mm)



UFDG474xB
(7 x 7 mm)



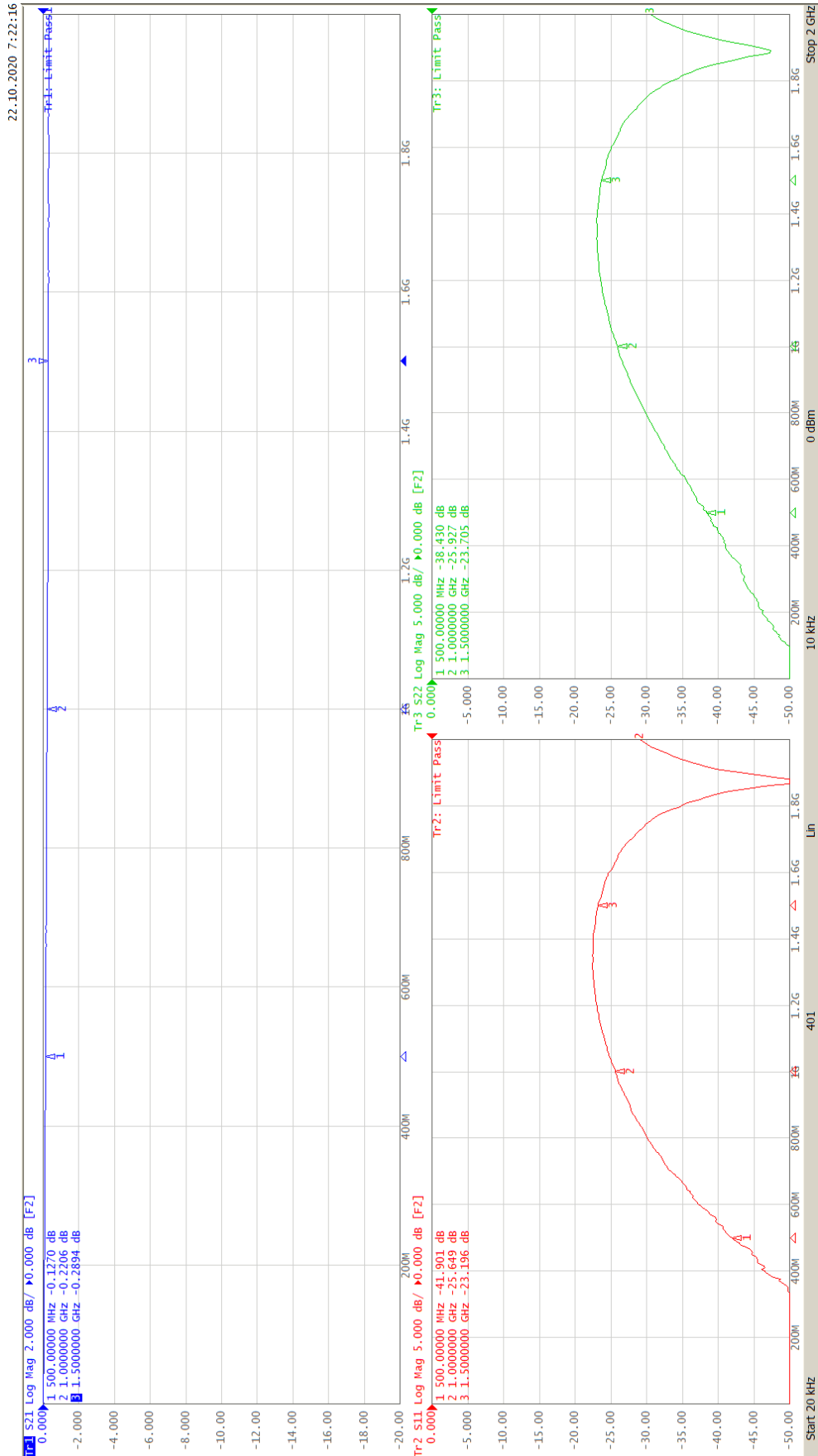
WLCDG474
(4.02 x 4.27 mm)



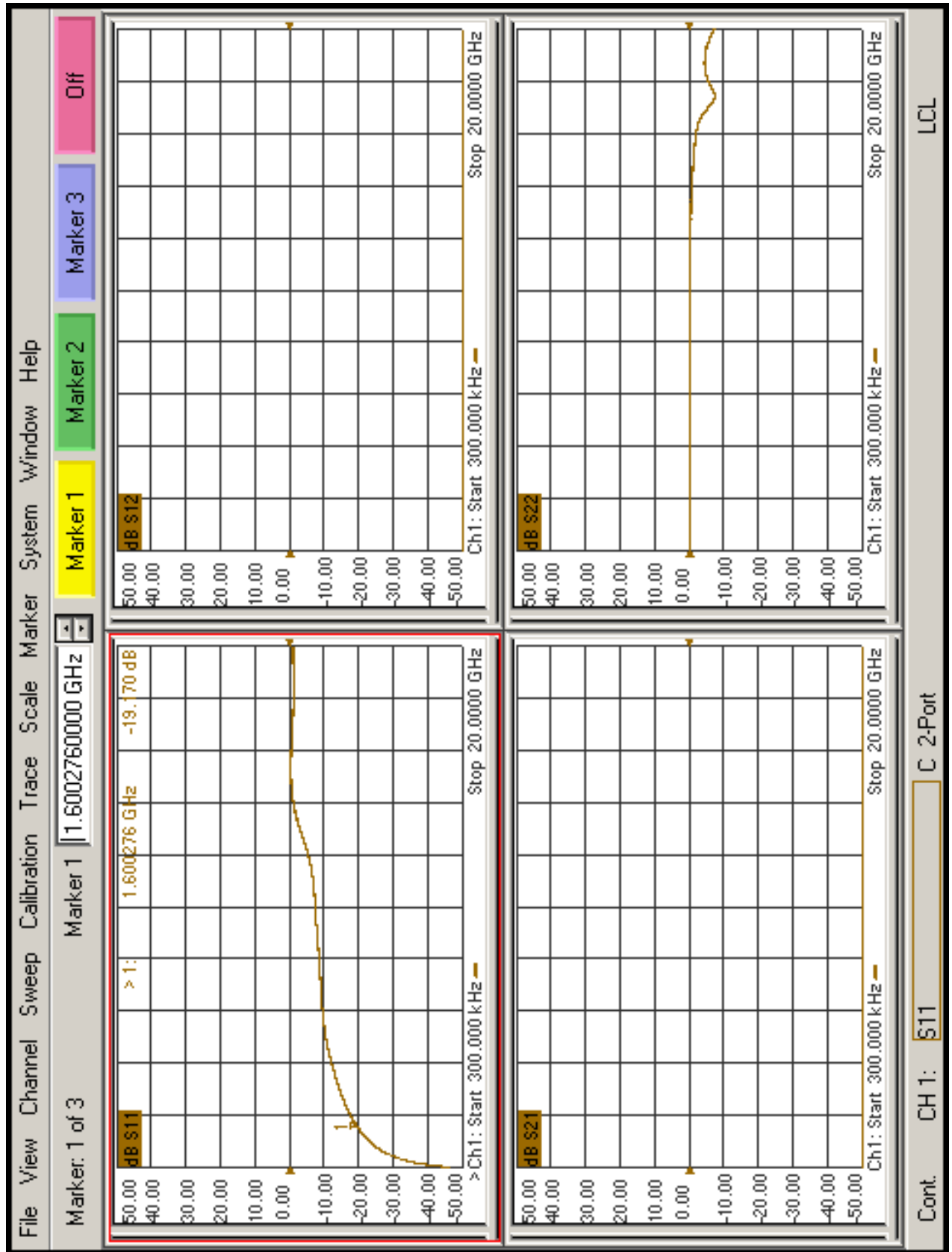
UFDG4121
(8 x 8 mm)

TFDG4100
(8 x 8 mm)
- Internal 32 kHz RC oscillator ($\pm 5\%$)
 - Up to 107 fast I/Os
 - All mappable on external interrupt vectors
 - Several I/Os with 5 V tolerant capability
 - Interconnect matrix
 - 16-channel DMA controller
 - 5 x 12-bit ADCs 0.25 μ s, up to 42 channels. Resolution up to 16-bit with hardware oversampling, 0 to 3.6 V conversion range
 - 7 x 12-bit DAC channels
 - 3 x buffered external channels 1 MSPS
 - 4 x unbuffered internal channels 15 MSPS
 - 7 x ultra-fast rail-to-rail analog comparators
 - 6 x operational amplifiers that can be used in PGA mode, all terminals accessible
 - Internal voltage reference buffer (VREFBUF) supporting three output voltages (2.048 V, 2.5 V, 2.95 V)
 - 17 timers:
 - HRTIM (Hi-Resolution and complex waveform builder): 6 x 16-bit counters, 184 ps resolution, 12 PWM
 - 2 x 32-bit timer and 2 x 16-bit timers with up to four IC/OC/PWM or pulse counter and quadrature (incremental) encoder input
 - 3 x 16-bit 8-channel advanced motor control timers, with up to 8 x PWM

Příloha C: Měření S - parametru signálových kabelů



Příloha D: Měření zakončovacích impedancí 50 Ω





Wideband 4 GHz, 43 dB Isolation at 1 GHz, CMOS 1.65 V to 2.75 V, 2:1 Mux/SPDT

Data Sheet

ADG918/ADG919

FEATURES

- Wideband switch: -3 dB at 4 GHz
- Absorptive/reflective switches
- High off isolation (43 dB at 1 GHz)
- Low insertion loss (0.8 dB at 1 GHz)
- Single 1.65 V to 2.75 V power supply
- CMOS/LVTTL control logic
- 8-lead MSOP and tiny 3 mm x 3 mm LFCSP
- Low power consumption (<1 μA)

APPLICATIONS

- Wireless communications
- General-purpose RF switching
- Dual-band applications
- High speed filter selection
- Digital transceiver front end switch
- IF switching
- Tuner modules
- Antenna diversity switching

GENERAL DESCRIPTION

The ADG918/ADG919 are wideband switches using a CMOS process to provide high isolation and low insertion loss to 1 GHz. The ADG918 is an absorptive (matched) switch having 50 Ω terminated shunt legs, whereas the ADG919 is a reflective switch. These devices are designed such that the isolation is high over the dc to 1 GHz frequency range. They have on-board CMOS control logic, thus eliminating the need for external controlling circuitry. The control inputs are both CMOS and LVTTL compatible. The low power consumption of these CMOS devices makes them ideally suited to wireless and general-purpose high frequency switching applications.

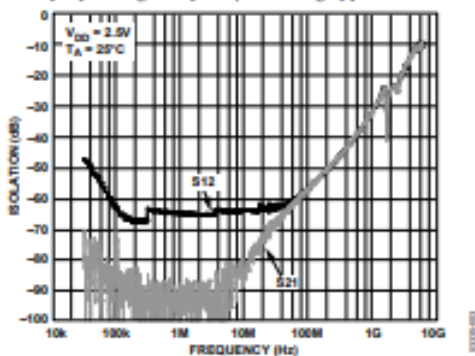


Figure 1. Off Isolation vs. Frequency

FUNCTIONAL BLOCK DIAGRAMS

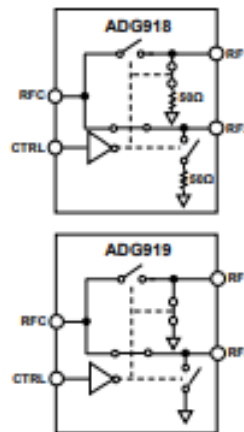


Figure 2.

PRODUCT HIGHLIGHTS

1. -43 dB off isolation at 1 GHz.
2. 0.8 dB insertion loss at 1 GHz.
3. Tiny 8-lead MSOP/LFCSP.

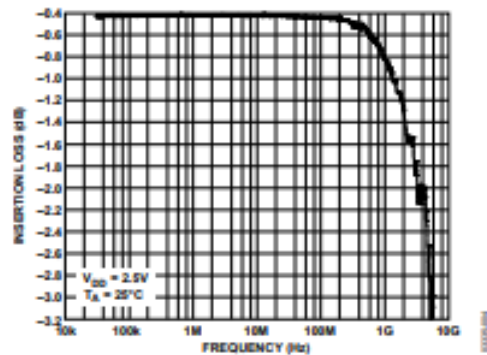
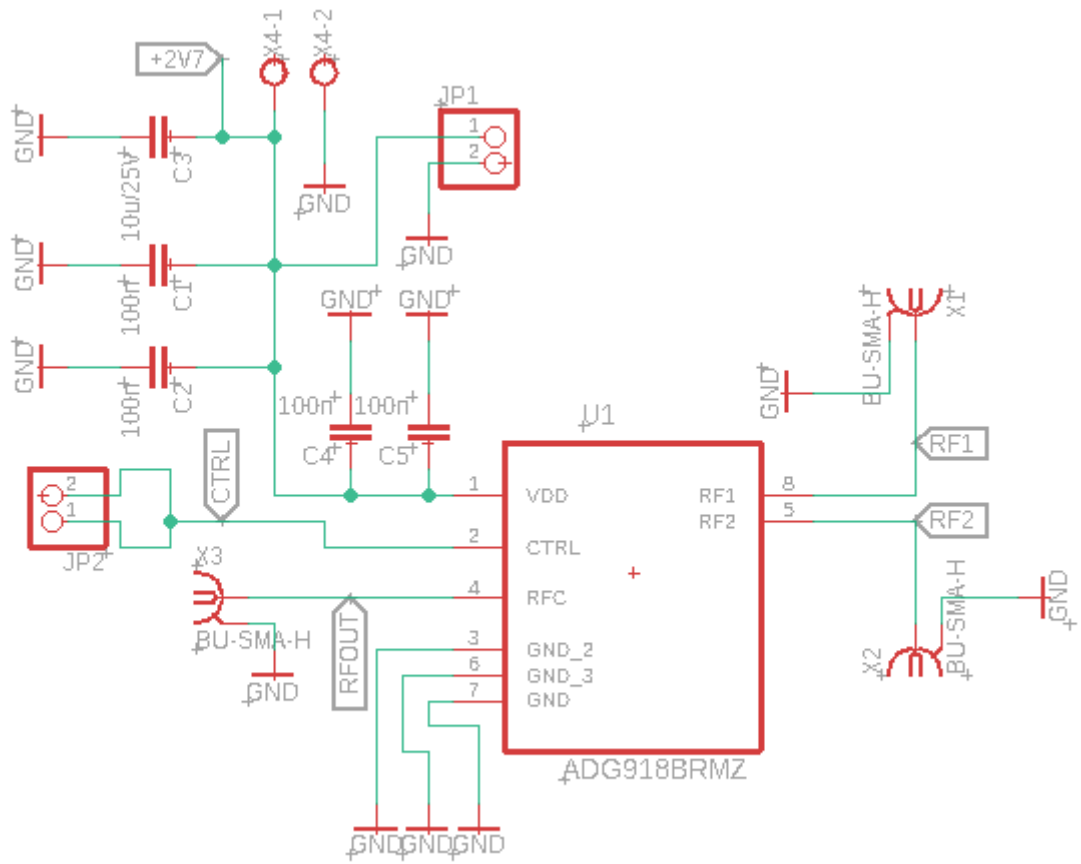
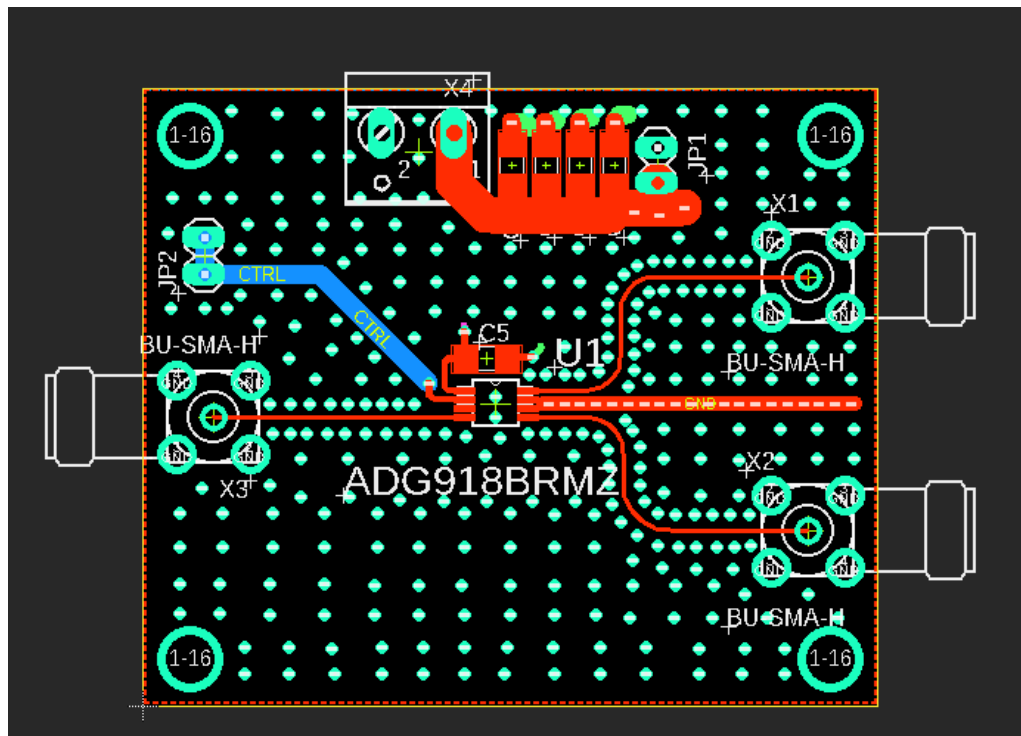


Figure 3. Insertion Loss vs. Frequency

Příloha F: Schéma a návrh DPS k desce přepínače

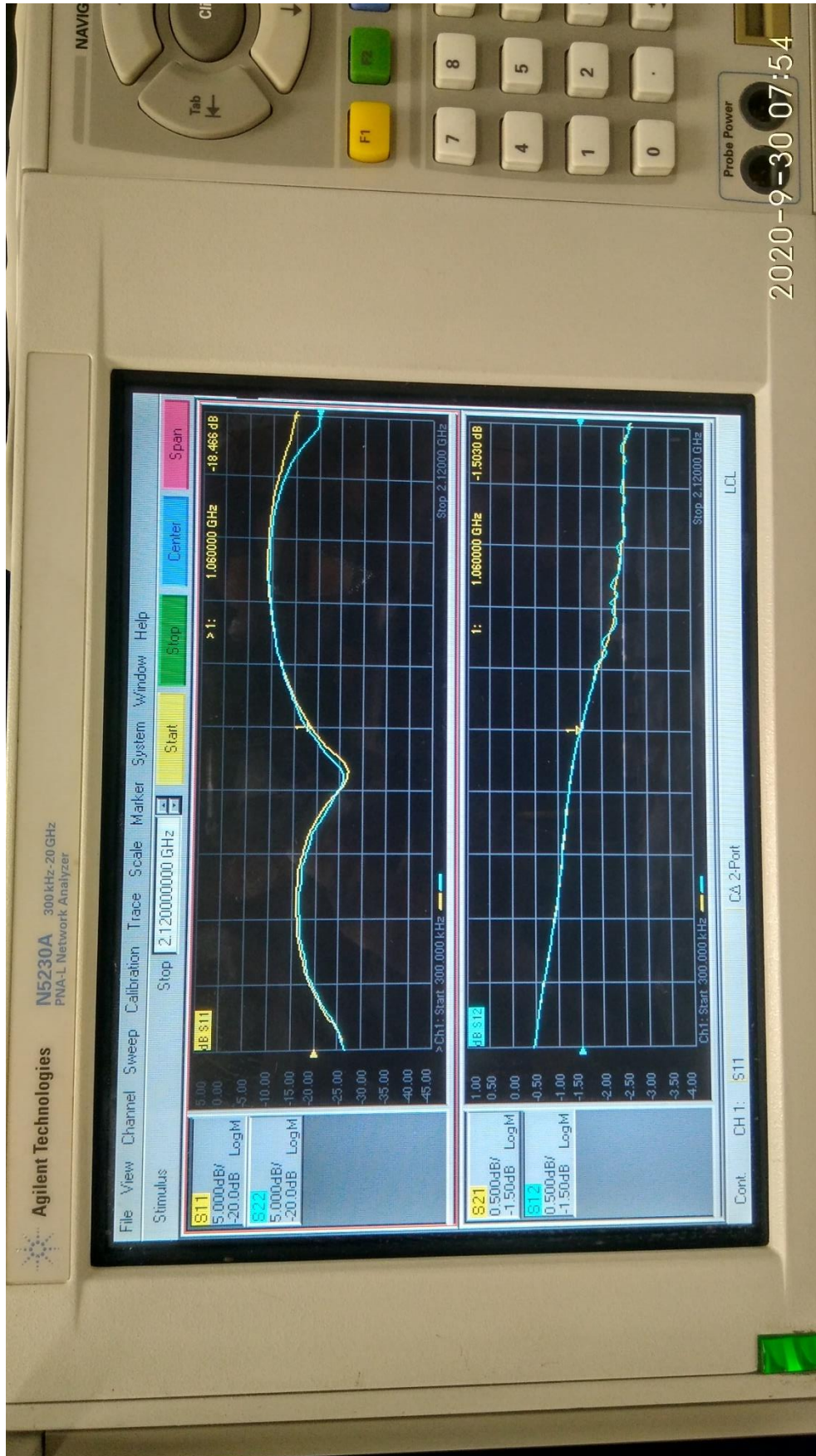


Obr F.0 Schéma Zapojení DPS

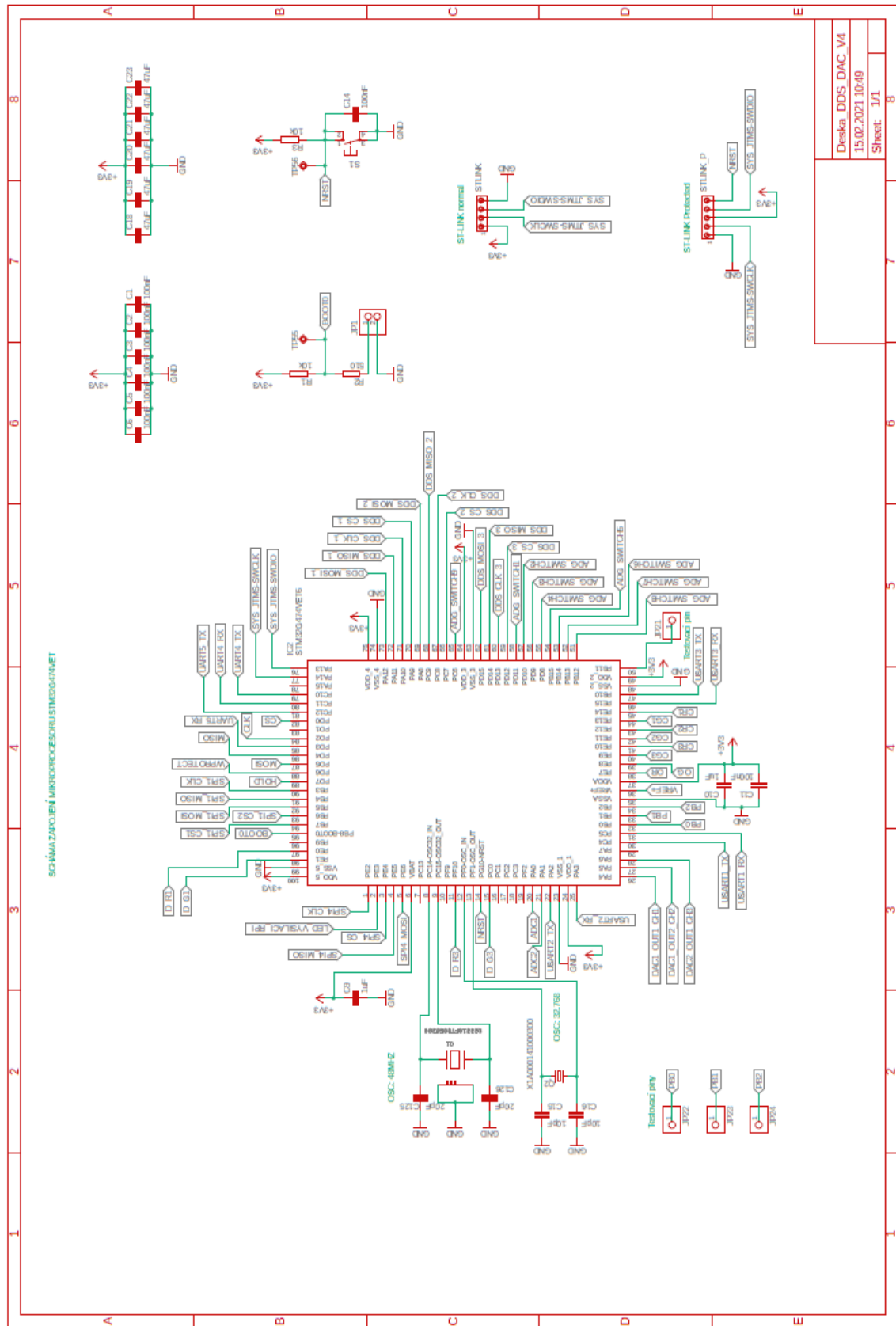


Obr F.1 Nákres DPS

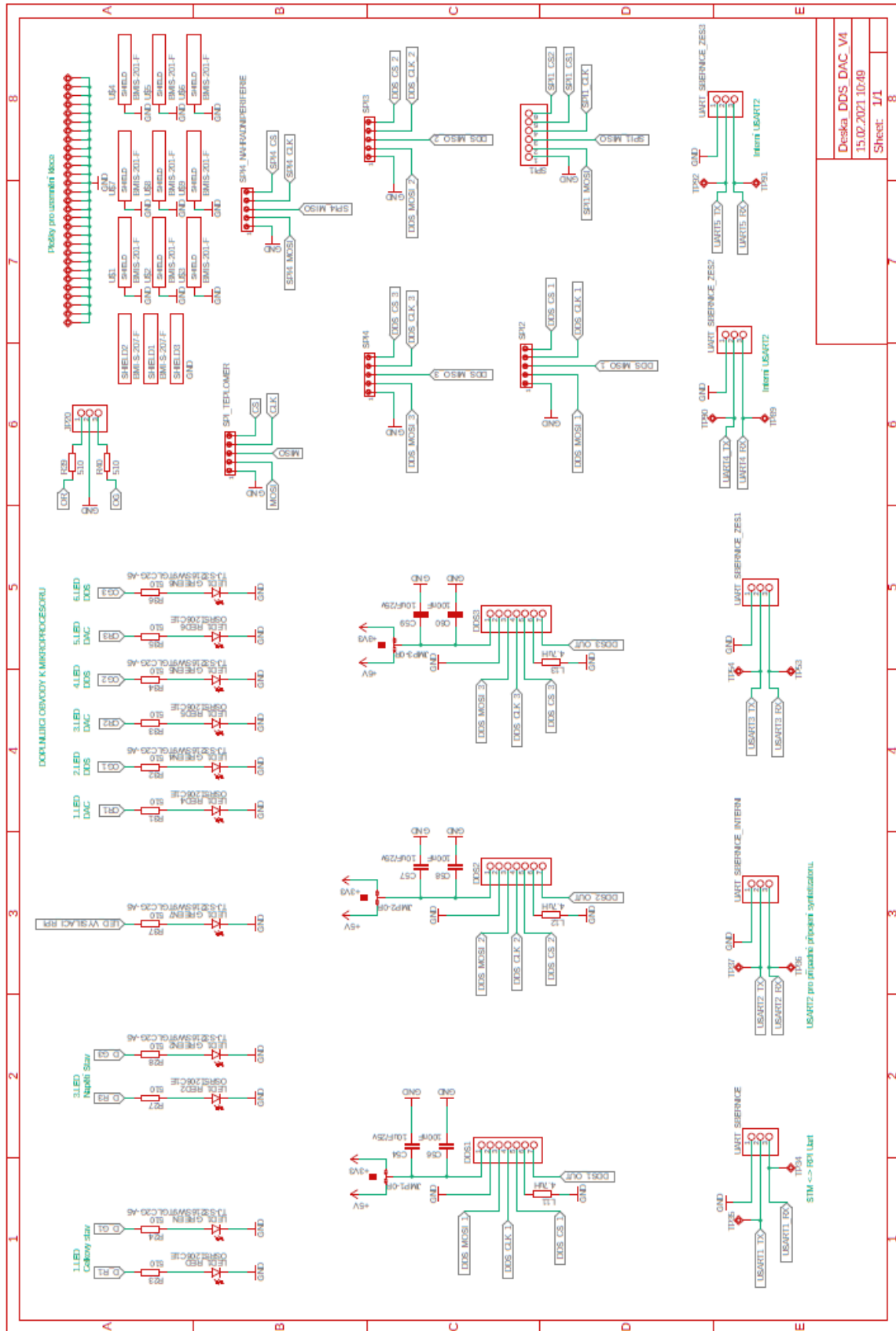
Příloha G: Měření S-parametru přepínače, přizpůsobení cesty obvodem ADG918.



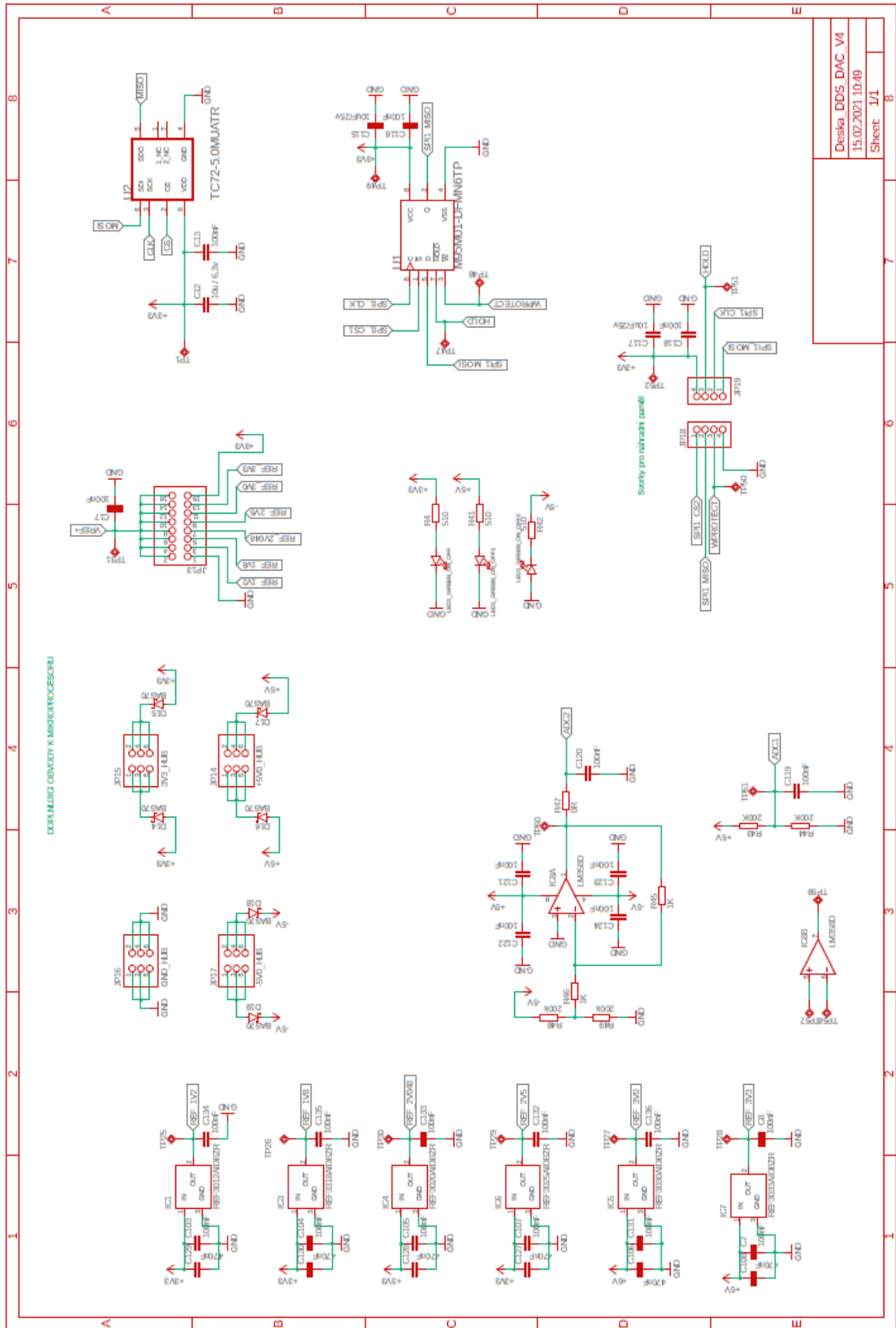
Příloha H: Deska generování signálu



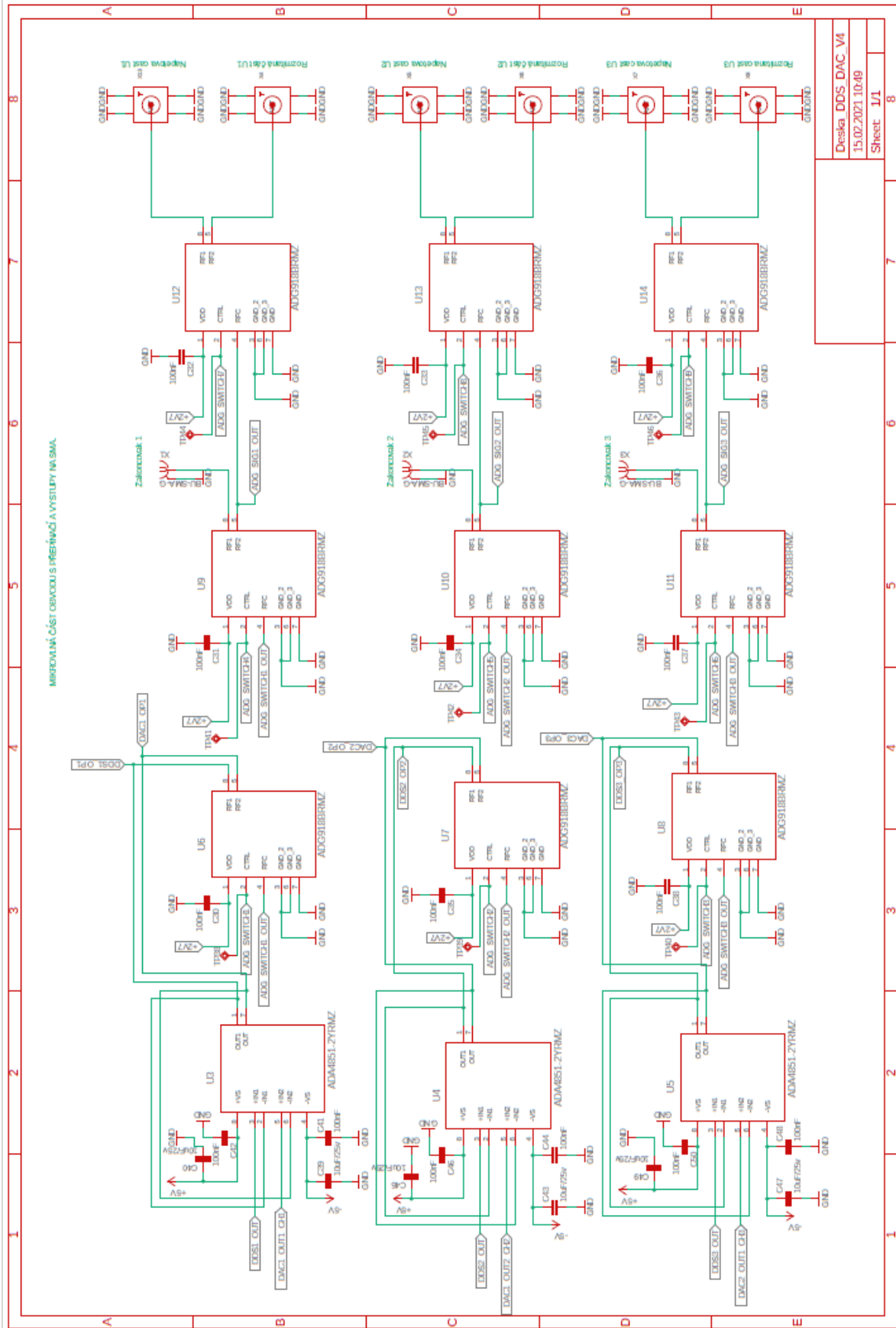
Obr.H.0 Schéma Zapojení DPS – processor.



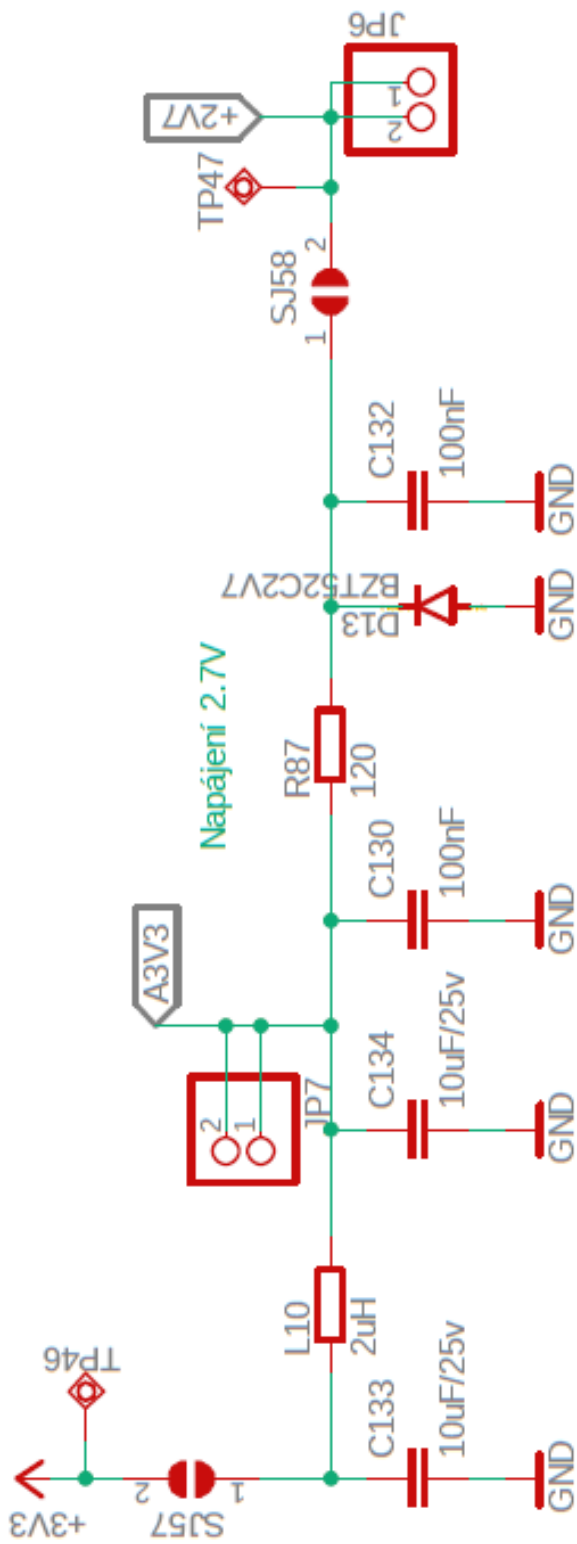
Obr H.1 Schéma Zapojení DPS – napojení DDS.



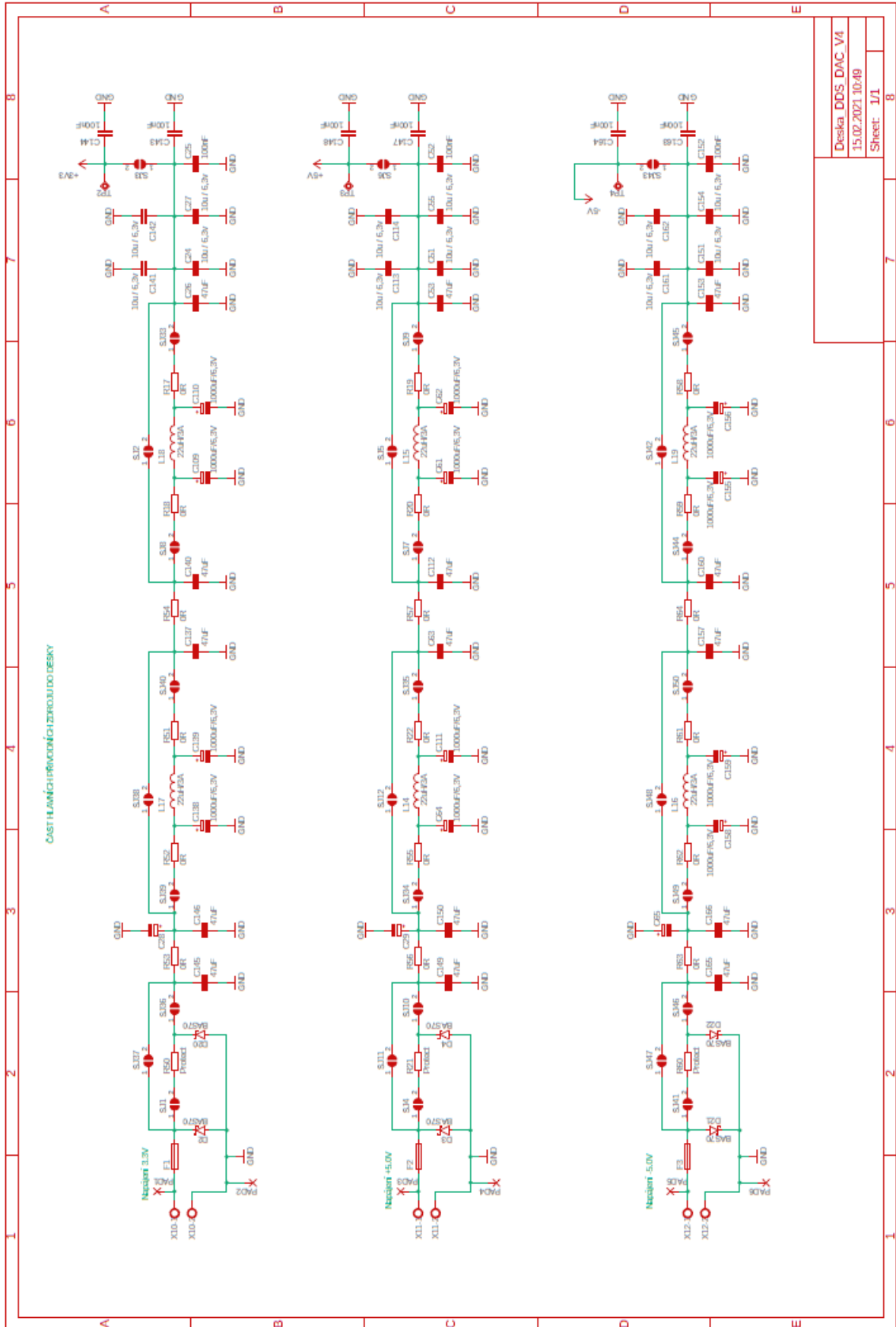
Obr. H.2 Schéma Zapojení DPS – reference, teploměr a paměť



Obr H.3 Schéma Zapojení DPS – signálová cesta

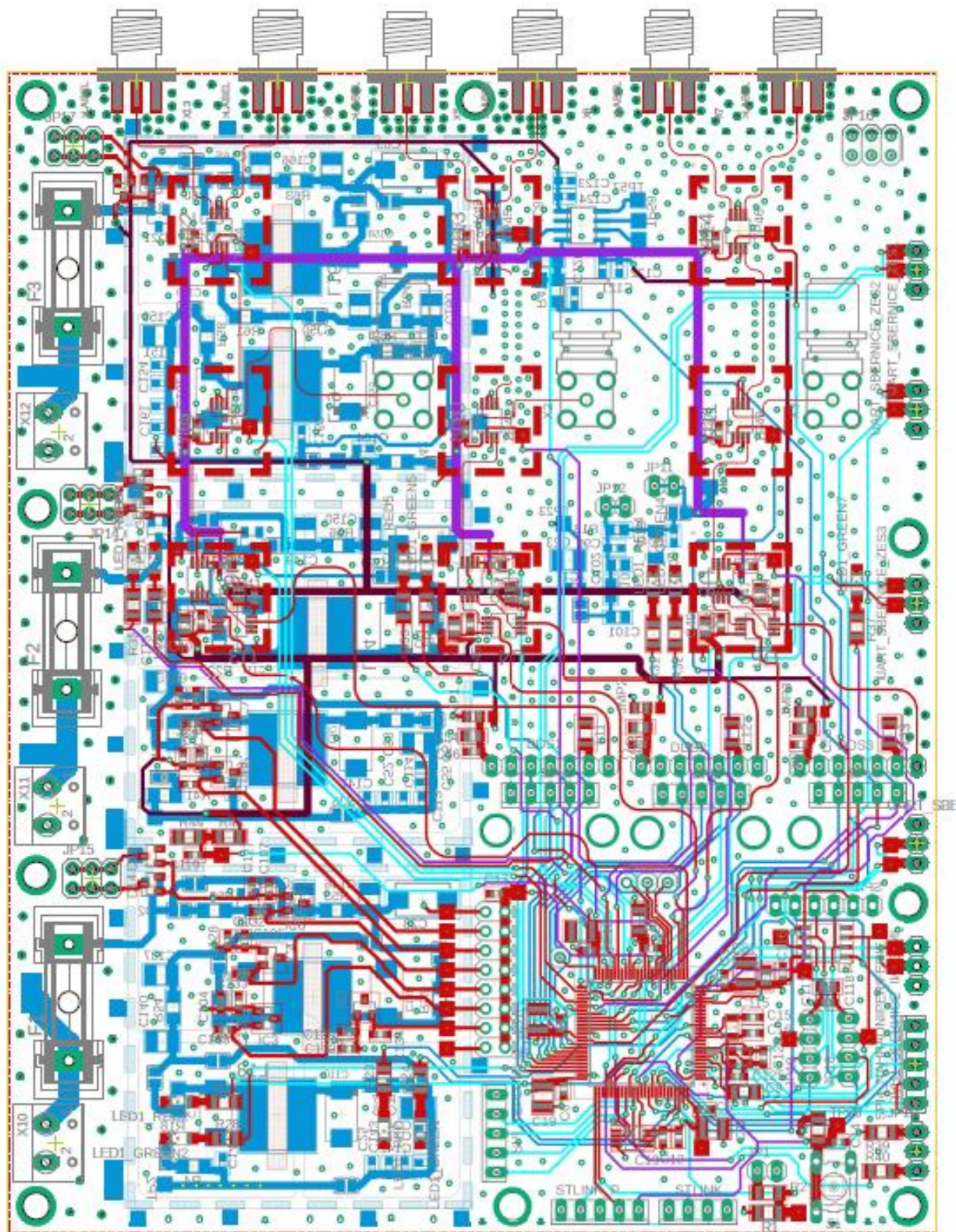


Obr H.4 Schéma Zapojení DPS – zdroj 2.7V

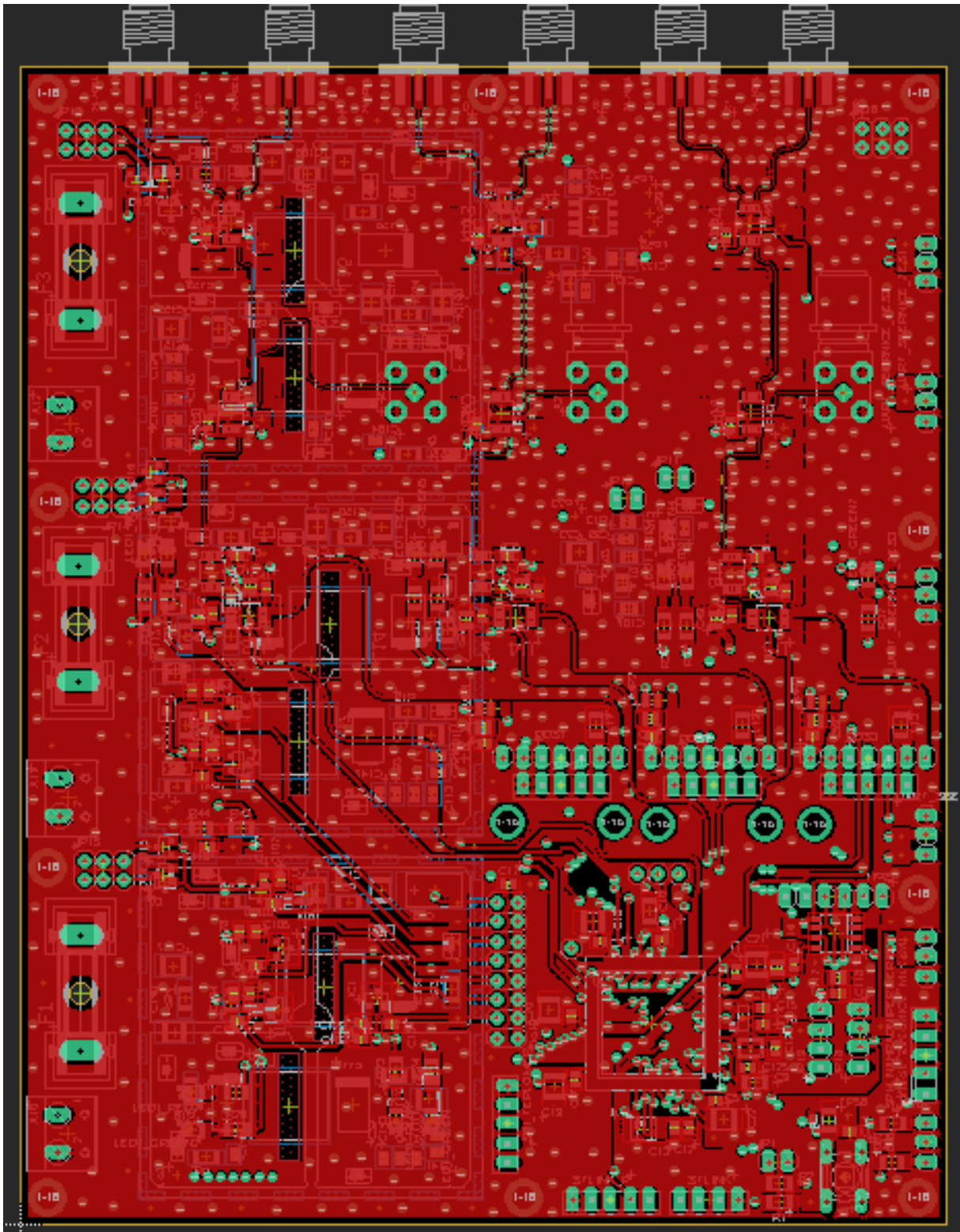


Obr H.5 Schéma Zapojení DPS – zapojení zdrojů.

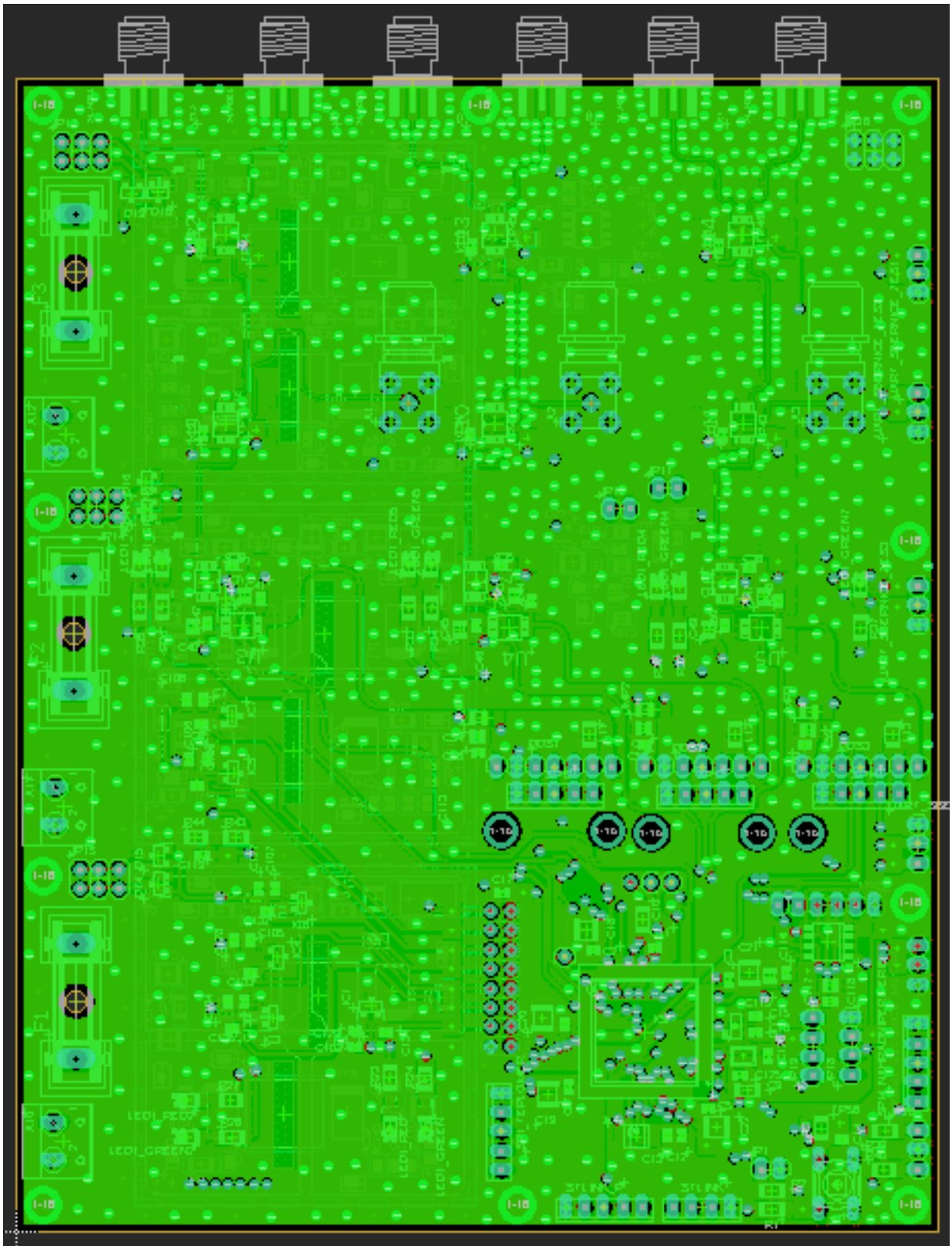
V Kompletní DPS a následně jednotlivé vrstvy DPS: TOP, GND, PomocneUCC, Komunikace, 3V3 a BOTTOM i osazovací rozložení součástek na DPS.



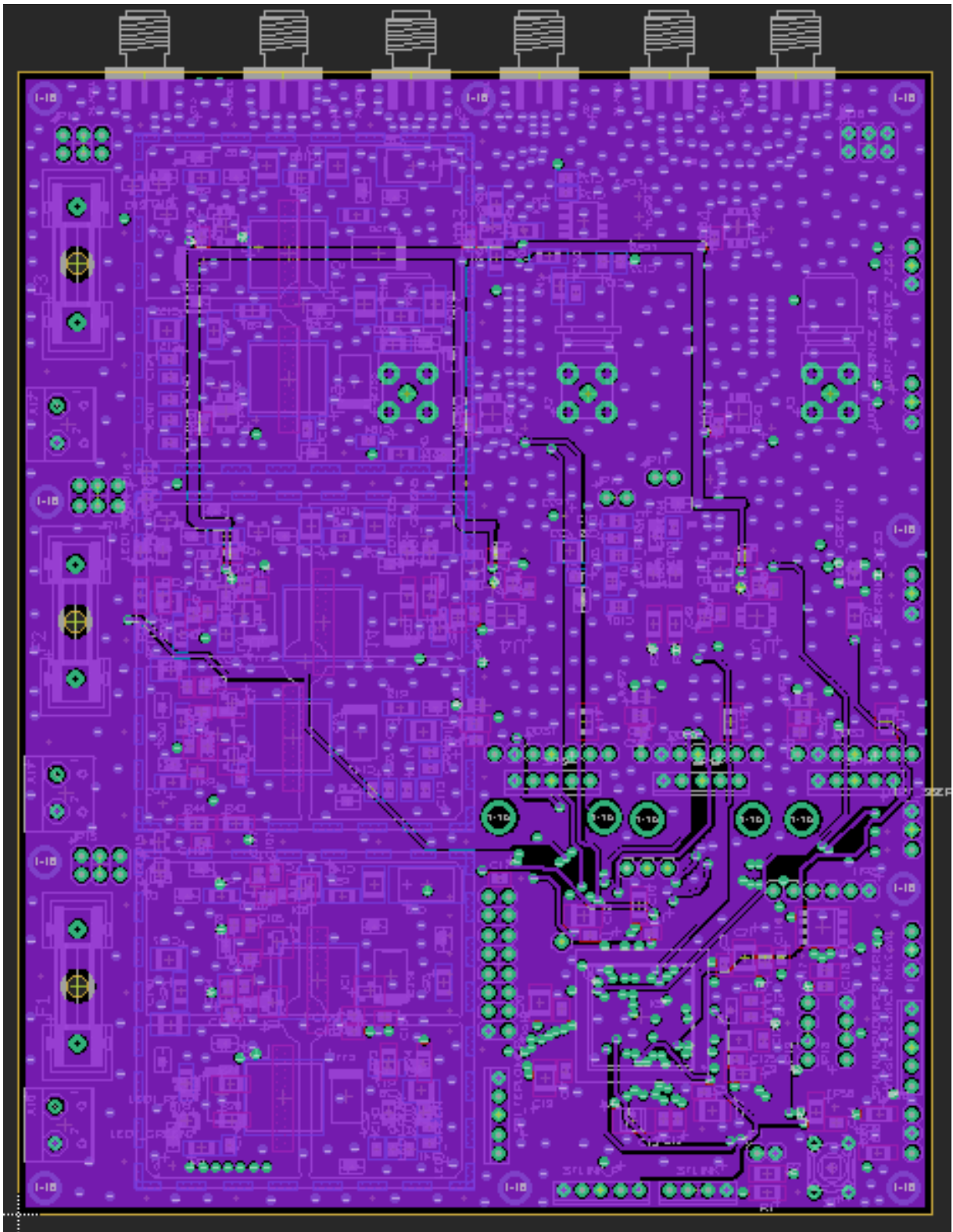
Obr H.6 Schéma Zapojení DPS – všechny vrstvy.



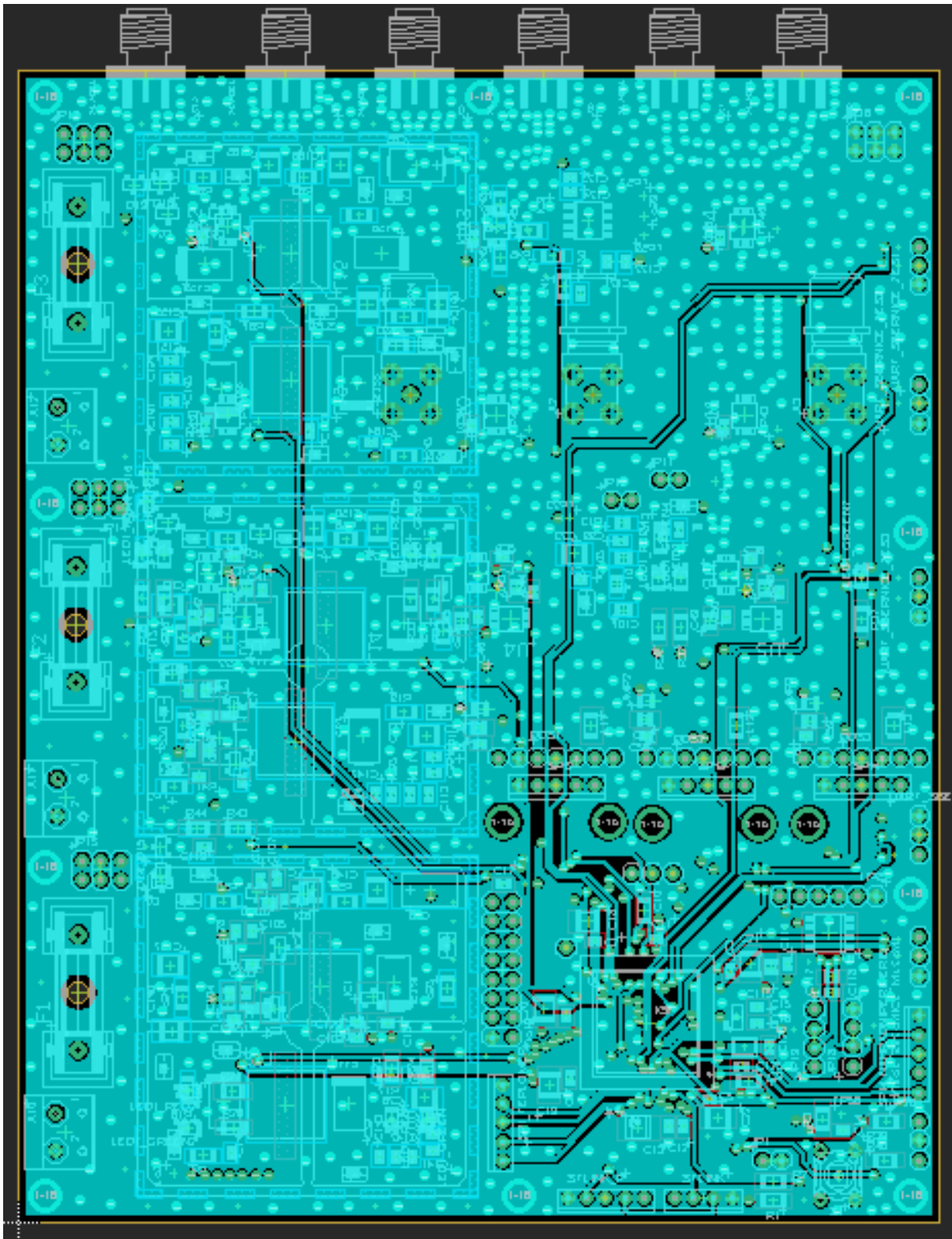
Obr H.7 Schéma Zapojení DPS – Vrstva TOP.



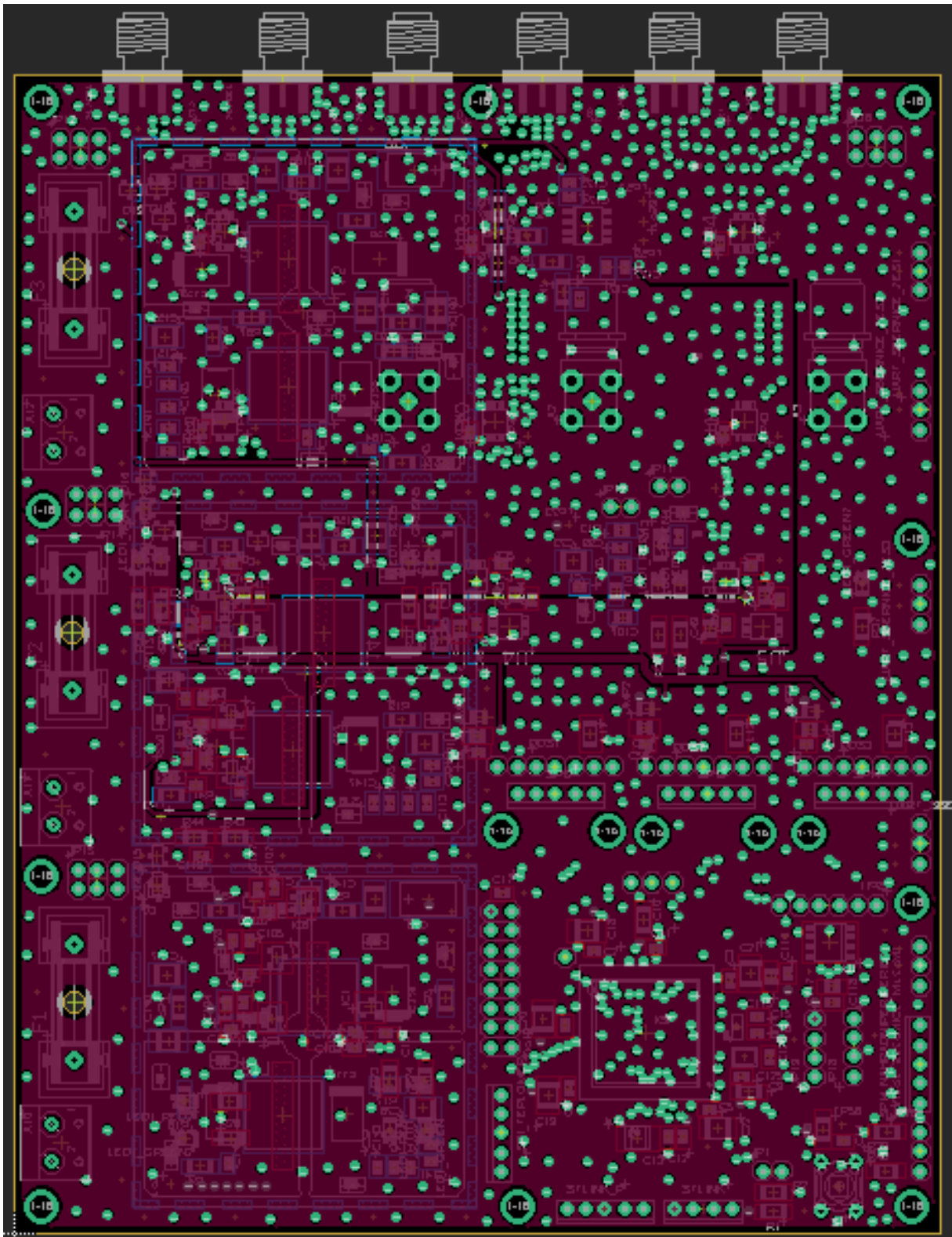
Obr H.8 Schéma Zapojení DPS - Vrstva GND.



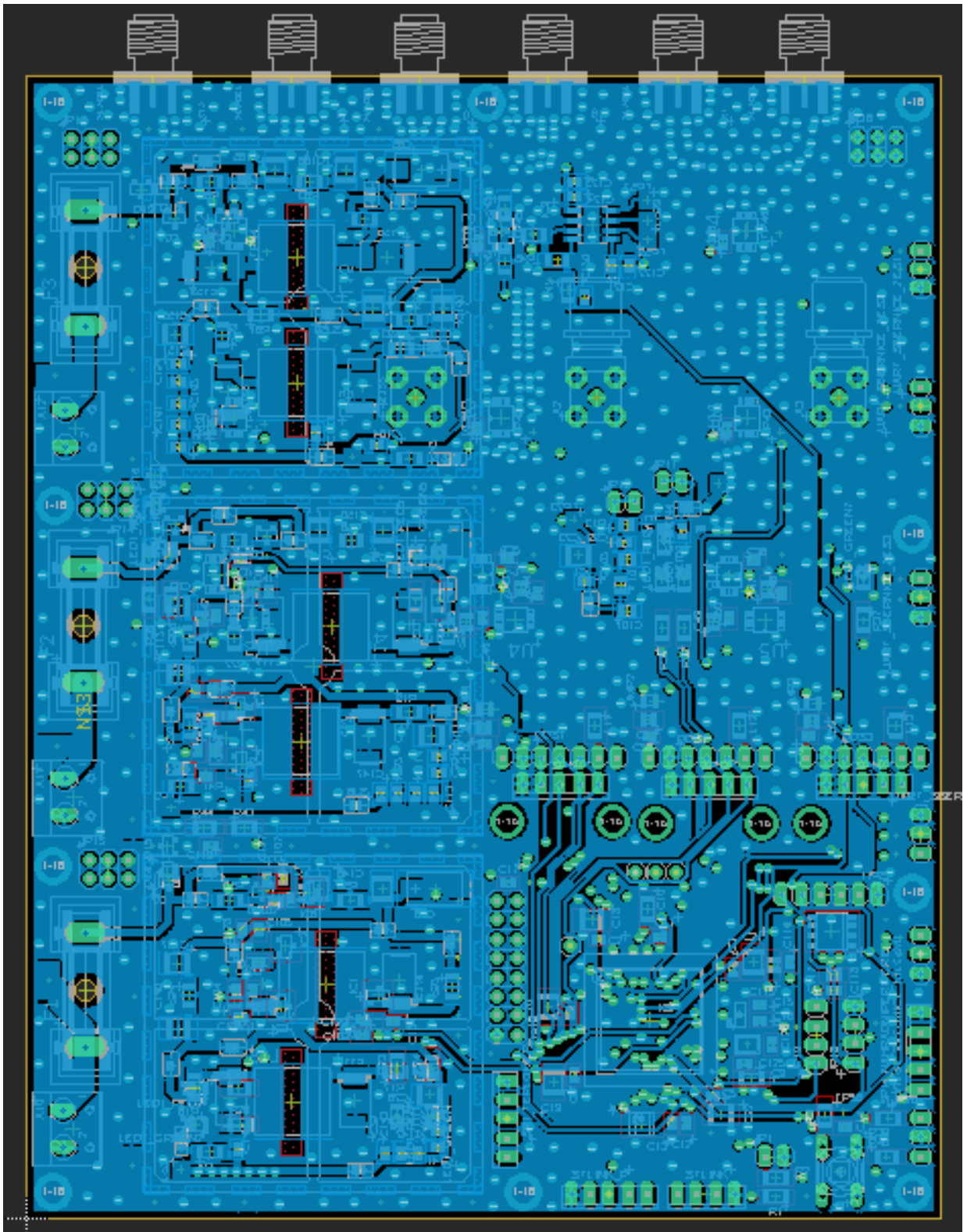
Obr H.9 Schéma Zapojení DPS - Vrstva napájecí napětí.



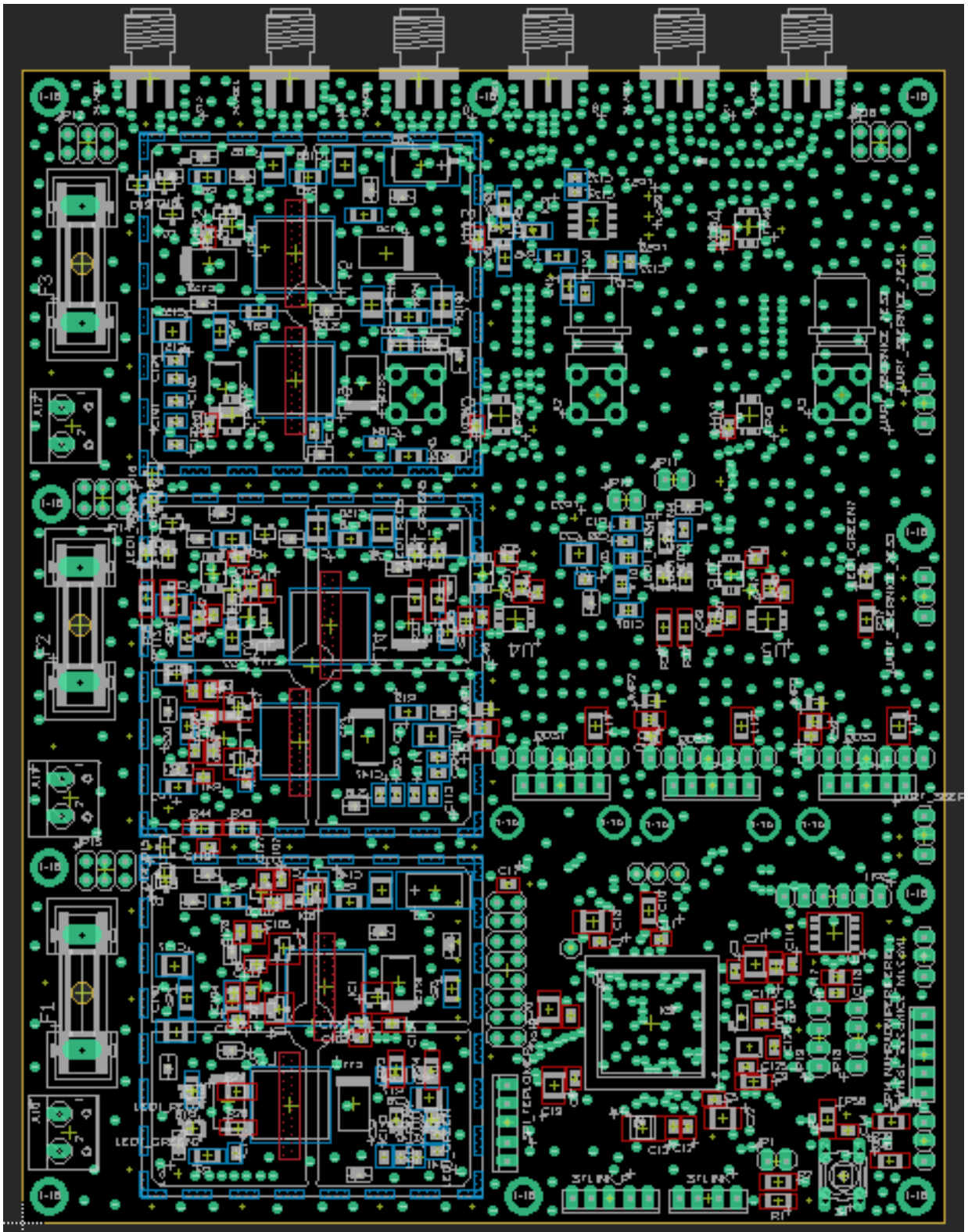
Obr H.10 Schéma Zapojení DPS - Vrstva Komunikace.



Obr H.11 Schéma Zapojení DPS - Vrstva pomocná napájecí vrstva.



Obr H.12 Schéma Zapojení DPS - Vrstva BOTTOM.



Obr H.13 Schéma Zapojení DPS - Vrstva TOP



Rail-to-Rail, High Output Current Amplifier

Data Sheet

AD8397

FEATURES

- Dual operational amplifier**
- Voltage feedback**
- Wide supply range from 3 V to 24 V**
- Rail-to-rail output**
 - Output swing to within 0.5 V of supply rails
- High linear output current**
 - 310 mA peak into 32 Ω on ±12 V supplies while maintaining -80 dBc SFDR
- Low noise**
 - 4.5 nV/√Hz voltage noise density at 100 kHz
 - 1.5 pA/√Hz current noise density at 100 kHz
- High speed**
 - 69 MHz bandwidth (G = 1, -3 dB)
 - 53 V/μs slew rate (R_{LOAD} = 25 Ω)

APPLICATIONS

- Twisted-pair line drivers
- Audio applications
- General-purpose ac applications

GENERAL DESCRIPTION

The AD8397 comprises two voltage feedback operational amplifiers capable of driving heavy loads with excellent linearity. The common-emitter, rail-to-rail output stage surpasses the output voltage capability of typical emitter-follower output stages and can swing to within 0.5 V of either rail while driving a 25 Ω load. The low distortion, high output current, and wide output dynamic range make the AD8397 ideal for applications that require a large signal swing into a heavy load.

Fabricated with Analog Devices, Inc., high speed extra fast complementary bipolar high voltage (XFCB-HV) process, the high bandwidth and fast slew rate of the AD8397 keep distortion to a minimum. The AD8397 is available in a standard 8-lead SOIC_N package and, for higher power dissipating applications, a thermally enhanced 8-lead SOIC_N_EP package. Both packages can operate from -40°C to +85°C.

PIN CONFIGURATION

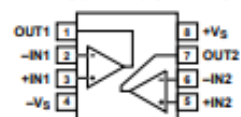


Figure 1. 8-Lead SOIC

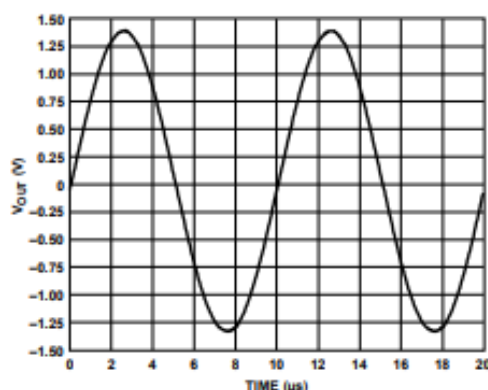


Figure 2. Output Swing, $V_s = \pm 1.5\text{ V}$, $R_L = 25\ \Omega$

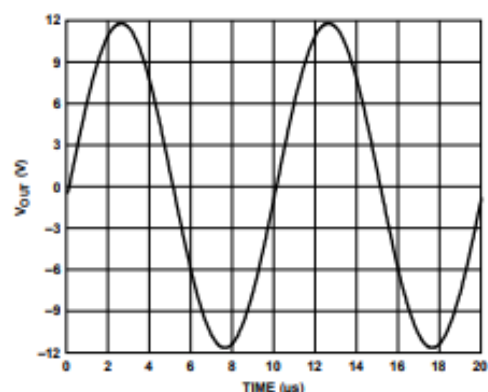


Figure 3. Output Swing, $V_s = \pm 12\text{ V}$, $R_L = 100\ \Omega$

Příloha J: Výpočty pro obvod posuvu, úryvky z datasheetu a následný výpočet pro vlastní zapojení.



Circuit for offset adjustment of input signals using precision DAC for measurement equipment

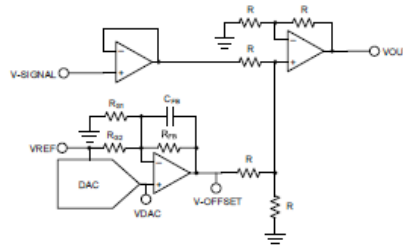
Uttama Kumar Sahu

Design Goals

Power Supply	DAC Output	Voltage Output	Current Output
VCC: 24V, VSB: -5V, VDD: 5V	0V to 2.5V	0V to 5V	0A to 10A

Design Description

Signal-measurement equipment like Oscilloscope (DSO) and Data acquisition (DAQ) must manage input signals that are not within the input range of the measurement analog-to-digital converter (ADC). To bring the unknown input signal in the measurement range of the ADC, the first operation needed is offset control. A programmable offset control circuit providing both positive and negative offset, performs this function. This circuit uses a precision digital-to-analog converter (DAC), followed by a unipolar-to-bipolar conversion circuit using an op amp. The output of this circuit is fed to a summing amplifier that adds this DC output to the input signal.



Design Notes

1. Choose a DAC with the required resolution and output range
2. Choose an op amp with low offset and low drift to minimize error. Thermal noise may be an additional requirement in some applications
3. Choose R_{G1} , R_{G2} , and R_{FB} such that the desired output offset is met
4. Choose the compensation capacitor C_{FB} such that it is larger than the input capacitance of the op-amp inputs

Design Steps

1. Select the DAC80504 device: a 16-bit, 4-channel buffered voltage output DAC with 2.5-V internal reference. Devices with an external reference option or devices with accessible internal references are desirable in this application as the reference is used to create an offset. The DAC selection in this design should primarily be based on DC error contributions, typically described by offset-error, gain-error, and integrated non-linearity (INL) error.
2. Select an op amp such as the OPA227 operational amplifier that combines low noise and wide bandwidth with high precision to make it the ideal choice for applications requiring both AC and precision DC performance. Amplifier input offset voltage (V_{OS}) is a key consideration for this design. V_{OS} of an operational amplifier is a typical data sheet specification, but in-circuit performance is also impacted by drift overtemperature, the common-mode rejection ratio (CMRR), and power supply rejection ratio (PSRR); therefore, give consideration to these parameters as well.
3. The DC transfer function of the offset voltage is given by:

$$V_{\text{OFFSET}} = V_{\text{DAC}} \left(1 + \frac{R_{FB}}{R_{G2}} + \frac{R_{FB}}{R_{G1}} \right) - V_{\text{REF}} \left(\frac{R_{FB}}{R_{G2}} \right)$$

- First, using the previous transfer function, consider the negative full-scale output case when V_{DAC} is equal to 0V, V_{REF} is equal to 2.5V, and V_{OFFSET} is equal to -5V. This case is used to calculate the ratio of R_{FB} to R_{G2} and is shown in the following equation:

$$-5V = \frac{R_{FB}}{R_{G2}} (2.5V)$$

That gives, $R_{FB} = 2 \times R_{G2}$.

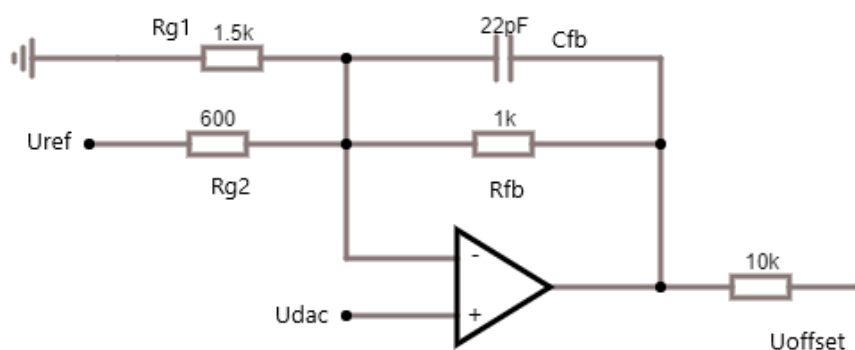
- Second, consider the positive full-scale output case when V_{DAC} is equal to 2.5V, V_{REF} is equal to 2.5V, and V_{OFFSET} is equal to 5V. This case is used to calculate the ratio of R_{FB} to R_{G1} and is shown in the following equation:

$$5V = \left(1 + \frac{R_{FB}}{R_{G2}} + \frac{R_{FB}}{R_{G1}} \right) (2.5V) - \left(\frac{R_{FB}}{R_{G2}} \right) (2.5V)$$

This means, $R_{G1} = R_{FB}$.

- Finally, select a value of R_{G2} to calculate the ideal values of R_{FB} and R_{G1} . The key considerations for seeding the value of R_{G2} should be the drive strength of the reference source as well as choosing small resistor values to minimize noise contributed by the resistor network. For this design, R_{G2} was chosen to be 8k Ω , which will limit the peak current draw from the reference source to approximately 312 μ A, under nominal conditions. The 312 μ A is well within the 5-mA limit of the DAC80504 device. By putting the value of R_{G2} in previous equations, R_{G1} and R_{FB} is calculated as $R_{G1} = R_{FB} = 16k\Omega$.
- 4. In general, the compensation capacitor C_{FB} is not set by fixed equations, but rather by choosing values while observing the output small-signal step response. Through simulation in this example, select $C_{FB} \geq 22pF$.

Obr J.0 Úryvek z datasheetu k obvodu.



Obr J.1 Schéma zapojení obvodu posuvu.

Finální hodnoty po vypočítání: $R_{G1} = 1.5 \text{ k}\Omega$, $R_{G2} = 600 \text{ }\Omega$, $R_{FB} = 1 \text{ k}\Omega$, $C_{FB} \geq 22 \text{ pF}$

Vzorec pro výpočet:

$$U_{offset} = U_{dac} \cdot \left(1 + \frac{R_{FB}}{R_{G2}} + \frac{R_{FB}}{R_{G1}}\right) - U_{ref} \cdot \left(\frac{R_{FB}}{R_{G2}}\right)$$

Pro $U_{dac} = 0$:

$$0 - U_{ref} \cdot \left(\frac{R_{FB}}{R_{G2}}\right) = -3 \cdot \frac{R_{FB}}{R_{G2}}$$

Zvolíme offset -5 V:

$$-5 = -3 \cdot \frac{R_{FB}}{R_{G2}}$$

Vypočtené hodnoty po uprave: $R_{G2} = 600 \text{ }\Omega$, $R_{FB} = 1 \text{ k}\Omega$

Pro $U_{dac} = 3 \text{ V}$:

$$5 = 3 \cdot \left(1 + \frac{R_{FB}}{R_{G2}} + \frac{R_{FB}}{R_{G1}}\right) - 3 \cdot \left(\frac{R_{FB}}{R_{G2}}\right)$$

$$5 = 3 + 3 \cdot \frac{R_{FB}}{R_{G2}} - 3 \cdot \frac{R_{FB}}{R_{G1}} + 3 \cdot \left(\frac{R_{FB}}{R_{G2}}\right)$$

$$\frac{2}{3} \cdot R_{G1} = R_{FB}$$

Vypočtená hodnota po upravě: $R_{G1} = 1.5 \text{ k}\Omega$

Kondenzator C_{FB} je zvolen dle datasheetu na hodnotu 22 pF.

Zde je přiložená simulace k vypočteným datům. Simulace byla provedena v simulačním programu Circuit simulátor, dostupném z webu: <https://www.falstad.com/circuit/>

Simulační data, pro vložení do simulátoru:

\$ 1 0.000005 13.654669808981877 71 5 50

a 240 208 448 208 8 15 -15 1000000 0.8858062803121516 0.8858151383749546 100000

a 624 224 848 224 9 15 -15 1000000 -0.23803965485440975 -0.23804679604405538
100000

r 624 304 848 304 0 20000

r 624 304 624 416 0 10000

w 624 240 624 304 0

w 848 304 848 224 0

O 848 224 1024 224 0

g 624 416 720 416 0

w 240 192 240 112 0

w 240 112 448 112 0

w 448 112 448 208 0

w 576 208 624 208 0

w 576 208 576 464 0

r 576 464 576 592 0 10000

r 576 464 448 464 0 10000

g 576 592 576 624 0

a 288 464 448 464 8 15 -15 1000000 1.0200159994666844 1.02 100000

r 288 384 448 384 0 1000

w 448 384 448 464 0

w 288 384 288 448 0

r 288 384 144 384 0 600

r 144 320 288 320 0 1500

c 288 320 448 320 0 2.1999999999999998e-11 2.619962667911002

w 448 320 448 384 0

w 288 384 288 320 0

g 144 320 48 320 0

R 144 384 32 384 0 0 40 3 0 0 0.5

R 288 480 32 480 0 0 40 1.02 0 0 0.5

r 448 208 576 208 0 10000

R 240 224 64 224 0 1 40 1 0 0 0.5

O 576 208 576 144 0

o 6 64 0 62219 2.599858672784133 0.0001 0 1

o 14 64 0 4099 2.5 0.0001953125 1 2 14 3

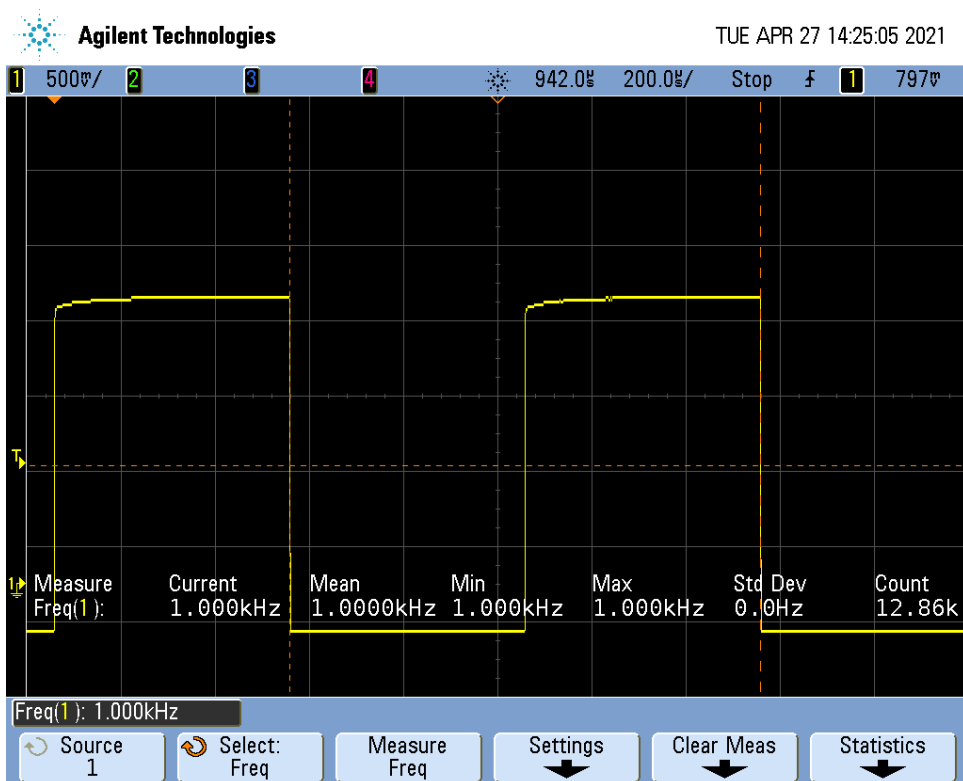
o 11 64 0 4099 1.25 0.00009765625 2 2 11 3

o 10 64 0 4099 2.5 0.00009765625 3 2 10 3

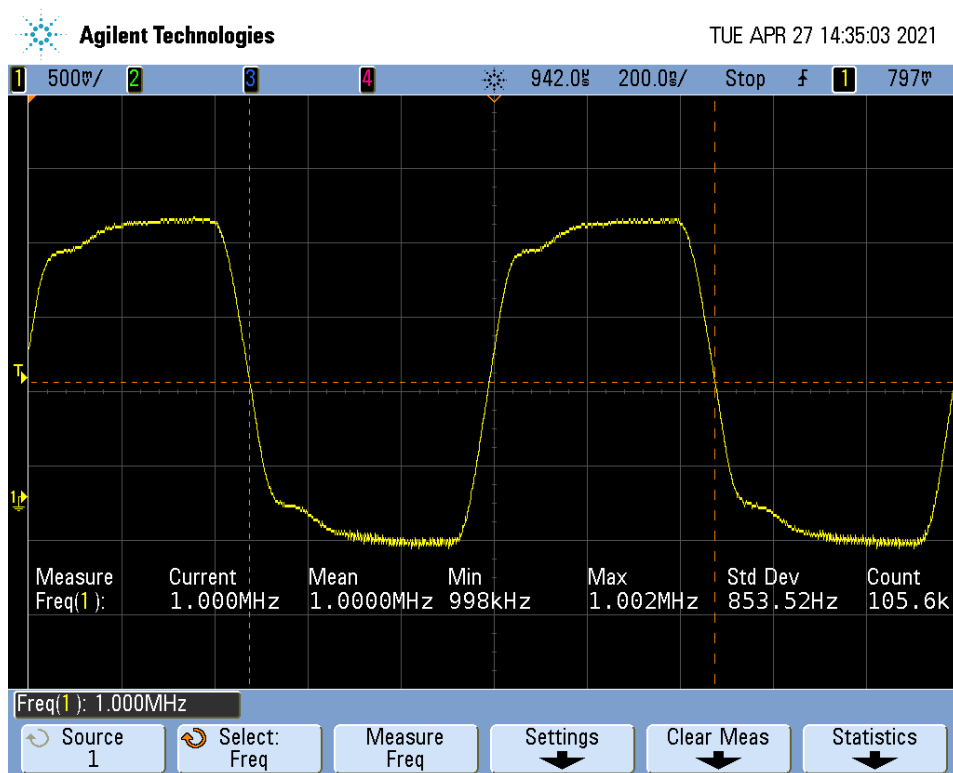
o 30 64 0 4098 1.25 0.1 4 1

38 27 0 0 3 Voltage

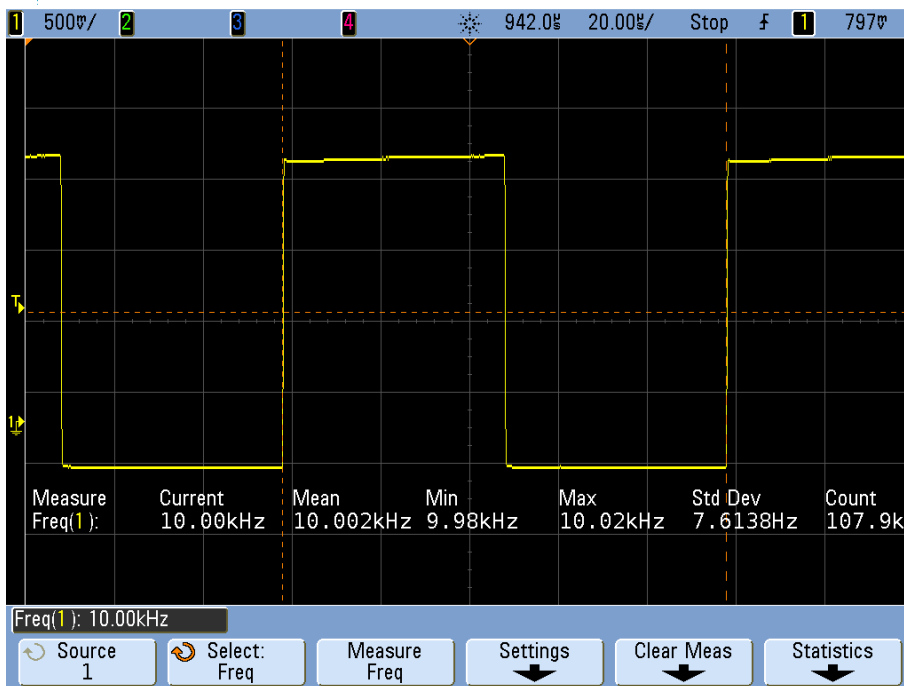
Příloha K: Měření stability



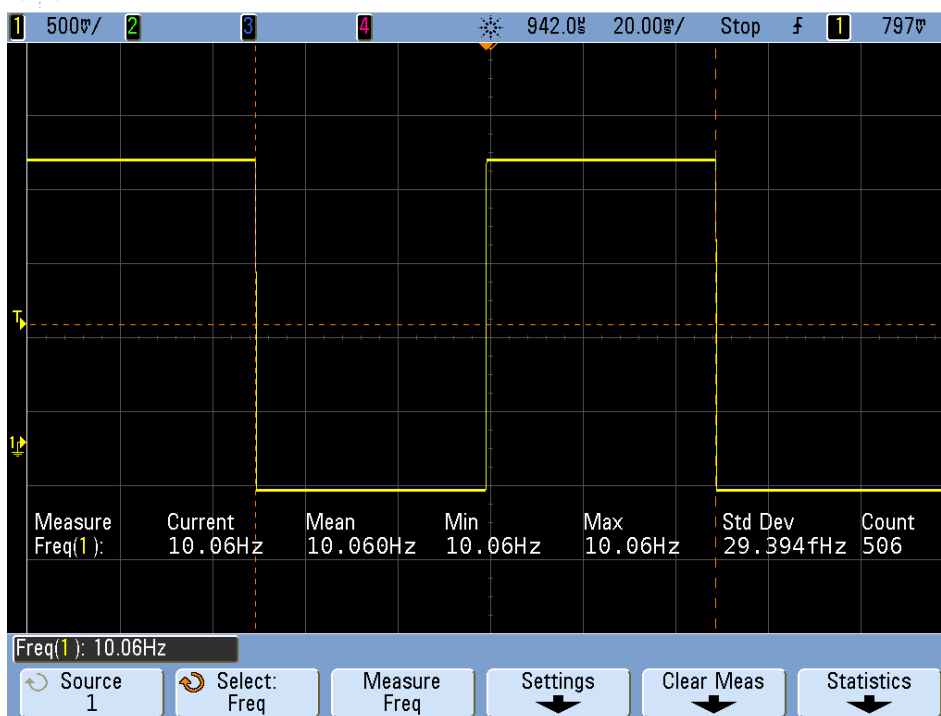
Obr K.0 Měření stability obdélník 1kHz.



Obr K.1 Měření stability obdélník 1MHz.

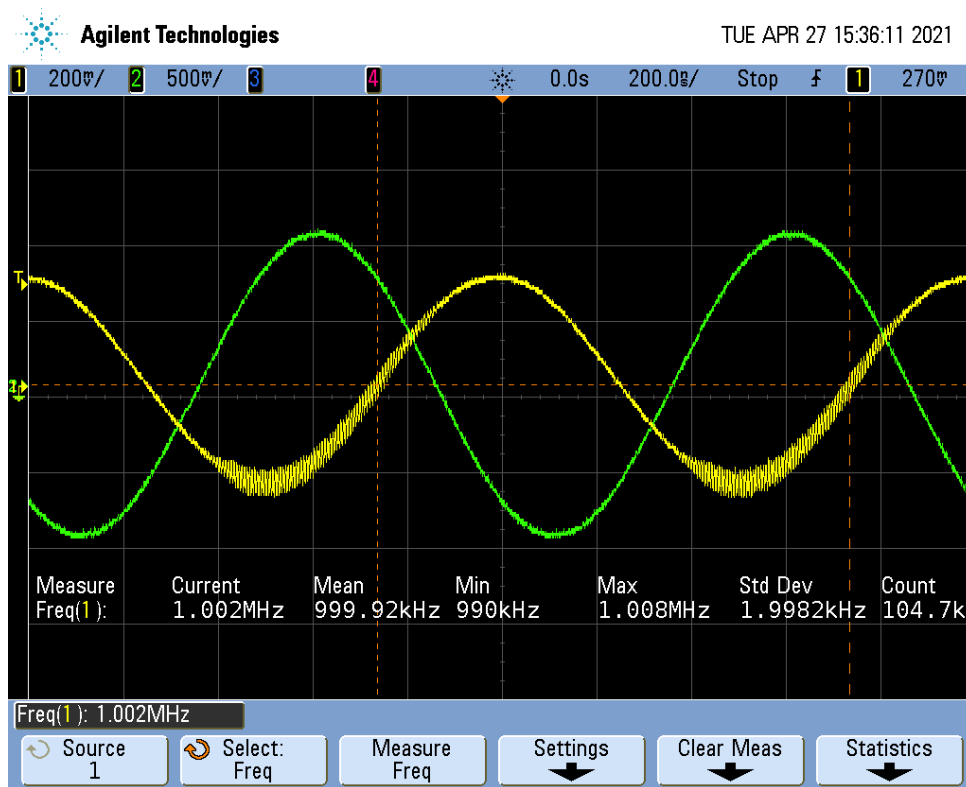


Obr K.2 Měření stability obdélník 10kHz.

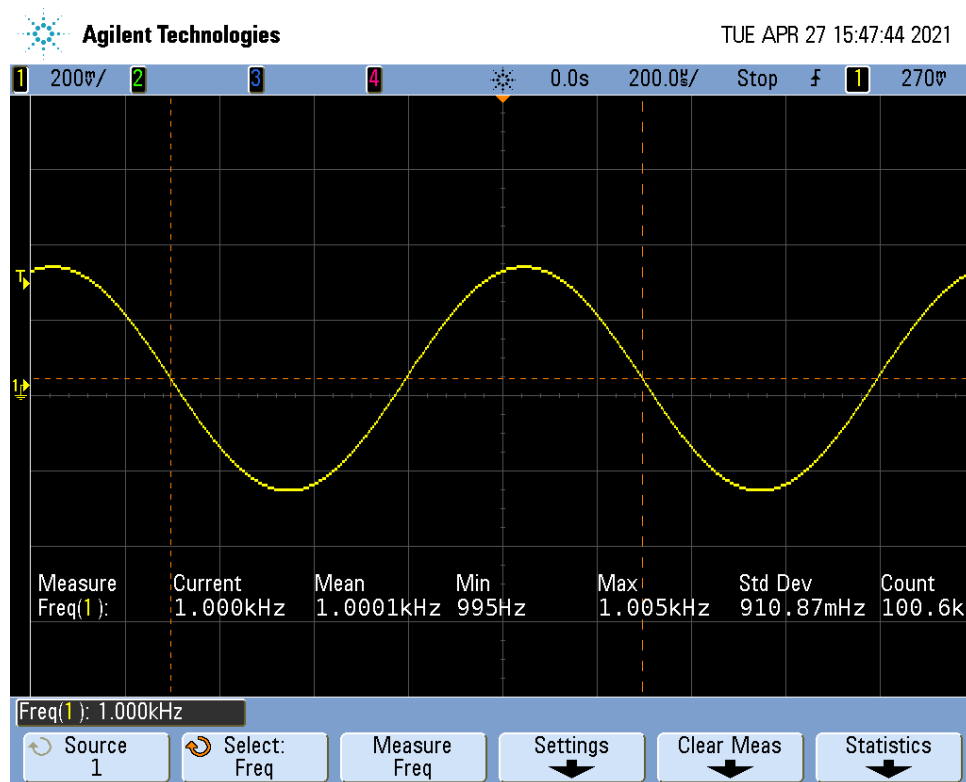


Obr K.3 Měření stability obdélník 10Hz.

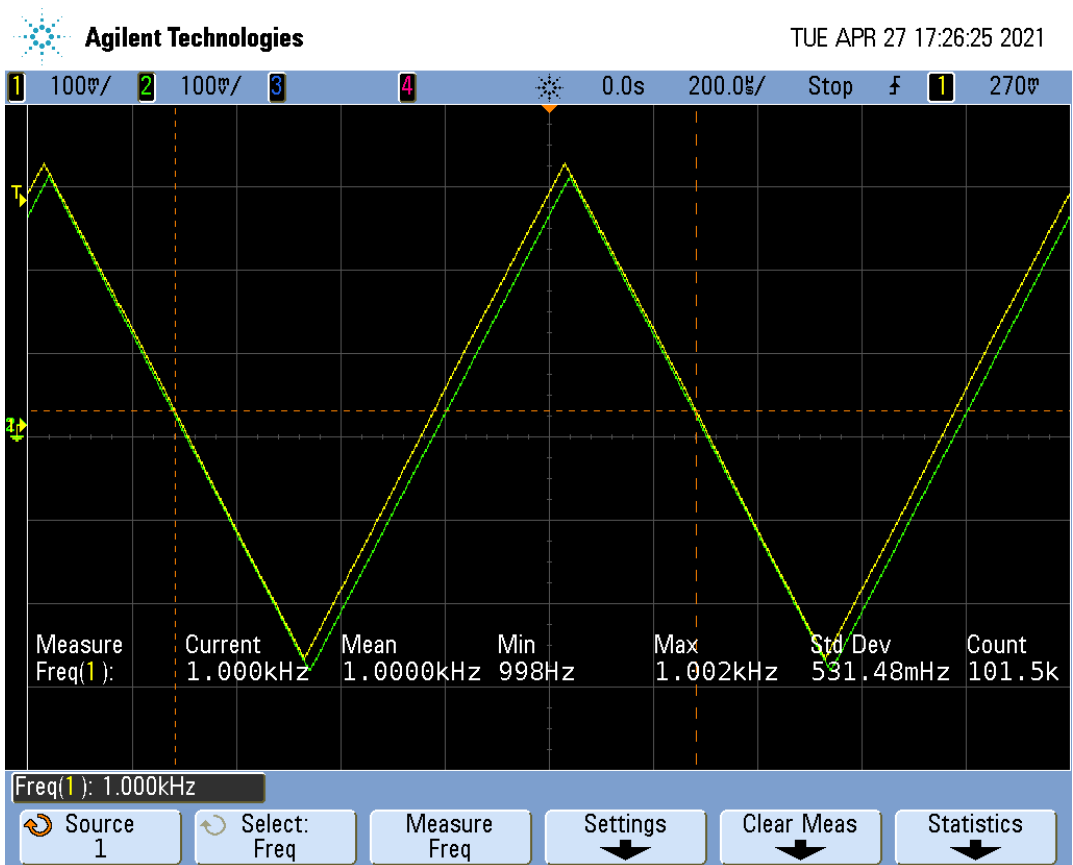
Příloha L: Měření přesnosti



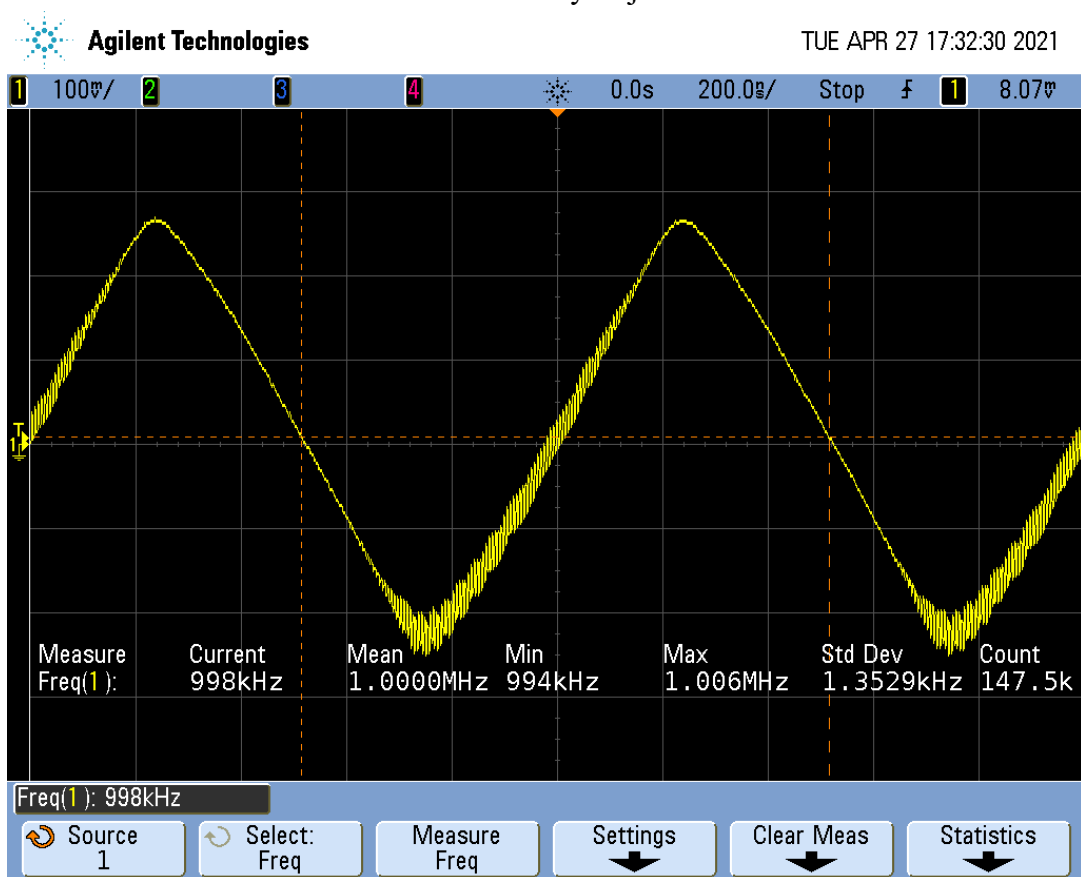
Obr L.0 Měření stability sinus 1MHz.



Obr L.1 Měření stability sinus 1kHz.

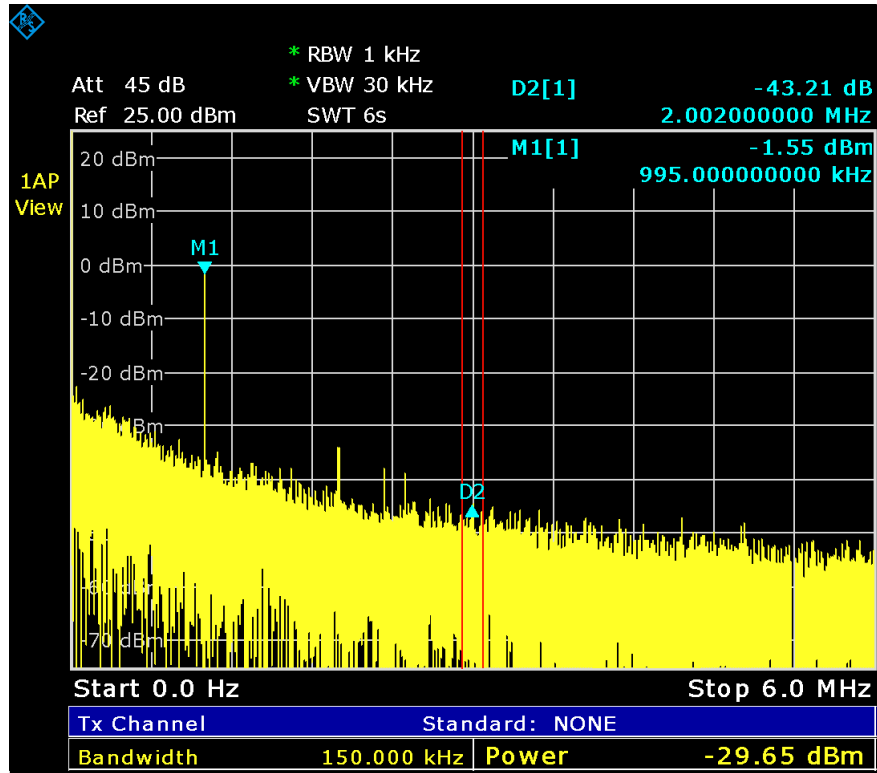


Obr L.2 Měření stability trojúhelník 1kHz.

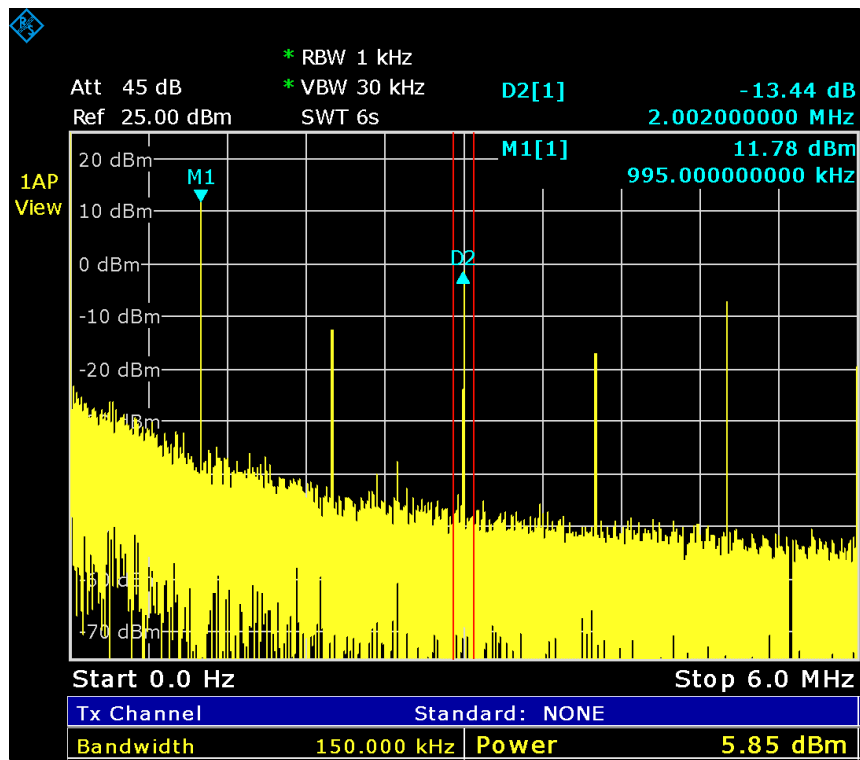


Obr L.3 Měření stability trojúhelník 1kHz.

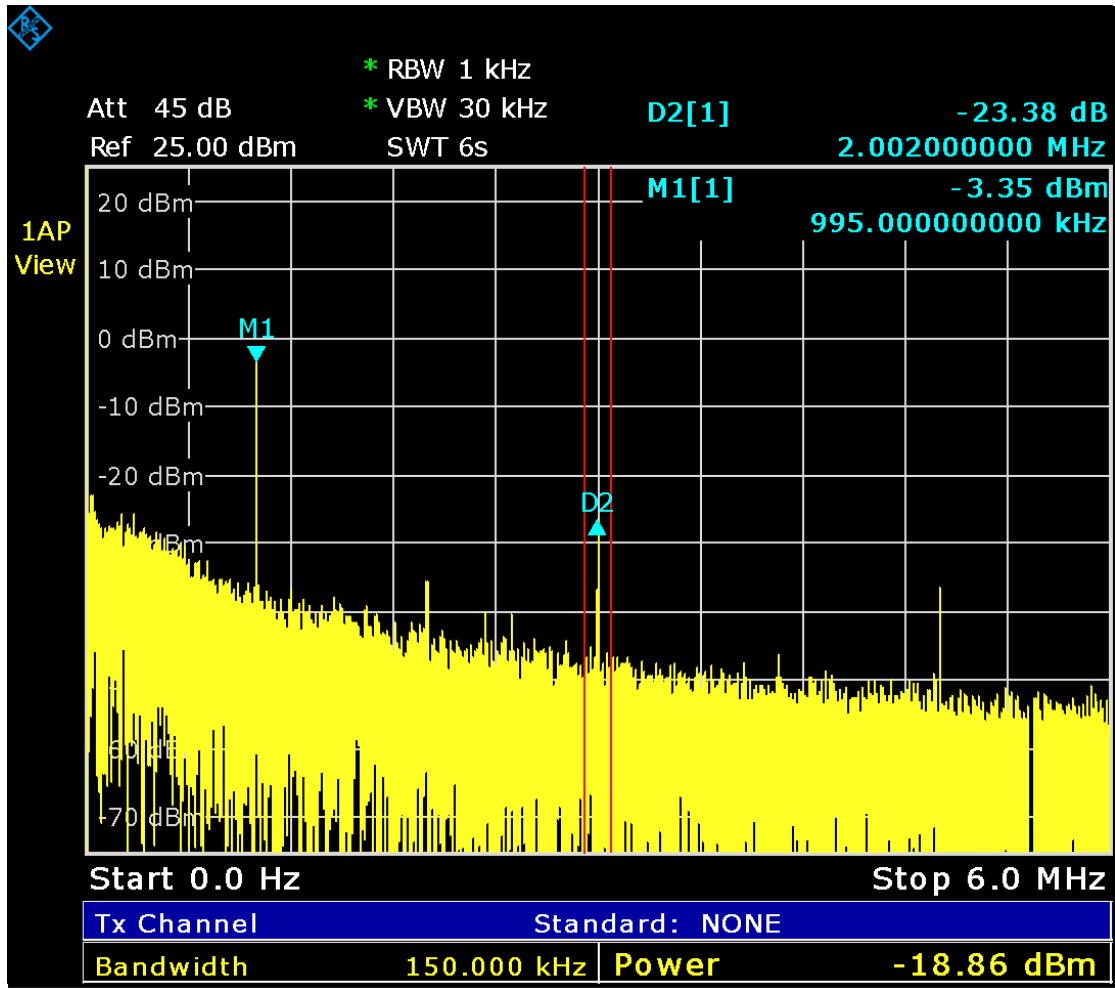
Příloha M: Měření ve spektru



Obr M.0 Spektrum sinusového signálu 1MHz

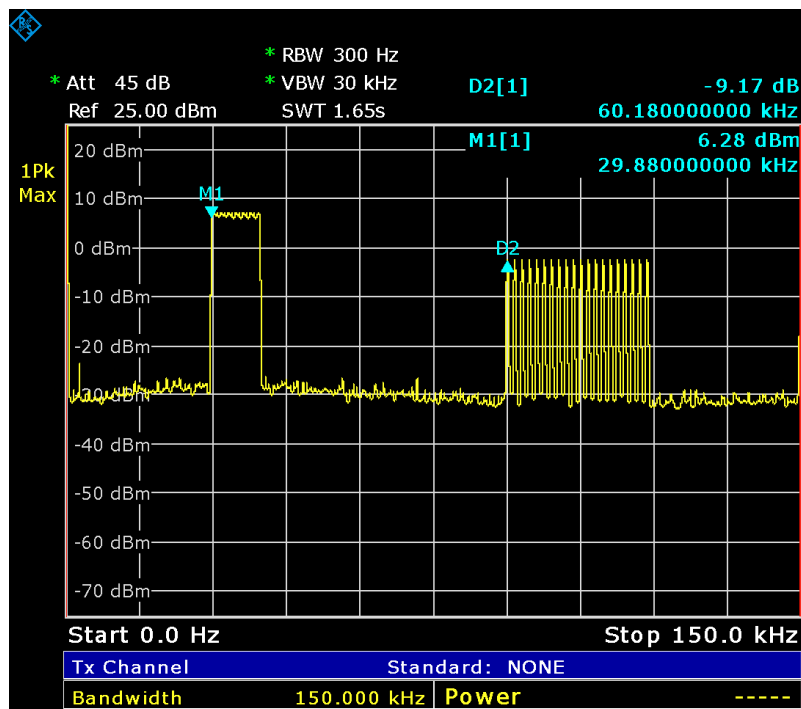


Obr M.1 Spektrum obdélníkového signálu 1MHz

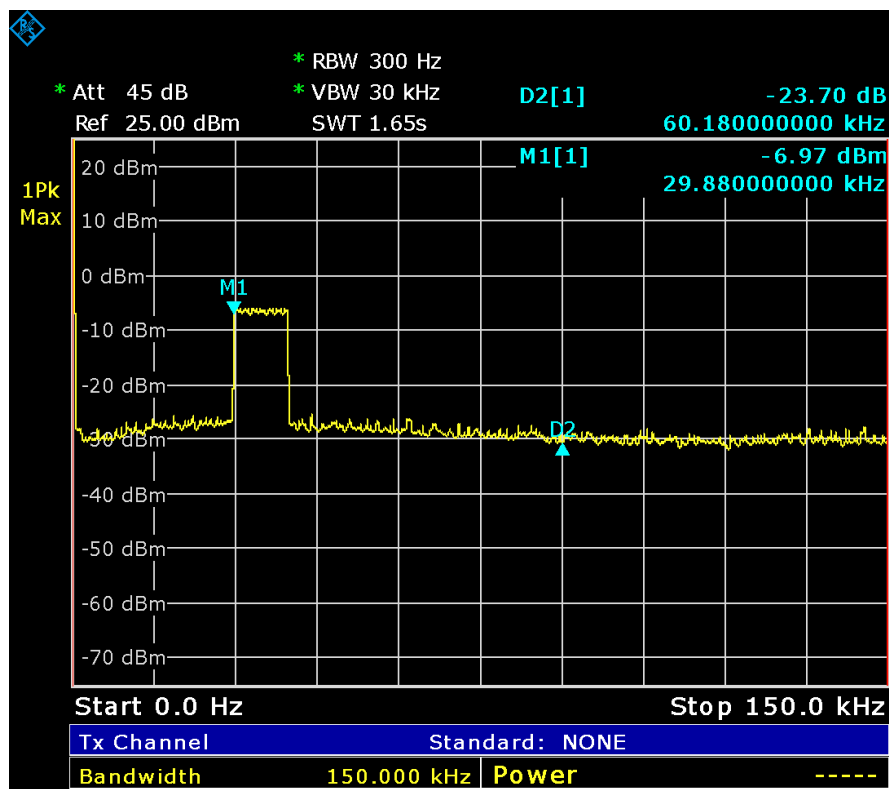


Obr M.2 Spektrum trojúhelníkového signálu 1MHz

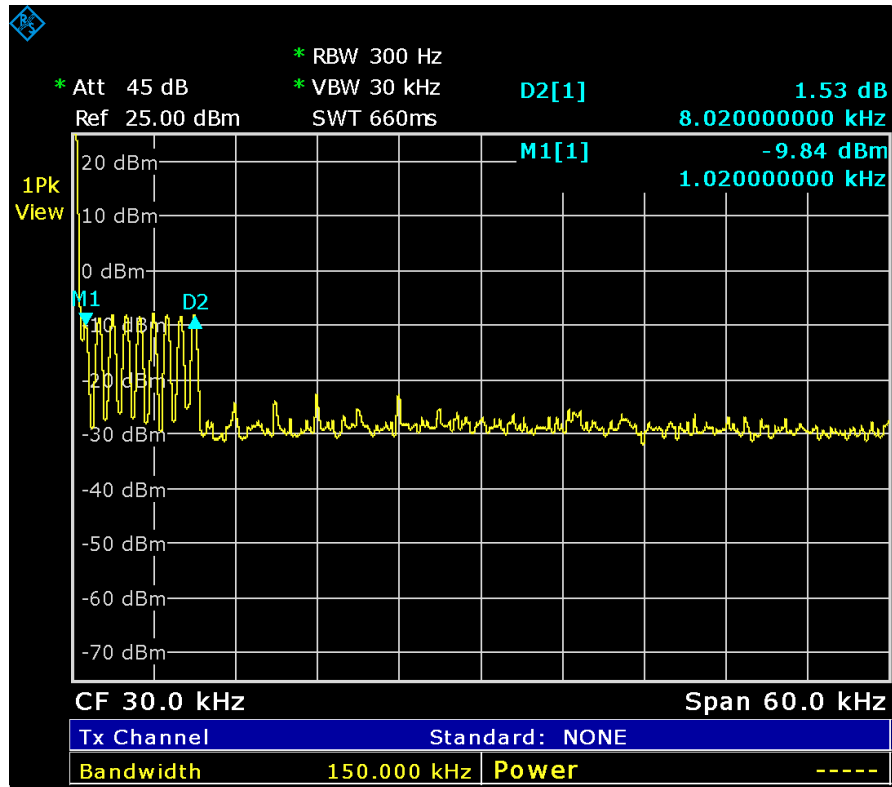
Příloha N: Měření rozmitání



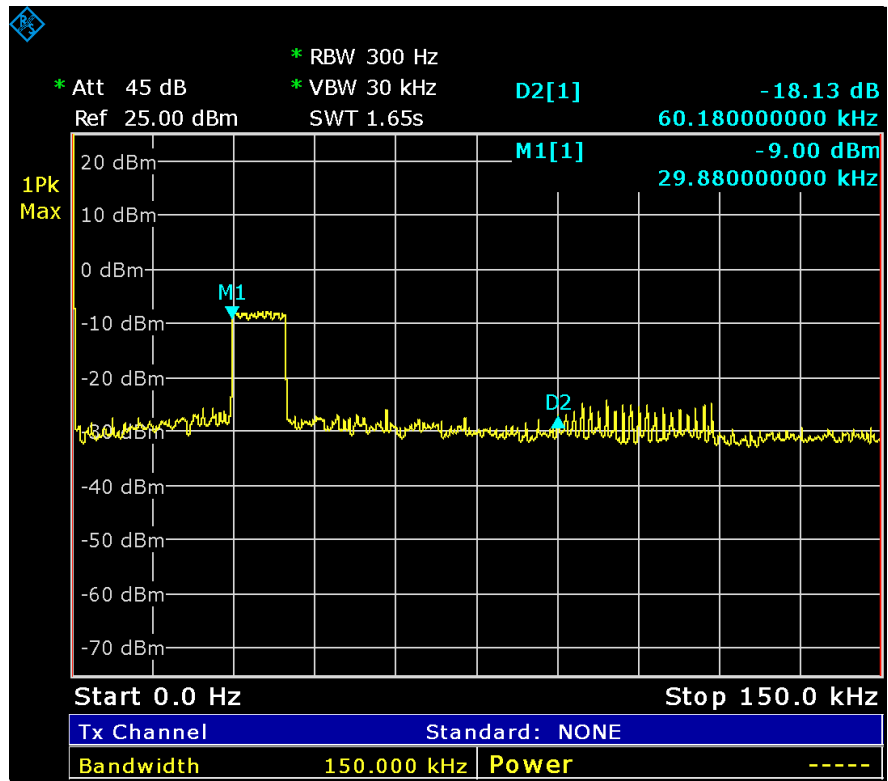
Obr N.0 Harmonické rozmitání obdélníkového signálu 30kHz – 40kHz po 1 kHz.



Obr N.1 Harmonické rozmitání sinusového signálu 30kHz – 40kHz po 1 kHz.

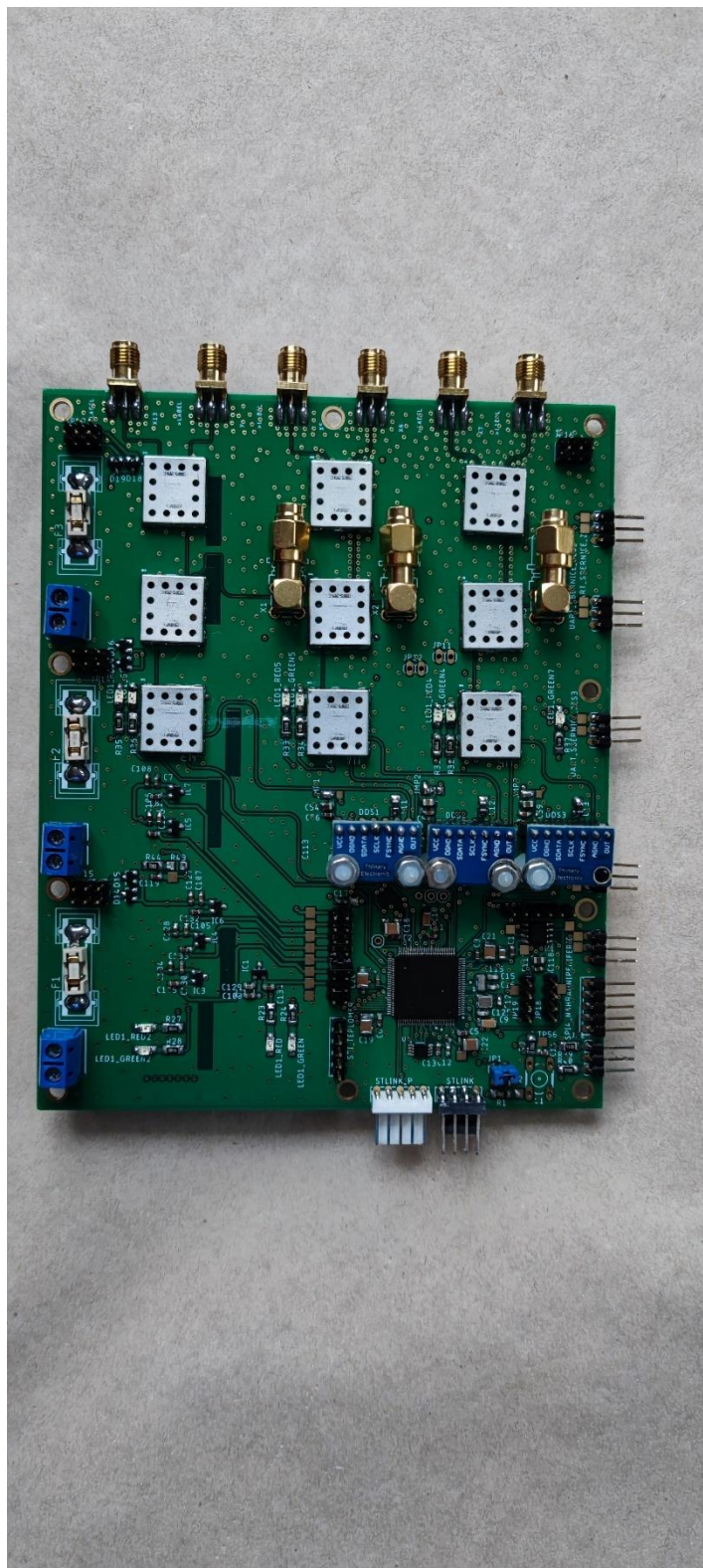


Obr N.2 Harmonické rozmítání sinusového signálu 30kHz – 40kHz po 1 kHz.

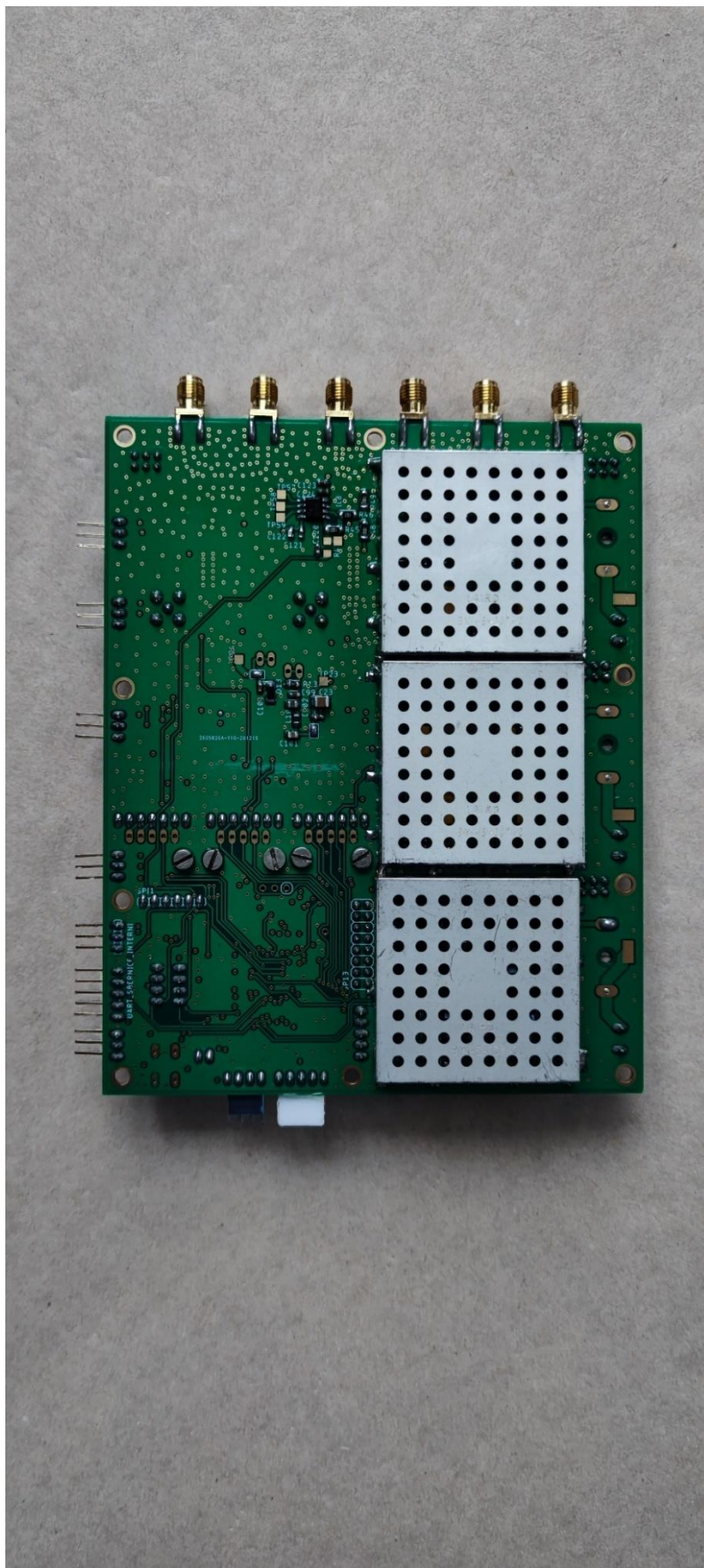


Obr N.3 Harmonické rozmítání Trojúhelníkového signálu 30kHz – 40kHz po 1 kHz.

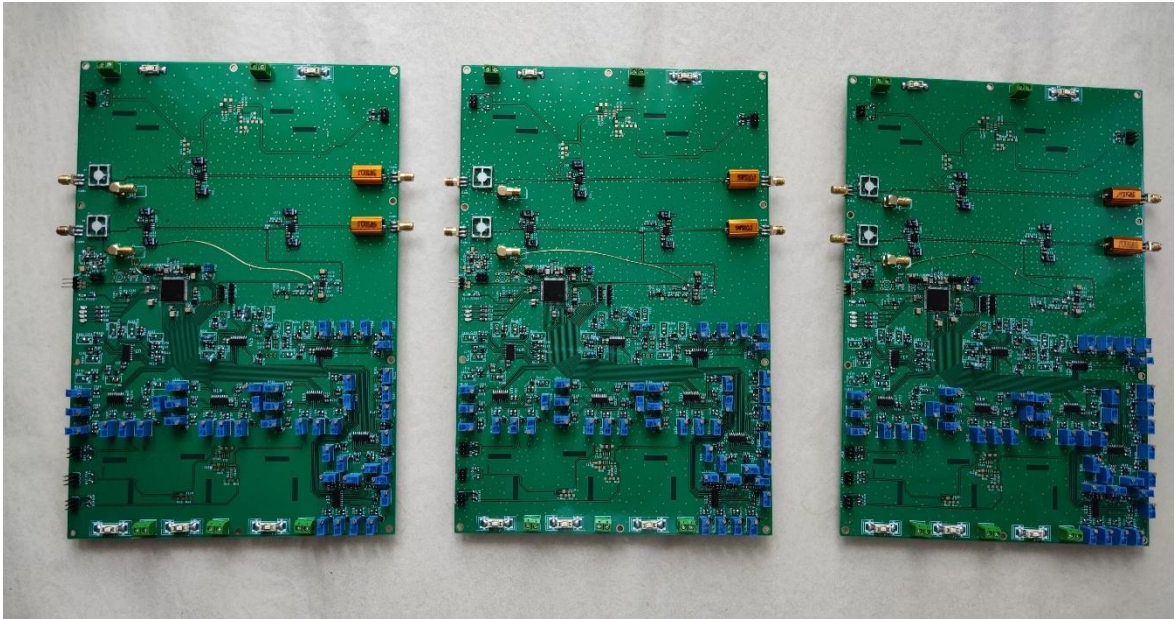
Příloha O: Fotky desek a finálního zařízení



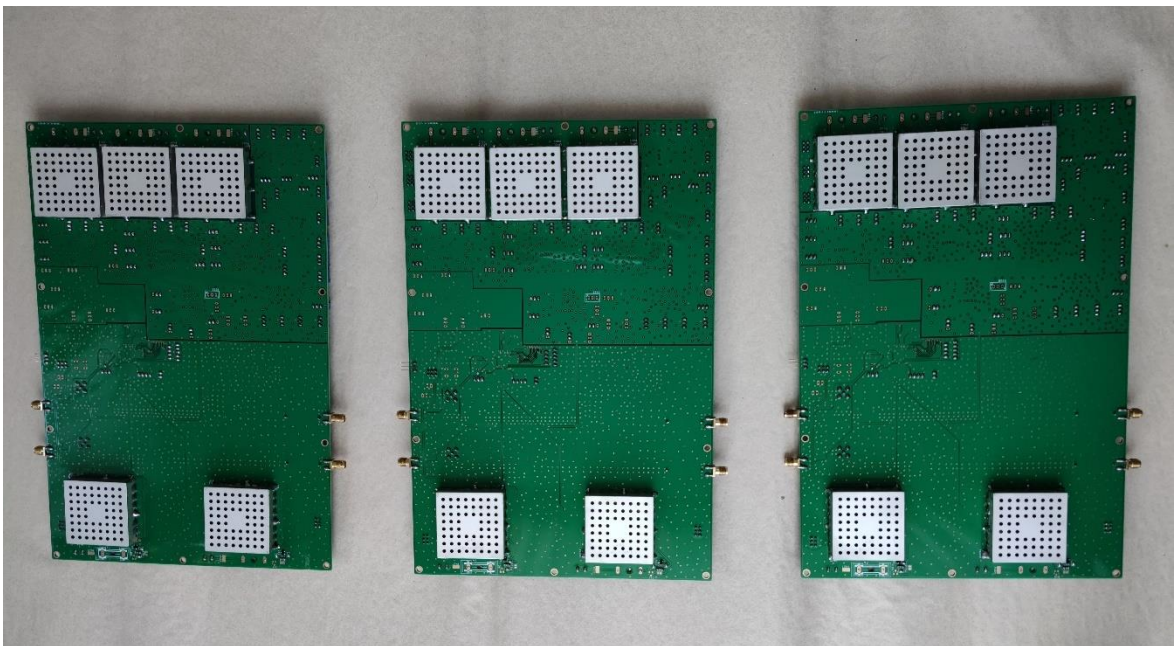
Obr O.0 DPS Generátor – horní strana.



Obr O.1 DPS Generátor – spodní strana.



Obr O.2 DPS zesilovače – horní strana.



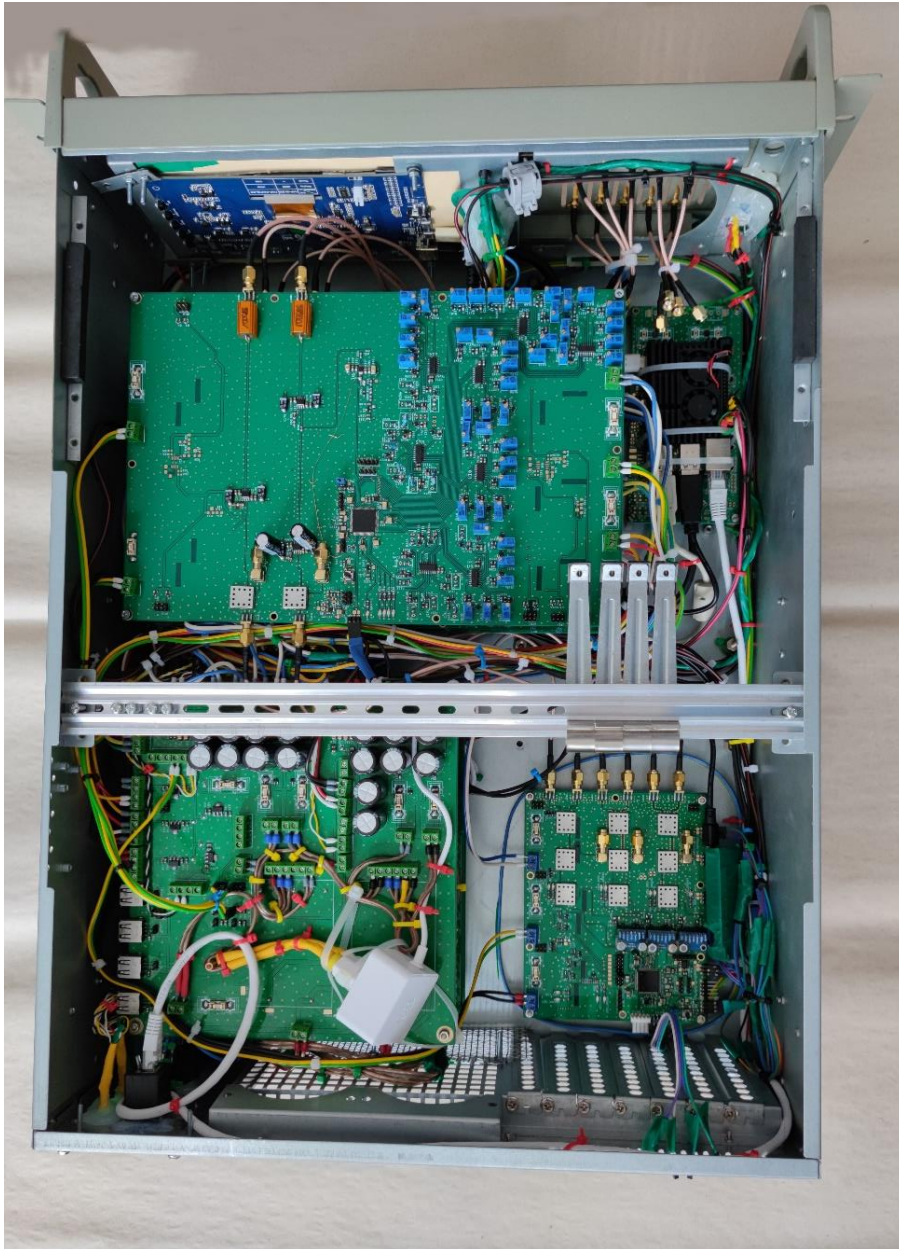
Obr O.3 DPS zesilovače – spodní strana.



Obr O.4 DPS Generátor zařízení přední panel.



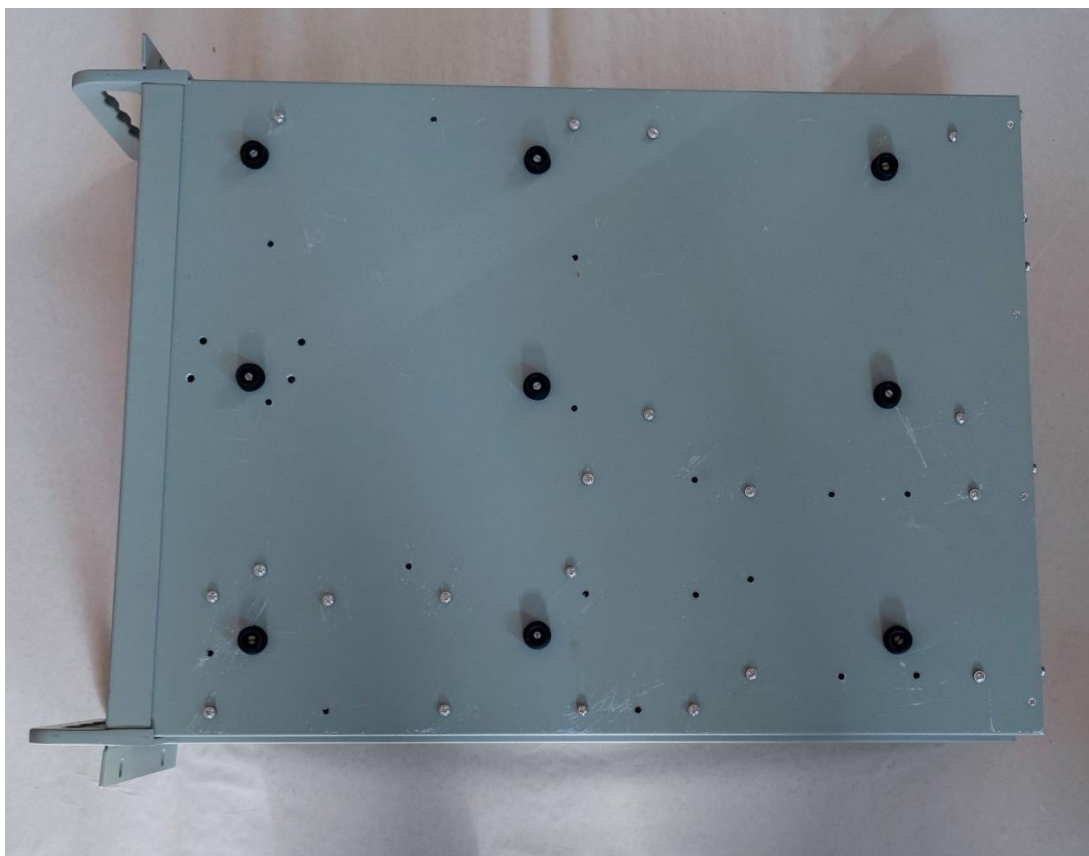
Obr O.5 DPS Generátor zařízení zadní panel.



Obr O.6 DPS Generátor zařízení, detail vnitřního zapojení.



Obr O.7 DPS Generátor zařízení horní strana.



Obr O.8 DPS Generátor zařízení spodní strana.